République Algérienne Démocratique et Populaire
Université Dr Yahia Farés de Médéa

Faculté de technologie
Département de génie mécanique



Mémoire pour l'obtention du diplôme de Master en Génie Mécanique

Option : mécatronique

Etude et réalisation d'un système embarqué sur une carte FPGA Zybo Z-7010 pour la détection des défauts vibratoires sur une machine tournante

Réalisé par :

Boudouani Abdelhak

Encadré par :

Mr. Bengherbia Billel

2016/2017

Remerciements

Le travail de ce mémoire a été effectué au sein de laboratoire des systèmes électronique avancés de l'université Dr Yahia Faress Médéa. Ce mémoire s'inscrit dans le cadre de la formation master en mécatronique.

A cet effet, je remercier tous d'abord Dieu, le tout puissant pour la santé, le courage, la patience, la volonté et la force nécessaires, qu'il m'a donné pour affronter toutes les difficultés et les obstacles, qui se sont hissés à travers de mon chemin, durant toutes mes années d'études.

Je remercie vivement et très particulièrement Monsieur Bengherbia Bilel Docteur à l'université Dr Yahia Faress d'avoir propoeé et dirigé ce travail. Il a toujours su me conseiller durant la période de réalisation de ce mémoire sans oublier ses indéniables qualités humaines et sa grande disponibilité.

Mes vifs remerciements vont également à monsieur Bachen Mored vice doyen de faculté de technologie et monsieur Zirari mounir le chef de département de génie de la matière pour la bonne façon de réception depuis mon premier jour à l'université de Médéa.

J'adresse mes plus sincères remerciements à l'ensemble des membres du jury qui ont accepté de juger ce mémoire.

Je remercier également tous les enseignants de la spécialité mécatronique pour leur efforts et encouragement durant les deux ans de master, et tous mes enseignants du primaire jusqu'à l'université.

Enfin, mes remerciements, mais pas les moindres, vont à toute personne ayant participé de près ou de loin à l'accomplissement de ce travail.

Dédicaces

Je dédie ce mémoire :

A ceux qui ont veillé sur moi depuis toujours, ceux qui m'ont fait confiance, qui m'ont soutenu sans faille dans tous mes projets, et qui m'ont indiqué la bonne voie en me rappelant que la volonté fait toujours les grandes hommes merci mes parents, j'espère que dieu vous protège.

A mes très chères sœurs ainsi mes nièces Iness et Salsabile et mon neveux Adam

A ma fiancée N. Benamani j'espère que mon mémoire sera un beau cadeau de rencontre.

A mon ami fidèle que je compte comme un frère Talbi Toufik

A tous mes amis Debz Yacine, Bousboula Nouredine et Hamzaoui khaled ainsi que les étudiants de master 2 mécatronique promotion 2016/2017.

LISTE DES FIGURES

Figure 1.1. La centralisation du service maintenance au sein de la société…….. 6

Figure 1.2. Les fonctions du service maintenance…….……...……. 8

Figure1.3. Histoire des stratégies de maintenance……...……. 9

Figure 1.4. Classification des divers types de maintenance……..……. 10

Figure1.5. Système masse-ressort……...……. 13

Figure 1.6. Le montage utilisé pour une mesure vibratoire……... 16

Figure 1.7.a/Proximetre et leur driver, b/Proximétre monté sur un palier…….…… 17

Figure1.8. Schéma de principe d'un vélocimetre…… 18

Figure1.9. Schéma de principe d'un accéléromètre……. 19

Figure1.10. Accéléromètre à électronique intégré……... 19

Figure 1.11. Fixation de capteur sur palier……..….. 20

Figure 1.12. Direction favorisée pour transmission par poulies-courroies……..….. 20

Figure 1.13. Seuil d'intervention…….…. 22

Figure 2.1.a/Représentation temporelle d'un signal, b/Représentation spectrale d'un signal…24

Figure 2.2. Quelques types des signaux vibratoires……. 25

Figure 2.3. Les étapes de traitement d'un signal…….. 26

Figure 2.4. Illustration de l'échantillonnage d'un signal……..….. 27

Figure 2.5. Principe de calcule de FFT…… 28

Figure2.6. Le cepstre d'un signal vibratoire……..…… 29

Figure 2.7. a/ Image vibratoire théorique d'un , b/ Spectre traduisant la présence d'un balourd
…… . ……..……..……..…. 31

Figure 2.8. Balourd statique…….…. 32

Figure 2.9. Balourd dynamique…….… 32

LISTE DES FIGURES

Figure 1.1. La centralisation du service maintenance au sein de la société…….. 6

Figure 1.2. Les fonctions du service maintenance…….……...……. 8

Figure1.3. Histoire des stratégies de maintenance……...……. 9

Figure 1.4. Classification des divers types de maintenance……..……. 10

Figure1.5. Système masse-ressort……...……. 13

Figure 1.6. Le montage utilisé pour une mesure vibratoire……... 16

Figure 1.7.a/Proximetre et leur driver, b/Proximétre monté sur un palier…….…… 17

Figure1.8. Schéma de principe d'un vélocimetre…… 18

Figure1.9. Schéma de principe d'un accéléromètre……. 19

Figure1.10. Accéléromètre à électronique intégré……... 19

Figure 1.11. Fixation de capteur sur palier……..….. 20

Figure 1.12. Direction favorisée pour transmission par poulies-courroies……..….. 20

Figure 1.13. Seuil d'intervention…….…. 22

Figure 2.1.a/Représentation temporelle d'un signal, b/Représentation spectrale d'un signal…24

Figure 2.2. Quelques types des signaux vibratoires……. 25

Figure 2.3. Les étapes de traitement d'un signal…….. 26

Figure 2.4. Illustration de l'échantillonnage d'un signal……..….. 27

Figure 2.5. Principe de calcule de FFT…… 28

Figure2.6. Le cepstre d'un signal vibratoire……..…… 29

Figure 2.7. **a**. Image vibratoire théorique d'un balourd Prépondérance de l'amplitude liée à la fréquence de rotation sans ou avec peu d'harmoniques et sans bandes latérales de modulation, b/ Spectre du palier (direction radiale horizontale) côté turbine d'un ventilateur tournant à 2 925 tr/min (48,75 Hz : 228 mg ou 7,3 mm/s) traduisant la présence d'un balourd …… . …….……..…..…. 31

Figure 2.8. Balourd statique…… 32

Figure 2.9. Balourd dynamique…… 32

Figure 2.10. Emplacement du capteur pour un défaut balourd…… 33

Figure 2.11. Les deux types de désalignement d'un arbre…….. 34

Figure 2.12. Représentation temporelle du signal de désalignement…….. 34

Figure2.13. Image vibratoire d'un désalignement radial…….. 35

Figure 2.14. Image vibratoire d'un désalignement angulaire…… 35

Figure2.15. Désalignement des paliers……..…..… 35

Figure2.16. Quelques défauts des courroies…… 36

Figure 2.17. Prise de mesure - Défaut de courroie…….. 37

Figure 2.18. a/Image théorique d'un défaut de courroie ,b/Spectre d'un défaut de courroie…..37

Figure 2.19.a/Différents types d'engrenages,b/Symboles des différents types d'engrenages…38

Figure2.20. Empreinte vibratoire d'un engrenage sain……..… 39

Figure 2.21. Image vibratoire théorique (cas d'une seule dent détériorée) ……... 40

Figure2.22. Géométrie du roulement à billes…….. 42

Figure 2.23. Défauts de roulement de la bague externe…….**.....** 42

Figure2.24. Empreinte vibratoire d'un roulement saint…….. 43

Figure2.25. Spectre d'un défaut de la bague externe (trou de 3mm) …….. 43

Figure3.1. Statistiques d'évolution de cout des circuits numériques durant les dix dernières années…… 47

Figure 3.2.a. La première tendance la solution logicielle…….. 50

Figure 3.2.b. La deuxième tendance la solution matérielle……. 50

Figure 3.3. Classification des circuits numériques…….…….. 51

Figure 3.4. Différents types de circuits logiques programmables PLD…….…… 51

Figure3.5. Les différents types de mémoires…….…….……. 52

Figure 3.6. Critères de choix du circuit logique programmable FPGA……..…….... 54

Figure3.7. Avantages (flexibilité/ performance) des FPGAs…….…….... 55

Figure3.8 : Statistiques du marché occupé par les vendeurs d'FPGA…….……. 57

Figure3.9. Reprogrammation sur site d'un FPGA……..….... 57

Figure 3.10. Commutateur anti-fusible…….…… 58

Figure3.11. L'anti-fusible d'Amorphe-silicium employé par le fabriquant QuickLogic……... 59

Figure3.12. Transistor d'une cellule EPROM…….. 60

Figure 3.13. Cellule EPROM……. 61

Figure3.14. Technologie des mémoires flash…….….. 62

Figure 3.15. Cellule SRAM avec : a) transistor passant, b) porte de transmission, c) MUX.. 62

Figure 3.16. Cellule CMOS SRAM…….…. 63

Figure3.17. Cellule mémoire HRL……...…… 63

Figure 3.18. Technologie de programmation par SRAM…….. 64

Figure3.19. Architecture interne d'un FPGA……..…. 65

Figure3.20. Différentes architectures des FPGA…….…. 66

Figure 3.21. Exemple d'implémentation sur LUT…… 67

Figure3.22. Exemple d'implémentation sur des multiplexeurs……..... 68

Figure3.23. Exemples d'association entre FPGA……. 68

Figure 3.24. Exemples d'association entre FPGA et Microprocesseur……..…….. 69

Figure 3.25. FPGA design flux…… 69

Figure 3.26. Le processus de Co-design…….. 73

Figure 4.1. Accéléromètre à trois axes ADXL345 …….. 77

Figure 4.2. La carte de développement Zybo Z-7010 ……. 78

Figure4.3. Fenêtre de logiciel Vivado Hlx version 2016.2 De Xilinx …… 79

Figure 4.4. Boite de dialogue nouveau projet ……. 80

Figure 4.5. Nomination et emplacement du projet …….. 80

Figure 4.6. Boite de dialogue Project type …….. 81

Figure 4.7. Boite de dialogue Add sources ……. 81

Figure 4.8. Boite de dialogue optionnel Default Part ……. 82

Figure 4.9. Environnement de travail Vivado Hlx …….. 83

Figure 4.10. Documentation du guide d'utilisation Xilinx ……. 83

Figure 4.11. Schéma synoptique de l'architecture intégrée sur la carte …….. 84

Figure 4.12. L'organigramme du calcule FFT …… 86

Figure 4.13. (a) Instrument analog discovery 2, (b) Visualisation d'un signal sinusoïdale généré par discovery sur waveforms ……. 87

Figure 4.14. Signal sinusoïdale de fréquence 500Hz …….. 87

Figure 4.15. FFT du signal sinusoïdal calculer par la carte d'acquisition sur 1024 points….. 88

Figure 4.16. Signal triangulaire de fréquence 500Hz ……. 88

Figure 4.17. FFT du signal triangulaire calculer par la carte d'acquisition sur 1024 points…88

Figure 4.18. Signal rectangulaire de fréquence 500Hz…… 89

Figure 4.19.FFT du signal rectangulaire calculer par la carte d'acquisition sur 1024 points...89

Figure 4.20.FFT du signal sinusoïdal calculer par la carte d'acquisition sur 16384 points…..89

Figure 4.21.FFT du signal triangulaire calculer par la carte d'acquisition sur 16384 points...90

Figure 4.22. FFT du signal rectangulaire calculer par la carte d'acquisition sur 16384 points ……. 90

Figure 4.23. Signal sinusoïdale de fréquence 10 kHz ……...…….. 90

Figure 4.24. FFT du signal sinusoïdal calculer par la carte d'acquisition sur 1024 points.…. 91

Figure 4.25. Signal triangulaire de fréquence 10 kHz ……...……. 91

Figure 4.26.FFT du signal triangulaire calculer par la carte d'acquisition sur 1024 point..….91

Figure 4.27. Signal rectangulaire de fréquence 10 kHz …….…… 91

Figure 4.28.FFT du signal triangulaire calculer par la carte d'acquisition sur 1024 point…..92

Figure 4.29. FFT du signal sinusoïdal calculer par la carte d'acquisition sur 16384 points….92

Figure 4.30. FFT du signal triangulaire calculer par la carte d'acquisition sur 16384 points…..92

Figure4.31.FFT du signal rectangulaire calculer par la carte d'acquisition sur 16384 points..93

Figure 4.32. (a) Les signaux générés, (b) Résultat de FFT par Matlab, (c) Résultat de FFT par la carte d'acquisition……... 93

Figure 4.33. Banc d'essai et système d'acquisition …….. 94

Figure 4.34. Disque avec défaut balourd …… 95

Figure 4.35. Spectre fréquentiel essai N°1 …….. 96

Figure 4.36. Spectre fréquentiel essai N° 02 ……... 97

Figure 4.37. Spectre fréquentiel (empreinte vibratoire) essai sans défaut …….. 98

LISTE DES TABLEAUX :

Tableau 1.1. Les différentes politiques de maintenance……. 3
Tableau 1.2. Modes et remarques pour la fixation des capteurs…… 20
Tableau 2.1. Domaine de surveillance des indicateurs vibratoires……...…. 43
Tableau 3.1. Avantages et inconvénients des FPGA……..……. 55
Tableau 3.2. La fonction logique réaliser par le multiplexeur…….…… 67
Tableau 4.1 valeurs utilisées lors des essais expérimentaux ……..……. 95

Table des matières

Introduction générale …….… 01

Chapitre 01 :

Maintenance conditionnelle des machines tournantes

1.1 Introduction ……..…. 03

1.2 Définition de la maintenance ……...…. 03

1.3 Politique de la maintenance…….…. 04

1.3.1 Prévision à long terme ……....… 05

1.3.2 Prévision à moyen terme ……..…… 05

1.3. 3 Prévision à court terme ……..… 05

1.4 Le service de maintenance au sein de l'entreprise …… 05

1.5 Fonctions et tâches associées à la maintenance ……...…… 06

1.5.1 Exécution ……...……..…… 06

1.5.2 Documentation et ressources……..……...…. 07

1.5.3 Etudes et méthodes……..…….…….…. 07

a. Etudes techniques ……...……..…… 07

b. Préparation et ordonnancement ……..…….…... 07

c. Etudes économiques et financières ……..……....… 07

d . Détermination des procédures de maintenance ……..…... 07

1.6 Stratégie de maintenance …….. 08

1.6.1 Histoire des stratégies de maintenance …….…….. 08

1.6.2 Divers types de maintenance …… ……..… 10

1.6.1.1 Maintenance corrective …….…… ;;……...… 10

1.6.1.2 Maintenance préventive …… 10

a. Maintenance préventive systématique ..……...……11

b. Maintenance préventive prévisionnelle .....….... 11

c. Maintenance préventive conditionnelle …..…….……11

1.7 Maintenance conditionnelle des machines tournantes par analyse vibratoire ……..…… 11

1.7.1 Avantage du l'analyse vibratoire ……..……..……. 12

1.8 Caractéristique d'une vibration ……. 13

1.9 Les étapes suivies pour effectuer une analyse vibratoire ……...……..……. 14

1.9.1 Surveillance …… 14

1.9.2 Détection …… 15

1.9.3 Diagnostic ……..…… 15

1.9.1 Pronostic ……..…… 15

1 .10 Principe de réalisation d'une mesure de vibration ……. 16

1.11 Les capteurs de vibration ……...…..…… 16

1.11.1 Types et caractéristiques des capteurs ……..... 16

1.11.1.1 Proximétre ……..……. 17

1.11.1.2 Vélocimétre ……..…….. 18

1.11.1.3 Accéléromètre ……...…..…… 18

a. Propriétés des accéléromètres ……..…. 19

b. Les accéléromètres à électronique intégrée ……..…. 19

1.11.2 Choix de l'emplacement des capteurs ……..…. 20

1.11.2.1 Types d'efforts ……..……...… 20

1.11.2.2 Modes de fixation ……..…..… 21

1 .11.2.3 Seuil d'intervention ……..……...… 22

1 .12 Conclusion …...…….…… 22

Chapitre 02 :

Défauts vibratoires des machines tournantes

2.1 Introduction ……..…….. 23

2.2 Représentation et traitement et traitement d'un signal vibratoire ……. 23

2.2.1 Les modes de représentation d'un signal vibratoire ...…….…… 23

2.2.2 Traitement d'un signal vibratoire …….……...…. 25

2.2.2.1 Caractéristiques d'un signal vibratoire ……...……...…… 25

2.2.2.2 Les différentes étapes du traitement de signal ……..……. 25

2.2.2.3 Les outils mathématiques utilisés pour le traitement de signal ……...……..…. 26

a. Analyse spectral ……...……. 26

b. Le cepstre ……..…… 29

2.3 Principaux défauts vibratoires des machines tournantes …….…….……. 30

2.3.1 Déséquilibre, défaut de balourd …….. 30

2.3.1.1 Types de balourd ……...……. 31

a. Balourd statique …….…… 31

b. Balourd dynamique ……...…… 32

2.3.1.2 Détection d'un balourd ……...…. 32

2.3.1.3 Mesure de spectre d'un défaut balourd ……..…….. 33

2.3.2 Défaut d'alignement ……...…….. 33

2.3.2.1 Détection d'un défaut alignement ……..… 33

2.3.2.2 Types du défaut d'alignement ……... 33

a. Désalignement radial ……. 34

b. Désalignement angulaire ……... 35

c. Désalignement des paliers ……. 35

2.3.3 Défaut de transmission par courroie ……36

2.3.3.1 Prise de mesure …….. 37

2.3.3.2 Image vibratoire de défaut de courroie ……... 37

2.3.4 Défaut des engrenages …… 38

2.3.4.1 Transmission du mouvement par engrenage ……..…… 38

2.3.4.2 Défaut de fonctionnement ……..…. 39

2.3.4.3 Fréquence d'engrènement ……..……. 39

2.3.4.4 Image vibratoire d'un défaut d'engrenage ……..…… 39

a. Empreinte vibratoire d'un engrenage sain …….. 39

b. Détérioration d'un seul dent ……..…. 40

c. Détérioration de deux dents sur les deux roues ……..…… 40

d. Détérioration de l'ensemble des roues ……..….. 40

2.3.5 Défaut des roulements ……..…… 41

2.3.5.1 Grandeurs caractéristiques des roulements ……..…… 41

2.3.5.2 Image vibratoire du défaut de la bague externe ……..…. 42

a. Fonctionnement avec des roulements saints …..……..... 42

b. Fonctionnement avec défaut de la bague externe (un trou de 3 mm) ……..... 43

2.4 Critères essentiels pour la détection des défauts vibratoires……. 44

2.4.1 Choix des grandeurs à mesurer……...…… 44

2.4.2 Choix des indicateurs vibratoires de surveillance……...… 44

2.5 Conclusion ……..…….…. 45

Chapitre 03 :

Système Sur Puce à Base d'FPGA

3.1 Introduction ……... 46

3.2 Evolution des circuits numériques ……...…. 47

3.3 Les systèmes sur puce (SOC)…….....…… 48
3.3.1 Les différents types des SOC……...… 48
3.3.1.1 Hard core…….... 48
3.3.1.2 Soft core…….…….…..... 48
3.3.1.3 Multi core ……..…….. 48
3.3.2 circuits numériques programmables…….…... 49
3.3.2.1 L'origine des circuits reconfigurables……..… 49
3.3.2.2 Familles des circuits numériques…… 50
3.3.3 Les systèmes sur puce programmable (PSOC)…… 51
3.3.3.1 L'évolution des circuits programmables……. 51
3.3.4 Les technologies de mémorisations……...……...…52
a. Les mémoires mortes……... 53
b. Les mémoires vives ……...……. 53
3.4 Les circuits logiques programmables du type FPGA ……...…… 53
3.4.1 Définition d'un FPGA ……. 53
3.4.2 Critères de choix du circuit programmable FPGA …….. 54
3.4.3 Avantages et inconvénients des circuits FPGA ...…….…. 55
3.4.4 Les différents domaines d'application des FPGA ……..……. 56
3.4.5 Principaux fabricants d'FPGA ……...……. 56
3.4.6 Configuration et reconfiguration des FPGA …… ……..... 57
3.4.7 Technologies de programmation des FPGA disponible actuellement ……...……. 58
3.4.7.1 Technologie à base d'ANTI-FUSIBES(ACTEL)…….. 58
3.4.7.2 Technologie à base d'EEPROM……. 59
3.4.7.3 Technologie de programmation à base des mémoires flash……...…… 61
3.4.7.4 Technologie à base de SRAM…… 62
3.4.8 Architecture interne des FPGA……...…….…… 65
3.4.9 Les deux grandes familles architecturales d'FPGA …… 67
3.4.9.1 Les circuits FPGA à base de « LUT » (Look Up Tables) ….....…….... 67
3.4.9.2 Les circuits FPGA à base de multiplexeurs ……..…...….. 67
3.4.10 Architecture multi-composant ……..……… 68
3.4.10.1 Association de plusieurs FPGA……...……...… 68

3.4.10.2 Association d'un microprocesseur et d'un FPGA…… 68
3.5. Flux de conception des SoCs à base d'FPGA…….……. 69
3.5.1 Méthodologie de conception…….....…….. 69
3.5.2 Le Co-design (conception HW/SW) ……..….. 71
3.5.2.1 Les classes de systèmes concernées par le co-design…….…… 72
3.5.2.2 Méthodologie pour le co-design ……...……. 73
3.6 Notion du temps réel…….……. 74
3.7 contribution des FPGAs à la surveillance des machines tournantes ……. 74
3.8 Conclusion…….…… 74

Chapitre 04 :

Acquisition des signaux et interprétation

4.1 Introduction ……..….. 76
4 .2 Etude expérimental ……...….. 76
4.2.1 Outils d'acquisition et de mesure ……..….. 76
4.2.1.1 L'accéléromètre à électronique intégrée ADXL 345 ……..….. 76
a. Description du capteur ……..... 76
b. Caractéristiques du capteur …… 77
c. Principe de fonctionnement …… 77
4.2.1.2 La carte de développement Zybo Z-7010 ……...….. 78
a. Description de la carte ……... 78
b. Principe de fonctionnement et principaux caractéristiques …… 79
4.2.2 La technologie Xilinx AP ……... 79
4.2.2.1 Vivado Hlx ……. 79
a. Présentation ……..... 79
b. Méthodologie de création d'un projet …… 79
4.2.3 Conception du design …….. 84
4.2.4 Ecriture du programme C pour calculer FFT …….. 85

4.2.5 validation de la carte ……... 86

4.2.5.1 Procédure de validation de la carte d'acquisition ……..…… 86

4.3 Déroulement de la procédure des essais …… 94

4.3.1 Description du banc d'essai ……. 94

4.3.2 Analyse des signaux vibratoires …….. 95

Essai n°1 ……. 95

Essai n°2 ……. 96

4.4. Etude comparatif …….. 97

4.5. Conclusion ……... 98

Conclusion générale ……....… 99

Référence Bibliographie

Annexe

Liste des acronymes

GMAO : Gestion de **M**aintenance **A**ssistée par **O**rdinateur.

FFT: Fast **F**ourier **T**ransform.

IC: Integrated **C**ircuit

SOC: Systems **O**n **C**hips.

FPGA: Fieled **P**rogrammable **G**ate **A**rray.

PLD : Programmable **L**ogique **D**evice.

CPLD : Complex **P**rogrammable **L**ogic **D**evice.

EEPLD: Electrically **E**rasable **P**rogrammable **L**ogic **D**evice.

PAL: Programmable **A**rray **L**ogic.

DSP: Digital **S**ignal **P**rocessor.

EPROM: Erasable **P**rogrammable **R**ead **O**nly **M**emory.

EEPROM: Electrically **E**rasable **P**rogrammable **R**ead **O**nly **M**emory.

PROM: Programmable **R**ead **O**nly **M**emory.

ROM: Read **O**nly **M**emory.

SRAM: Static **R**andom **A**ccess **M**emory.

IOB: Input **O**utput **B**loc.

CLB: Configurable **L**ogic **B**loc.

LUT: Look **U**p **T**able.

MUX : Multiplexeur.

RPM : Rotation **P**ar **M**inute.

AC : Amplitude **C**rête.

ACC : Amplitude **C**rête à **C**rête.

CAN : **C**onvertisseur **A**nalogique **N**umérique.

ملخص:

من بين الأساليب المتبعة للحفاظ على المنشآت الصناعية نجد الصيانة الشرطية المرتكزة على تحليل الإشارات الاهتزازية باعتبارها الأكثر انتشارا لتشخيص حالة العتاد الصناعي نظرا لإمكانية مراقبة سلوكه الديناميكي ووضعه الوظيفي.

يهدف هذا العمل إلى دراسة وإنجاز بطاقة التقاط لمعالجة مؤشرات الحالة من قياسات الاهتزاز التي ترسلها الحساسات المثبتة على آلة دوارة لهذا قمنا بتطوير تصميم مضمن على بطاقة الكترونية مبرمجة من نوع FPGA وربطها مع حاسوب لالتقاط الإشارات التي تسمح بكشف عيب في الآلة ولتحقق من فعالية البطاقة قمنا باستعمال محرك مهيأ بعيب عدم الاتزان وأظهرت النتائج أهمية هده الدراسة في الكشف المبكر على بداية ظهور عيب في الآلة مما يسمح بوضع برنامج لصيانة محتملة.
كلمات مفتاحية: صيانة شرطية – رصد اهتزازات الآلة - دارة مبرمجة FPGA - تصميم.

Résumé :

Parmi les méthodes appliquées pour maintenir les installations industrielles, nous trouvons la maintenance conditionnelle basée sur l'analyse des signaux vibratoire car elle est la méthode de diagnostic la plus fréquente des engins industriels en raison de la capacité de surveiller leur comportement dynamique et leur état fonctionnel.

Ce travail a pour but d'étudier et de réaliser une carte d'acquisition pour le traitement des indicateurs d'état de mesures de vibration envoyées par des capteurs installés sur la machine tournante. Pour cela, nous avons développé un design embarqué sur carte électronique programmable de type FPGA liée avec un ordinateur pour capter les signaux qui permettent la divulgation d'un défaut dans la machine. La validation de la carte est faite sur un banc d'essai provoqué par un balourd (déséquilibre)

Les résultats ont montré l'importance de cette étude dans la détection précoce au début de l'apparition d'un défaut dans la machine, ce qui permet d'établir un programme pour un éventuel entretien.
Mots clés : Maintenance conditionnelle – surveillance de vibration de la machine – circuit programmable FPGA- design.

Abstract:

Among the methods used to maintain industrial plants, we find conditional maintenance based on vibrational signal analysis because it is the most frequent diagnosis method of industrial machines because of the ability to monitor their dynamic behavior and their functional state.

The purpose of this work is to study and realize an acquisition card for the processing of state indicators of vibration measurements sent by sensors installed on the rotating machine. For this we have developed an embedded design on a programmed electronic card FPGA linked with a computer to detect signals that allow the disclosure of a defect in the machine, the validation of the card is done on a test bench Caused by an unbalance.

The results showed the importance of this study in the early detection at the onset of a fault in the machine, which makes it possible to establish a program for possible maintenance.
Keywords : Conditional maintenance – machine vibration monitoring - programmable circuit FPGA-design.

Introduction Générale

Le développement rapide des machines utilisées dans le secteur industriel a été accompagnée par l'émergence de nouveaux politiques de maintenance, afin d'assurer un bon fonctionnement et d'augmenter le rendement de production en augmentant la disponibilité des équipements. Mais la satisfaction de ces objectifs est dictée par des impératifs économiques, donc minimiser le cout d'entretien est un facteur très important pour l'optimisation de production d'où il vient l'importance de la maintenance conditionnelle des machines tournantes.

La surveillance par analyse vibratoire fait partie de la maintenance conditionnelle des machines tournantes, qui permet de détectés l'apparition d'un dysfonctionnement en recueillant les signaux vibrations puis les comparés par une empreinte vibratoire de la machine à l'état neuves pour visualiser s'il y a un accroissement de niveau vibratoire qui nous permet de localiser la défaillance avec précision pour bien planifier l'intervention en préparant le personnel et les pièces de rechange nécessaire pour l'opération de maintenance et surtout programmé l'arrêt de la machine au bon moment.

Nos travaux s'inscrivent dans le cadre d'une étude et réalisation d'un système embarqué sur une carte reconfigurable FPGA pour la détection des défauts vibratoires développés par une machine tournante au cours de son fonctionnement en calculant la transformée de Fourier rapide FFT des signaux vibratoires.

Ce travail se divise en quatre chapitres organisés de la manière suivante :

Le premier chapitre est consacré à la maintenance conditionnelle des machines tournantes. On traitera la maintenance conditionnelle basée sur l'analyse vibratoire et les étapes à suivre de cette dernière.

Dans le second chapitre on présente brièvement des rappels sur les outils mathématiques de traitement de signal puis nous détaillons les principaux défauts vibratoires dans une machine tournante

Le troisième chapitre concerne les systèmes sur puces à base d'FPGA, on traitera les points les plus essentiels l'architecture interne, et les avantage des cartes FPGA par apport aux circuits classiques, le flux de conception puis la contribution des FPGA à la surveillance des machines tournantes.

Le dernier chapitre est consacré à la conception du design implémenté sur la carte FPGA. Une introduction au Vivado sera introduite afin de se familiariser avec le logiciel puis la validation de la carte d'acquisition en analysant des signaux usuels dont FFT est connue afin d'utilisé la carte réalisée sur un cas réel par une application expérimentale sur le banc d'essai "simulateur de défauts ‘’ pour détecter le défaut de balourd dont les résultats des essais obtenus seront présentés et interprétés.

Enfin, nous clôturons ce mémoire avec une conclusion générale ainsi que des perspectives d'application de la technologie programmable FPGA qui est prometteuse et en pleine maturité.

Chapitre 01
Maintenance Conditionnelle des Machines Tournantes

1.1 Introduction :

Dans le contexte actuel de mondialisation économique, de nombreuses entreprises cherchent à survivre en produisant plus, avec moins de coût, sur des périodes plus courtes. Pour atteindre ces objectifs, les outils de production jouent un rôle central et leur maintenance est considérée comme un facteur clef de compétitivité.

Avec le développement rapide des technologies, les systèmes industriels deviennent de plus en plus complexes et le défi de la maîtrise de l'exploitation de ces systèmes impose un rôle de plus en plus actif à l'opérateur de maintenance. Par conséquent, les stratégies de maintenance de tels systèmes deviennent plus complexes pour faire face aux attentes technique et commerciales élevées. Des actions de maintenance opportunes peuvent aider à prévenir, à éviter ou à corriger les dysfonctionnements. Dans cette optique, des stratégies prévisionnelles et conditionnelles construites sur une anticipation de la dégradation semblent particulièrement appropriées. Une telle stratégie de maintenance proactive est principalement basée sur des modules de surveillance, de diagnostic, de pronostic et d'aide à la décision.

Le développement, à l'échelle industrielle, de ces orientations stratégiques de maintenance manque encore cruellement de conceptualisation, de méthodes et d'outils. Par conséquent, la proposition de méthodologies de modélisation de dégradations, de pronostic, d'aide à la décision et d'évaluation de performances en maintenance constitue un défi scientifique majeur pour la mise en œuvre industrielle de nouvelles stratégies de maintenance.

1.2 Définition de la maintenance :

L'association française de normalisation (**AFNOR)** par la norme NF EN 13306, définie la maintenance comme étant « l'ensemble de toutes les actions techniques, administratives et de management durant le cycle de vie d'un bien, destinées à le maintenir ou à le rétablir dans un état dans lequel il peut accomplir la fonction requise ».

Selon cette définition la maintenance n'est pas limitée aux actions techniques mais elle comporte aussi des actions économiques, administratives et de management ce qui impliques une large polyvalence c'est pour cet objectif l'outil d'informatique **GMAO** est utilisé pour

produire la quantité désirée de produits, avec les spécifications de qualité requises, dans les meilleurs délais, et d'autre part d'atteindre une certaine efficacité en termes de coût dans tout le cycle de vie du système.

1.3 Politiques de maintenance : [1,2]

La politique de maintenance suivie par la société dépend de la nature et le font propre de cette société le tableau 1.1 illustre les différentes politiques de maintenance ainsi que les avantages et les inconvénients de chaque politique ;

Tableau 1.1. *Les différentes politiques de maintenance*

Politique de maintenance	Avantages	Inconvénients
Entretien effectué à 100% dans la société	-Diminution de coût d'entretien. -Indépendance technique. -souplesse de programmation et de modification (laboratoires de recherche et bureaux d'études)	-Investissement coûteux matériels et humain. -Frais financiers élevés sur le stock (pièces de rechange). -problème de main d'ouvre et de savoir-faire.
Entretien effectué partiellement dans la société	-Investissement progressif et limité. -Gain du coût des parties très coûteuses. -Développement progressif d'activité.	-Dépendance technique. -pas de maitrise de stock. -manque de souplesse de programmation et de modification.
Entretient sou traité totalement	-Pas d'investissement coûteux. -Pas de frais financier sur le stock. -Pas de problème de main d'ouvre.	-Dépendance technique. -Pas de souplesse de programmation et de modification.

Le service maintenance doit mettre en œuvre la politique de maintenance définie par l'entreprise ; cette politique devant permettre d'atteindre le rendement maximal des systèmes de production, les équipements n'ont pas le même degré d'importance il faut donc définir des stratégies les mieux adaptées.

1.3.1 Prévision à long terme :

Liées à la politique de l'entreprise permettant l'ordonnancement des charges, des stocks, des investissements en matériels (Entretien effectué à 100% dans la société).

1.3.2 Prévision à moyen terme :

La volonté de maintenir le potentiel d'activité de l'entreprise conduit à veiller à l'immobilisation des matériels à des moments qui perturbent le moins possible le programme de fabrication. Dès lors il faut fournir nécessairement et suffisamment tôt le calendrier des interventions de maintenance. Celle-ci ayant une influence sur l'ordonnancement de fabrications (Entretien effectué partiellement dans la société).

1.3.3 Prévision à court terme :

Dans ce cas le service de maintenance s'efforcera à réduire les durées d'immobilisation du matériel et les coûts de ses interventions. Sachant que les réductions des coûts et d'immobilisation ne sont pas possibles que si le matériel et les interventions ont fait l'objet d'une étude préalable, il est donc nécessaire de préparer le travail et d'étudier les conditions de fonctionnement, les défaillances possibles et les conditions d'exécution des interventions. Le service technique lié à cette fonction doit fournir toutes les informations qualitatives et quantitatives susceptibles d'influencer les politiques particulières de l'entreprise.

1.4 Le service de maintenance au sein de l'entreprise :

Il existe deux tendances quant au positionnement de la maintenance dans l'entreprise :

- Tendance 1 (la centralisation) :

Où toutes les actions associées à la maintenance sont assurées par un seul service.

Cette approche a pour avantage de standardisation des méthodes, des procédures et des moyens de communication et donne aussi la possibilité d'investir dans des matériels onéreux grâce au regroupement et assurer une bonne communication avec les autres services et la bonne gestion des ressources humaines et matériels grâce à sa situation centralisée.

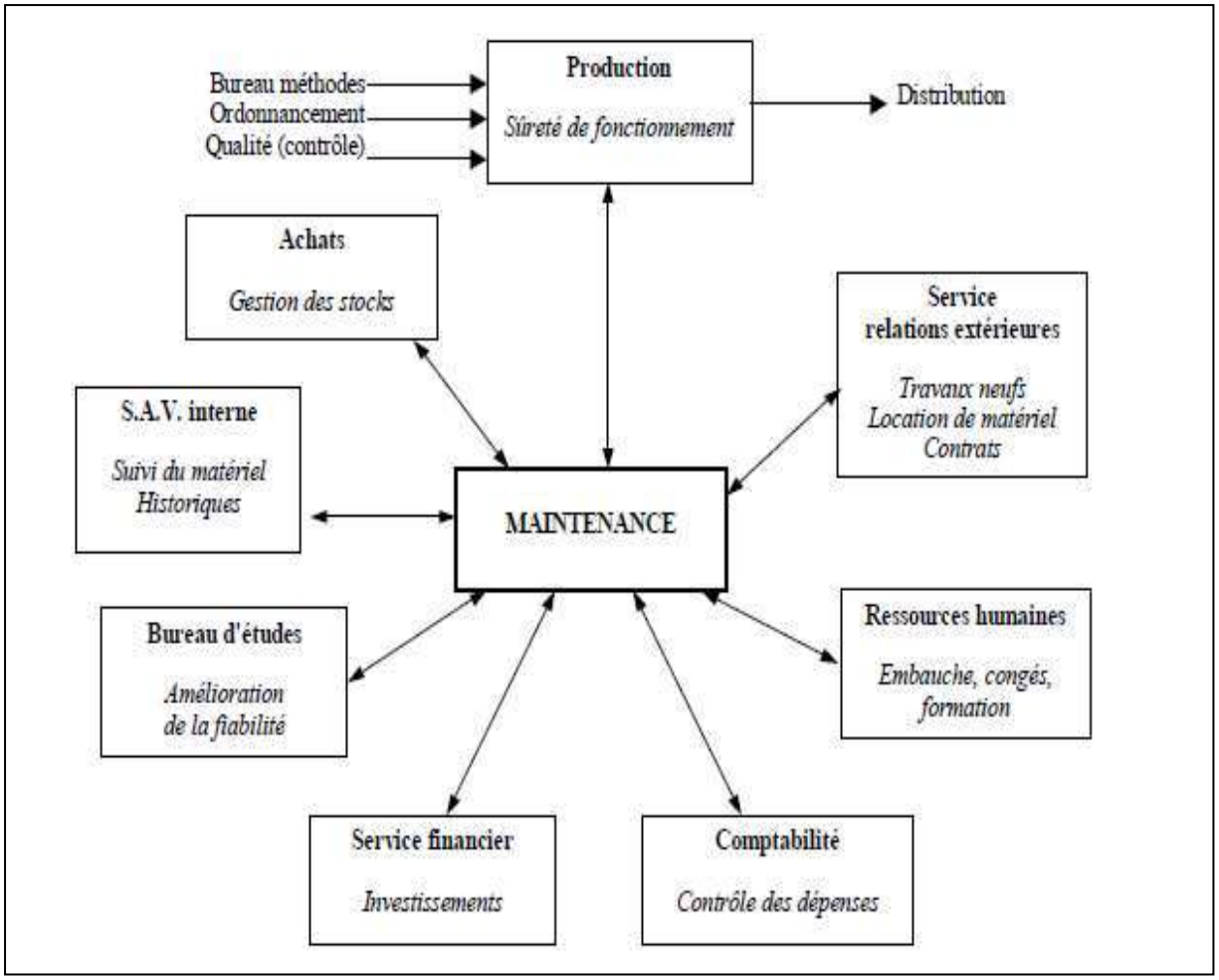


Figure 1.1. *La centralisation du service maintenance au sein de la société*

- Tendance 2 (la décentralisation) :

Où la maintenance est confiée à plusieurs services de dimension proportionnellement plus modeste, et liés à chacun des services de l'entreprise. Cette tendance sert à alléger la gestion administrative et avoir une réactivité accrue face à un problème grâce à la meilleur communication et organisation entre le staff de maintenance et les autres services. [1]

1.5 Fonctions et tâches associées à la maintenance :

1.5.1 Exécution :

L'aspect pluridisciplinaire de cette fonction nécessite une grande expérience sur le matériel et des connaissances approfondies des différentes technologies c'est le cas de la mécatronique qui est une science omni disciplinaires serve à former des ingénieurs poly-valant, qui ont des connaissances dans l'automatique, l'électricité, l'électronique, la mécanique, l'informatique,

et même la robotique afin de rendre l'intervention plus efficace pour pouvoir répondre aux tâches de cette fonction qui sont la gestion de l'intervention, connaissance comportementale du matériels, installation des machines et des matériels, établissement de diagnostics de défaillance de matériels et enfin l'établissement de consignes d'utilisation du matériel intégrant les consignes d'hygiène et de sécurité.

1.5.2 Documentation et ressources :

Cette fonction est très indispensable car elle représente l'archive de toutes les interventions et les modifications effectuées par le service de maintenance afin de simplifier et faciliter et guider les prochaines interventions sur la même machine dont ces principales tâches sont l'élaboration des interventions, constitution des dossiers techniques et saisie des historiques, création des documentations pour les modifications effectuées (Service Bultain).

1.5.3 Etudes et méthodes :

C'est une fonction qui sert à optimiser les tâches à exécuter en respectant toujours la politique de maintenance définie par l'entreprise et elle est chargée de :

a. Etudes techniques :

Assurer par le service des études et des recherches dont son rôle est l'amélioration et l'innovation des nouvelles méthodes et techniques pour optimiser les dépenses physiques et économiques afin d'avoir le maximum possible de rendement au moindre coût.

b. Préparation et ordonnancement :

Elle permet d'établir des fiches d'instruction pour le personnel (opérateurs des machines et équipe de maintenance), préparation des documents utiles lors des interventions, établissement des plannings d'interventions et d'approvisionnement en pièces de rechange, réception et classement des documents relatifs à l'intervention et remise à jour des dossiers techniques.

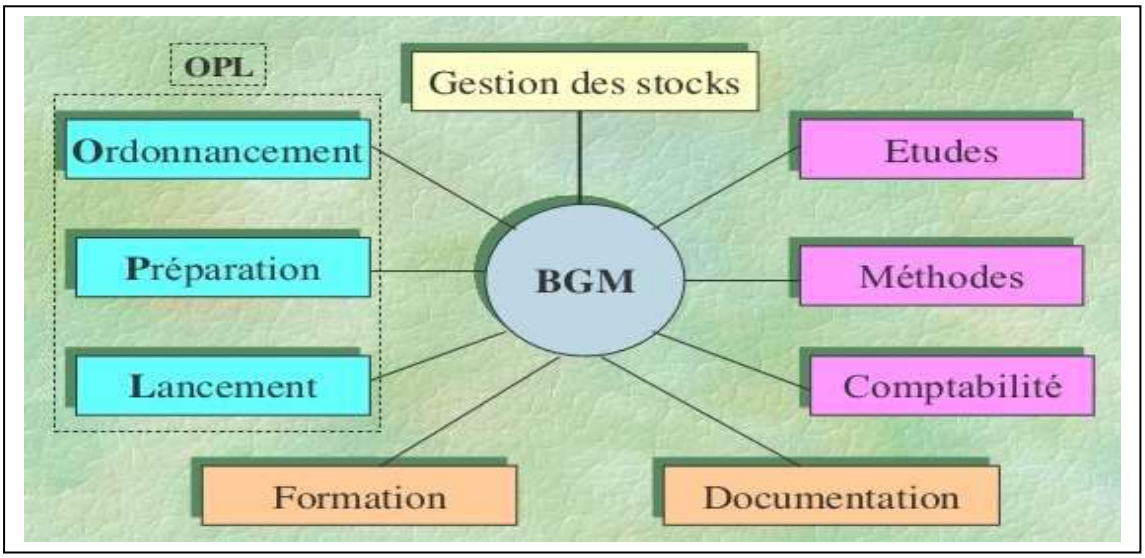
c. Etudes économiques et financières :

Englobe la gestion des approvisionnements et l'analyse des coûts (maintenance, réparation, fonctionnement) pour assurer que l'entreprise avoir des bénéfices et qu'elle n'est pas déficitaire

d. Détermination des procédures de maintenance :

C'est la tâche la plus importante de service maintenance car elle permet de choisir la stratégie de maintenance à suivre

La figure 1.2 illustre les différentes fonctions du service maintenance



La figure 1.2. *Les fonctions du service maintenance.*

1.6 Stratégies de maintenance :

Dans cette section, on présentera brièvement l'historique et les divers types de maintenance en basant sur la maintenance préventive conditionnelle.

1.6.1 Histoire des stratégies de maintenance :

En s'appuyant sur les types de maintenance donnés, différentes stratégies de maintenance ont été construites selon un historique qui est résumé dans la figure 1.3

Dans les soixante dernières années, la pratique de maintenance a traversé un processus de changement dû à la conscience de plus en plus croissante de l'importance de la gestion de maintenance.

Dans des années 1950, des stratégies de maintenance étaient majoritairement la maintenance corrective/réactive à une défaillance (« run-to-failure »)

Dans les années 1960, les stratégies de maintenance préventive, qui se sont appuyées sur un modèle de durée de vie du système qui synthétise une connaissance statistique *a priori* (relative aux temps de panne du système), devenait populaire. Les remplacements de composant réguliers ont été programmés afin d'essayer d'éviter toute défaillance possible indépendamment de l'état de santé du système à maintenir.

Dans la seconde moitié des années 1980, la présence d'un système de surveillance permettant de disposer en temps réel d'une information sur l'état courant du système plus fin que sa seule information de panne et avec des technologies diagnostiques peuvent conduire à envisager des stratégies de maintenance préventive plus efficaces et par conséquent la maintenance conditionnelle a émergé. Par le déclenchement des actions de maintenance

préventives seulement quand il y a des signes de détérioration ou des comportements anormaux sur le système, les stratégies de maintenance conditionnelle permettent d'éviter les actions de maintenance inutiles et par conséquent de réduire ces coûts de maintenance superflus. Cependant, la stratégie de maintenance conditionnelle nécessite d'installer et d'utiliser des équipements de surveillance. Donc, au début, les stratégies de maintenance de ce type semblaient n'être réservées qu'aux industries à haut risques (domaine aéronautique, aérospatial et centrale nucléaire). Mais les équipements de surveillance devenant moins onéreux, les stratégies de maintenance conditionnelle sont plus facilement envisagées.

Dans la dernière décennie, la technique de pronostic, qui est une discipline d'ingénierie focalisée sur la prédiction/prévision du moment où une entité ne sera plus remplir sa fonction requise, est introduite à la prise de décision de maintenance. Une stratégie de maintenance incorporant le pronostic au processus de décision est alors définie : la stratégie de maintenance prévisionnelle (ou proactive). Le diagnostic correspond à une analyse postérieure à l'événement alors que le pronostic se base sur une analyse antérieure. La maintenance prévisionnelle permet donc de diminuer les dérives de qualité du produit, l'insécurité et les coûts directs de maintenance grâce à un meilleur suivi des dégradations. En outre, elle permet également d'augmenter la disponibilité du système grâce à la réalisation d'interventions anticipées, de diminuer des temps de maintenance, d'optimiser les conditions d'approvisionnement en pièces de rechange (achat juste à temps) et de saisir les opportunités qui apparaissent lors de la phase d'exploitation d'un système de production [3].

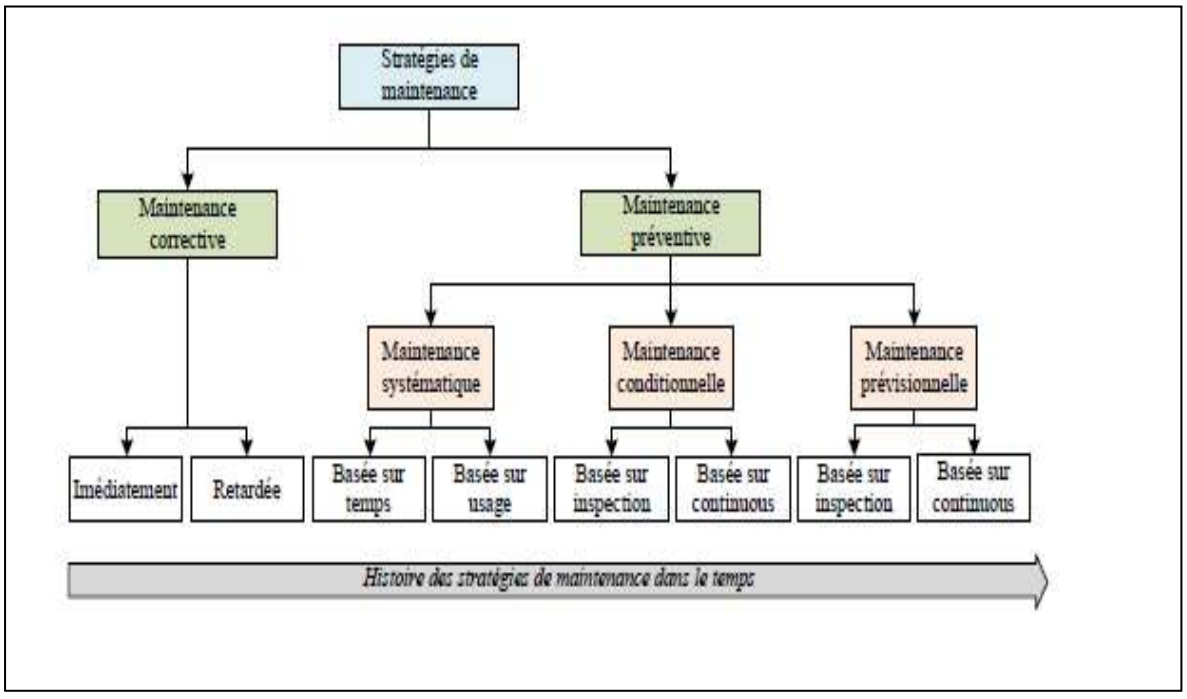


Figure1.3. *Histoire des stratégies de maintenance.*

1.6.2 Divers types de maintenance :

Selon la norme AFNOR - 2001, les différentes approches d'action de maintenance sont synthétisées dans la figure 1.4. Les actions de maintenance peuvent être classées en deux grandes catégories suivant l'objectif recherché par rapport à l'instant d'intervention :

1.6.2.1 Maintenance corrective :

Regroupe l'ensemble des activités de maintenance qui interviennent en réponse, et donc consécutivement à la défaillance d'une entité, afin de la remettre en état d'accomplir une fonction requise.

1.6.2.2 Maintenance préventive :

Regroupe l'ensemble des activités programmées, pour prévenir ou retarder une défaillance, à des intervalles prédéterminés ou selon des critères prescrits réduire le nombre et les coûts de défaillance d'une entité, augmenter la fiabilité du système, améliorer la disponibilité du matériel, assurer la sécurité des individus et de l'environnement, faciliter la gestion des stocks, etc. [4].

La maintenance préventive peut-être soit systématique soit conditionnelle soit prévisionnelle.

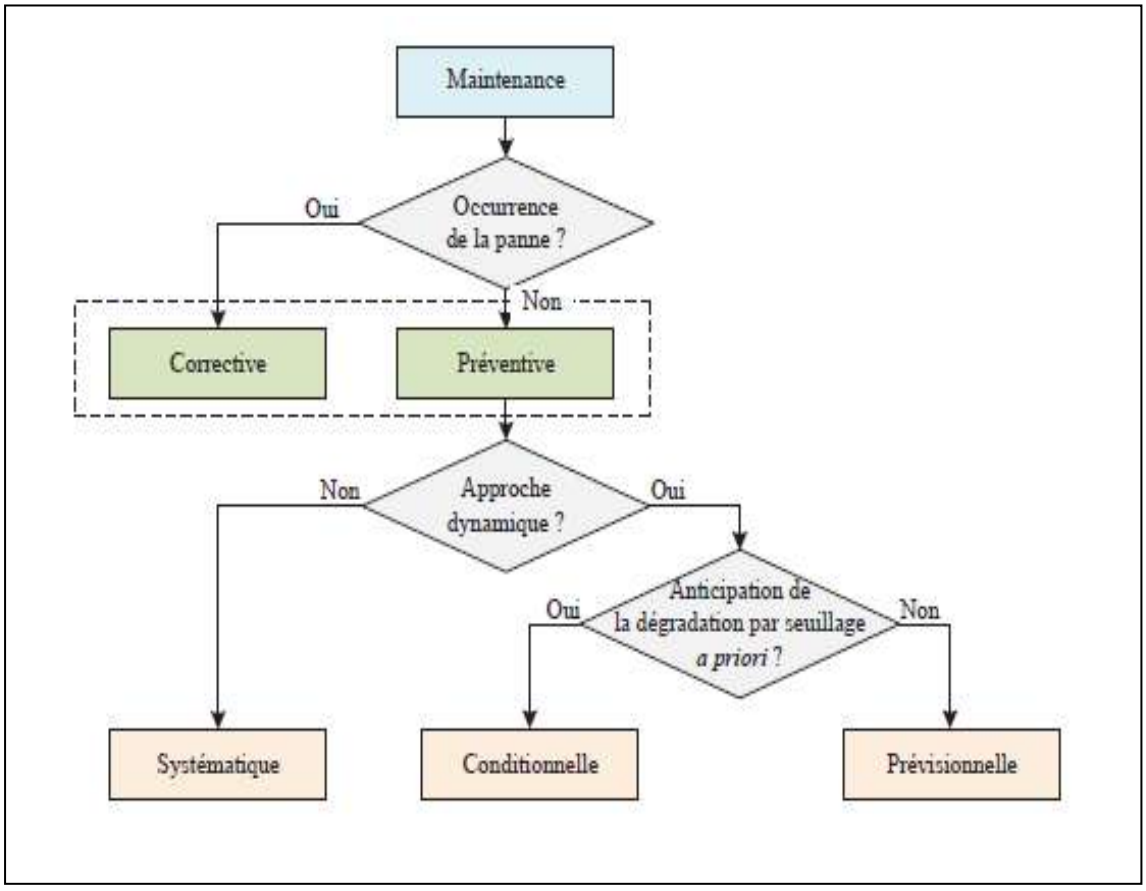


Figure 1.4. *Classification des divers types de maintenance.*

a. La maintenance préventive systématique :

C'est la maintenance préventive exécutée à des intervalles de temps préétablis ou selon un nombre défini d'unités d'usage mais sans contrôle préalable de l'état du bien.

b. La maintenance préventive prévisionnelle :

C'est la maintenance préventive conditionnelle exécutée en suivant les prévisions extrapolées de l'analyse et de l'évaluation des paramètres significatifs de la dégradation du bien.

c. La maintenance préventive conditionnelle :

C'est la maintenance préventive basée sur une surveillance du fonctionnement du bien et/ou des paramètres significatifs de ce fonctionnement la mesure de paramètres physiques (température, débit, pression ...), le contrôle de l'usure (l'analyse d'huile, mesure de jeu, ...), la surveillance de propagation des fissures (l'inspection visuelle, le ressuage, la magnétoscopie, les ultrasons, l'endoscopie ...), la mesure des vibrations (analyse vibratoire).

1.7 Maintenance conditionnelle des machines tournantes par analyse vibratoire :

Cette méthode s'applique aux machines. Elle consiste à analyser en fonction du temps les tous les oscillations mécaniques d'un système autour d'une position de référence au moyen d'un ou de plusieurs capteurs. Les oscillations ou vibrations mécaniques sont produites soit par le système en fonctionnement (un moteur par exemple) soit sont induites par des sollicitations externes (par impact ou en sollicitation forcée).

Une machine se compose d'un ensemble de mécanismes et d'organes combinés destinés à transformer une énergie ou à transmettre un mouvement. Ces mécanismes, mobiles entre eux, ne peuvent fonctionner sans jeux, contraintes, efforts dynamiques et chocs dont les effets se manifestent principalement sous forme de vibrations et de bruits. Tout changement dans l'importance de ces jeux, de ces contraintes, efforts ou chocs, se traduit immanquablement par une modification de l'intensité ou des fréquences de ces vibrations. Or, cette modification de comportement vibratoire constitue souvent la première manifestation physique d'une anomalie affectant la machine, cause potentielle à terme de dégradations, voire de pannes. [5]

Cette particularité fait de l'analyse des vibrations un outil d'investigation indispensable à l'assise d'une maintenance moderne. Cet outil occupe une place privilégiée parmi les

techniques de surveillance. Il permet, par la génération d'alarmes plus ou moins précoces, de signaler la présence d'un dysfonctionnement, de dépister l'apparition d'une dégradation et d'en suivre la progression, d'éviter une casse ou une dérive de la qualité du produit fabriqué, tout en permettant une action corrective programmée à bon escient au regard des impératifs de production.

La surveillance vibratoire des machines tournantes a sans doute toujours existé avec des moyens empiriques tels le toucher de la main ou l'utilisation de la pièce de monnaie dont l'équilibre sur la tranche garantissait le bon fonctionnement de la machine ou encore avec des moyens un peu plus techniques tels le vibromètre à lamelles qui permettaient, dans les cas simples, d'identifier la fréquence de la vibration d'amplitude prépondérante.

Aujourd'hui, la nécessité de communiquer, non plus avec des impressions ou des sensations subjectives, mais avec des données objectives, reproductibles et fiables, a rendu indispensable de quantifier globalement les vibrations d'une machine par une mesure d'amplitude. Le besoin est ensuite rapidement apparu de fixer des seuils à ces valeurs et de connaître les amplitudes et les fréquences des composantes prépondérantes. Enfin, la possibilité de relier les fréquences de chaque composante vibratoire aux différentes forces dynamiques engendrées par le fonctionnement normal ou anormal de la machine et d'en interpréter les évolutions est devenue une réalité avec l'intégration à faible coût, dans les appareils de mesures de vibrations, de convertisseurs analogiques numériques et de coprocesseurs dédiés aux calculs de transformées de Fourier et l'orientation vers l'utilisation des systèmes sur puces dédiés à la détection et l'analyse des signaux vibratoires issues des capteurs dont ces derniers sont implémentés des endroits bien précisé afin d'avoir un signal identique ou image du phénomène physique. [5]

1.7.1 Avantage du l'analyse vibratoire :

Le suivi des paramètres vibratoires est particulièrement bien adapté aux machines tournantes. L'analyse vibratoire fournit un nombre important de renseignements sur l'état de l'équipement.

Avantages de la méthode

- Détection de défauts à un stade précoce
- Possibilité de réaliser un diagnostic approfondi
- Autorise une surveillance continue
- Permet de surveiller l'équipement à distance

1.8 Caractérisation d'une vibration :

Un système mécanique est dit en vibration lorsqu'il est animé d'un mouvement de va-et-vient rapide autour d'une position moyenne appelée « position d'équilibre ».

La transmission du mouvement vibratoire peut se faire soit à travers d'un gaz (généralement de l'air) ou d'un fluide (eau, huile…), soit à travers d'une matière solide comme la structure d'une machine, ses paliers, ses rotors ou encore la tuyauterie qui lui est associée… Lorsque la transmission se fait par l'air ou par un fluide, on parle de sons (ou ultrasons au-delà d'une fréquence de 20 000 Hz), et on a coutume de parler de vibrations « solidiennes » lorsqu'elle se propage par conduction au travers des composants métalliques de la machine.

C'est parce que la vibration solidienne est à la fois plus directement transmise, plus proche des anomalies recherchées et beaucoup moins polluée par l'environnement, que la surveillance de la mécanique et de l'alimentation électrique des machines est le plus souvent pratiquée par cette voie.

À l'exception de l'utilisation de quelques appareils à ultrasons généralement plus destinés à détecter la présence de fuites sur les conduites d'un fluide sous pression qu'à dépister le défaut d'un engrenage noyé au cœur d'un parc machines, ceci est vrai. L'exemple le plus simple d'un système en vibration est sans doute donné par le mouvement d'une masselotte suspendue à un ressort et relâchée après traction.

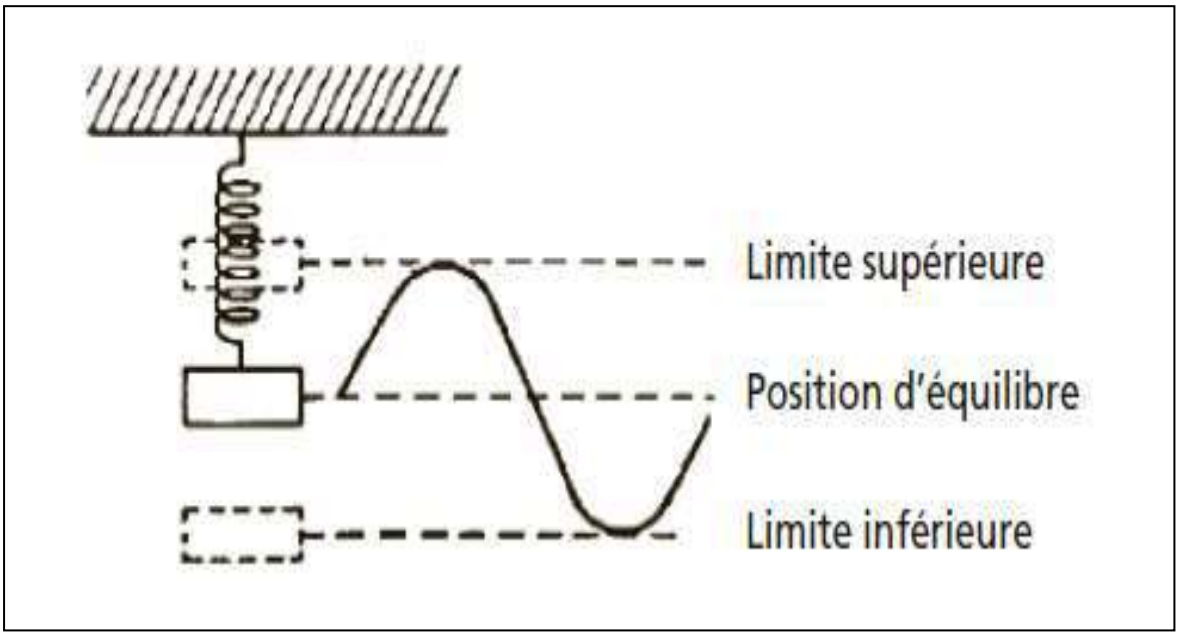


Figure1.5. *Système masse-ressort.*

Cet exemple (figure 1.5) montre que si le mouvement est entretenu par une force d'excitation périodique :

– la masselotte oscille entre des limites supérieures et inférieures, et l'écart entre chacune de ces limites et la position d'équilibre est appelé « amplitude ».
– la masselotte oscille autour de sa position d'équilibre un certain nombre de fois par seconde ou par minute. Ce nombre de cycles répétés à l'identique pendant une unité de temps s'appelle la « fréquence » et, à l'inverse, la durée du cycle s'appelle la « période ». Si la masselotte revient trois fois par seconde à sa position initiale, elle accomplira trois cycles par seconde, la fréquence du mouvement sera de trois Hertz (3 Hz) et sa période de 1/3 de seconde ou 333,333 ms.

À noter que le mouvement peut être entretenu par une impulsion périodique ou par une impulsion purement aléatoire. Dans ce dernier cas, la fréquence apparente sera donnée par la réponse du système mécanique et tributaire de sa capacité d'amortissement (fréquence de résonance du système).

Une autre caractéristique importante des vibrations sera donnée par le rapport qui existe en l'amplitude A du mouvement vibratoire et la durée de son cycle, c'est-à-dire sa périodicité T. Ce rapport A/T donnera en effet une indication intéressante sur la nature et le caractère plus ou moins brutal du phénomène générateur, traduisant selon qu'il sera faible ou important, soit un effort continu comme la force centrifuge exercée par un balourd, soit un choc impulsif généré par exemple par un écaillage sur une denture ou sur la piste d'un roulement.

Par analogie à cet exemple proche de nos machines qui ont toute une masse et une certaine élasticité structurelle, nous pouvons dire qu'une vibration se caractérise principalement par son amplitude, sa fréquence et la nature des forces qui l'animent [5].

1.9 Les étapes suivies pour effectuer une analyse vibratoire :

1.9.1 Surveillance :

Le but est de suivre l'évolution du comportement d'une machine par comparaison des relevés successifs de ses vibrations. La surveillance des grandeurs physiques (indicateurs) utilisés régulièrement pour le contrôle des machines, la surveillance doit non seulement remplir sa fonction initiale « de sécurité » mais surtout permettre la détection précoce des défauts et d'en suivre l'évolution dans le temps.

1.9.2 Détection :

La détection des défauts à un stade précoce offre la possibilité de planifier et de préparer les interventions nécessaires en les intégrant, si possible, dans les arrêts procédés ou en provoquant des arrêts programmés à des moments opportuns, en fonction notamment des impératifs de production.

Cependant, si la détection à un stade précoce d'un défaut et le suivi de son évolution présentent déjà un grand intérêt, l'exploitant ou l'ingénieur de maintenance désire de plus en plus connaître la nature du défaut et sa gravité pour prendre une décision.

1.9.3 Diagnostic :

En cas d'anomalie (dépassement de seuil ou évolution inquiétante par rapport à la signature), on établit un itinéraire dit « itinéraire de diagnostic ». Cet itinéraire contient toutes les informations utiles sur :

-les machines surveillées à diagnostiquer ;

-les points de mesure concernés par les défauts précédemment détectés ;

- les types d'indicateurs mesurés en chacun des points (indicateurs de diagnostic).

Cet itinéraire est effectué avec le même matériel que celui utilisé pour la surveillance.

Les résultats des mesures sont visualisés sur PC avec le matériel soft et hard utilisés pour la surveillance puis ils sont utilisés pour le diagnostic des défauts. Ce diagnostic permet de statuer sur l'état de la machine et de décider ou non une intervention sur celle-ci.

1.9.4 Pronostic :

A la suite d'un diagnostic vibratoire ayant révélé un défaut le but est de conserver la mémoire de toutes les interventions réalisées sur les machines afin de constitue une base de données précieuse pour :

- faire évoluer l'analyse sur l'installation surveillée ;
- accroître la connaissance de la machine surveillée en particulier ;
- développer son expérience en analyse vibratoire en général.

Le bon suivi des résultats des deux opérations de détection et de diagnostic nous aide à bien développer une meilleure stratégie afin d'éviter au maximum la perturbation du bon fonctionnement d'une installation. Et cela peut se faire par l'exploitation des données recueillies précédemment et s'assurer qu'ils ne dépassent pas une tolérance prescrite.

1.10 Principe de réalisation d'une mesure de vibration : [6]

Lorsque la machine est neuve, on réalise des mesures dont on enregistre les spectres qui représentent l'empreinte vibratoire de la machine. Il suffit ensuite de comparer les mesures effectuées régulièrement à la signature d'origine. La détection des vibrations mécaniques se fera à l'aide d'un capteur de vibrations, qui sont généralement des accéléromètres piézo-électriques. On colle des embases aux endroits stratégiques, c'est-à-dire près des éléments à surveiller (paliers, turbines, rotors…).

L'accéléromètre est vissé sur l'embase au moment des mesures ou laissé à demeure en cas de mesures continues. Le signal de mesure est enregistré sur un collecteur puis transféré sur ordinateur ou enregistré directement à travers une carte d'acquisition. Le diagnostic est réalisé après analyse spectrale et temporelle du signal à travers divers filtres.

La (figure 1.6) illustre le montage utilisé pour effectuer une mesure vibratoire.

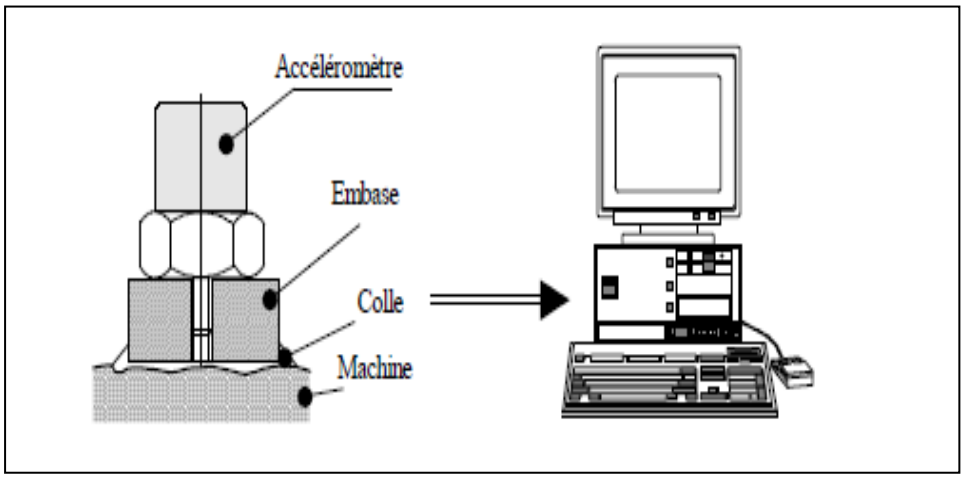


Figure 1.6. *Le montage utilisé pour une mesure vibratoire*

1.11 Les capteurs de vibration :

1. 11.1 Types et caractéristiques des capteurs :

La première étape conduisant à l'obtention d'une lecture de vibration consiste à convertir la Vibration mécanique produite par une machine en un signal électrique équivalent. Cette opération est réalisée au moyen des capteurs de vibrations. On retrouve parmi les capteurs les plus couramment utilises le proximétre (mesure de déplacement), le vélocimetre (mesure de vitesse) et l'accéléromètre (mesure d'accélération) et pour que les mesures soient fiables, il faut qu'elles soient faites dans une gamme de fréquence nettement inférieur à la fréquence de résonance du capteur.

Un capteur de vibration est caractérisé principalement par :

- Sa bande passante (plage d'utilisation) : plage de fréquences à l'intérieur de laquelle l'amplitude mesuré par le capteur ne dépasse pas une marge d'erreur fixée par le constructeur (par exemple + 3 % ou + 3 dB de [3–8000] Hz).
- Sa gamme dynamique (gamme de mesure d'amplitude) : gamme comprise entre la plus petite et la plus grande amplitude acceptée par le capteur.
- Sa sensibilité : relation entre la grandeur électrique délivrée a la sortie du capteur et l'amplitude du mouvement mécanique qui lui donne naissance (par exemple 8 mV par µm). Elle est donnée par le constructeur du capteur, généralement sous forme de courbe d'étalonnage qui devra faire l'objet d'une vérification périodique.

Les capteurs de vibration dépendent de la grandeur mesurée dont on trouve :

1.11.1.1 Proximetre :

Le proximétre, ou sonde de proximité (1.7.a), est un capteur de déplacement sans contact qui produit un signal électrique directement proportionnel au déplacement relatif de la vibration d'un arbre ou d'un rotor. Il est monté en permanence à l'intérieur du palier (1.7.b). Les mesures en déplacement ne sont pas quantifiables dans toutes les gammes de fréquence. Ces mesures seront limitées aux basses fréquences (< 100 Hz).

Le capteur de déplacement est utilisé pour toutes les applications ou la surveillance des jeux entre les arbres et les paliers s'avère essentielle. C'est pourquoi on retrouve des capteurs de déplacement installes sur la plupart des turbines hydroélectriques et des turbomachines. A partir des connaissances des jeux radiaux réels d'un palier ou des jeux axiaux rotor il est beaucoup plus facile de d'alerte et de danger en termes de déplacement qu'en termes de vitesse ou d'accélération.

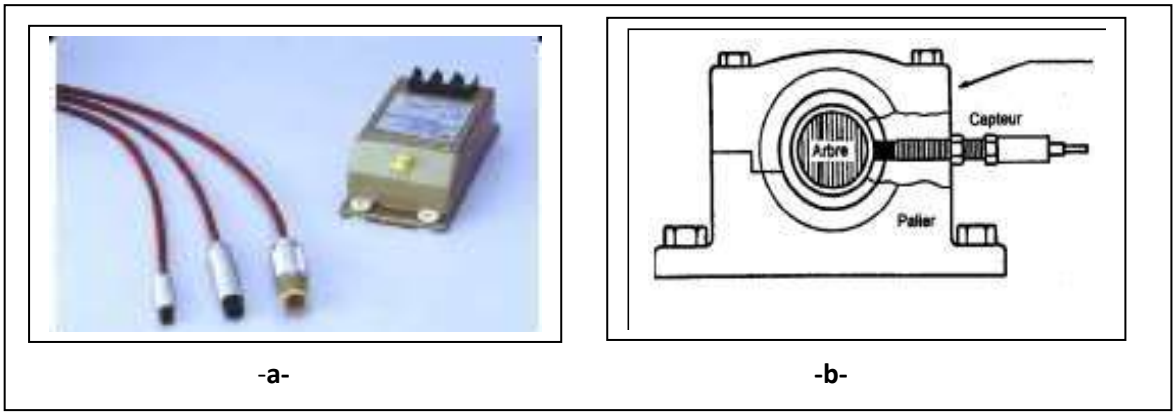


Figure 1.7. a/ *Proximetre et leur driver*, **b/** *Proximétre monté sur un palier*

1.11.1.2 Vélocimétries :

Les capteurs de vitesse, ou vélocimétres, sont constitués d'une sonde a contact dite sonde sismique qui mesure le mouvement absolu de l'organe sur lequel elle est fixée.

Les vélocimétres les plus courants sont constitués d'une masse sismique reliée au boitier par un ressort et solidaire d'une bobine qui se déplace dans un champ magnétique permanent crée par un barreau aimanté (figure 1.8). La vibration du palier sur lequel est fixe le capteur, génère une tension proportionnelle à la vitesse de mouvement de la bobine.

La fréquence de résonance de ce type de capteur se situe généralement entre 8 et 15 Hz et la gamme dynamique s'étend de 10-20 Hz a 2000 Hz environ.

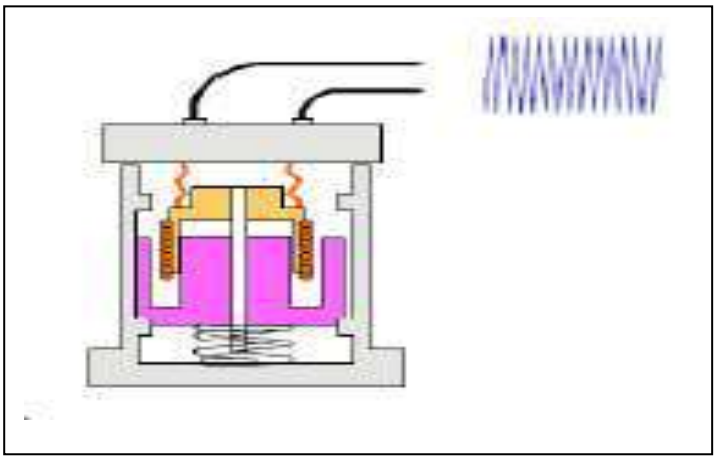


Figure1.8. *Schéma de principe d'un vélocimetre*

1.11.1.3 Les accéléromètres :

Les accéléromètres piézoélectriques tendent à devenir les capteurs de vibrations absolues les plus utilisés pour la surveillance des machines tournantes.

Leur principe de fonctionnement repose sur la propriété des matériaux piézoélectriques de générer une charge électrique proportionnelle à la contrainte de compression ou de cisaillement subie. Schématiquement (figure 1.9), un accéléromètre est composé d'un disque en matériau piézoélectrique qui joue le rôle d'un ressort sur lequel repose une masse sismique précontrainte. [7]

Quand la masse se déplace sous l'effet d'une accélération, elle exerce sur le disque piézoélectrique des contraintes, induisant à la surface de ce dernier une charge électrique proportionnelle à cette accélération.

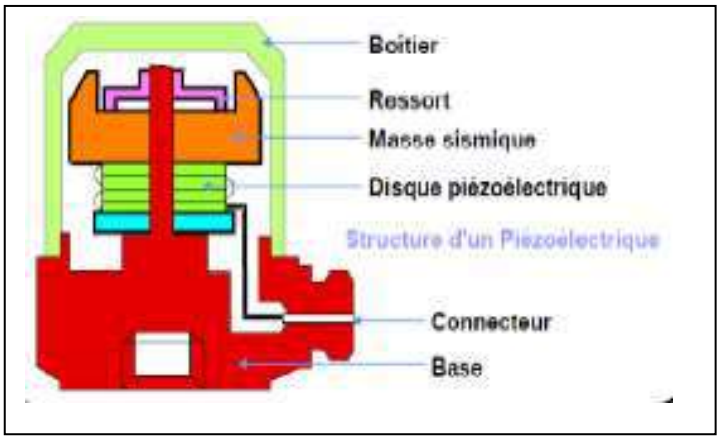


Figure1.9. *Schéma de principe d'un accéléromètre.*

a. Propriétés des accéléromètres :

Ils possèdent les propriétés suivantes :

- Utilisables sur de très grandes gammes fréquentielles.
- Excellente linéarité sur une très grande gamme dynamique (typiquement 140 dB).
- Le signal d'accélération peut être intégré électroniquement pour donner le déplacement et la vitesse
- Aucun élément mobile, donc extrêmement durable.

b. Les accéléromètres à électronique intégrée :

Les accéléromètres à électronique intégrée sont semblables aux accéléromètres piézoélectriques à la différence qu'ils possèdent de manière intégrée un conditionnement de charge pour délivrer une tension proportionnelle à l'accélération.



Figure1.10. *Accéléromètre à électronique intégré.*

1.11.2 Choix de l'emplacement des capteurs :

Pour les machines tournantes, l'endroit le mieux adapté pour les mesures vibratoires se localise au niveau des paliers, ces derniers représentent les parties fixes les plus directement en relation avec les efforts appliques aux parties mobiles.

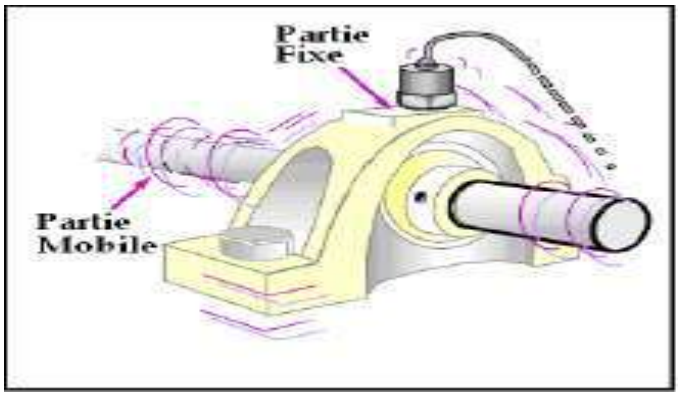


Figure 1.11. *Fixation de capteur sur palier.*

1.11.2.1 Types d'efforts :

On distingue deux types d'efforts :

- Efforts tournants :

Représentent les efforts lies à la rotation de l'arbre, résultat directe par exemple d'un balourd ou d'un désalignement, et dont les amplitudes seront plus grandes dans le cas d'une mesure effectuée dans un plan radial.

- Efforts directionnels :

Représentent les efforts lies à une contrainte de l'arbre, générés par exemple par la tension d'une courroie (effort directionnel radial) (figure1.12), ou un par le contact d'un engrenage conique (effort directionnel axial) [8].

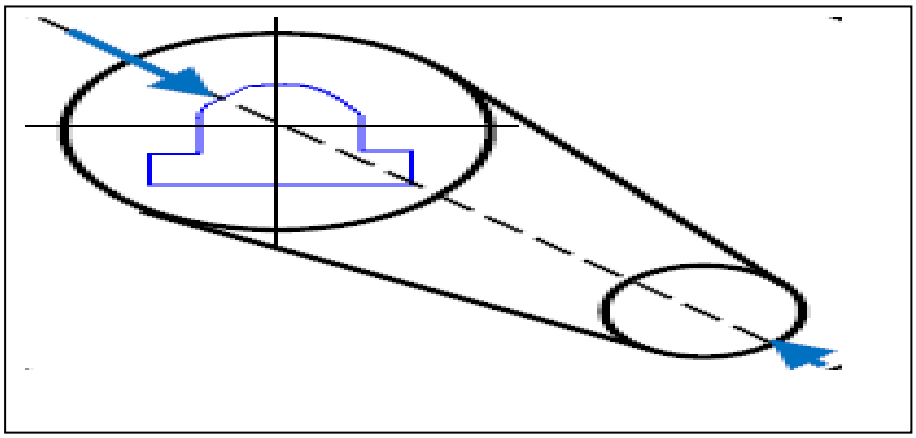
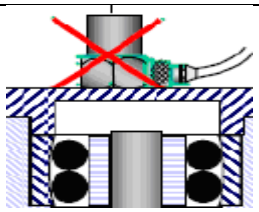
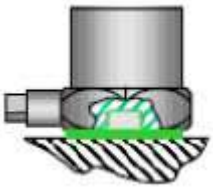
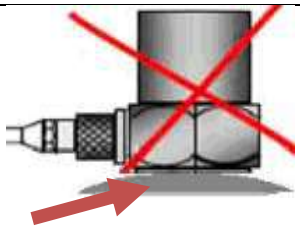
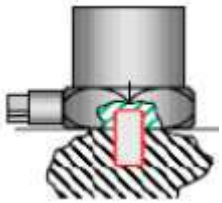
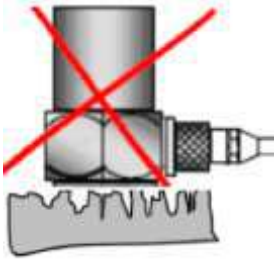
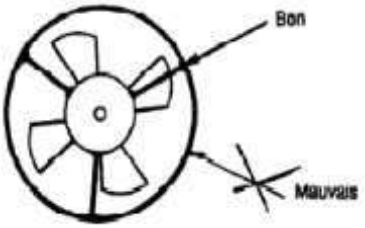
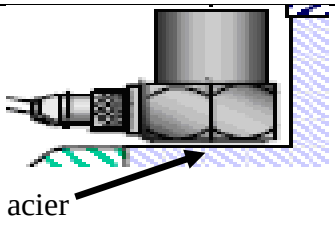


Figure 1.12. *Direction favorisée pour transmission par poulies-courroies.*

1.11.2.2 Modes de fixation :

Le mode de fixation joue un rôle très important sur l'efficacité des capteurs de mesure pour avoir une image identique de phénomène physique car avec un mode de fixation inadéquat le capteur peut perdre ou diminue la sensibilité, la résolution et surtout sa précision. Le tableau 1.1 illustre les différents modes de fixations et quelques remarques qu'on doit rendre en considération lors de fixation des capteurs.

Tableau1.2. *Modes et remarques de fixation des capteurs*

Mode de fixation	Synoptique de fixation	Remarques	Erreurs
Collage directe		La liaison entre capteur et palier doit être aussi directe que possible	
Pastille à colle		L'emplacement des points de mesure doit être propre	
Goujon		les surfaces de contact entre le palier et le capteur doit être lisses, planes et perpendiculaires à la direction de mesure	
Pointe de touche		Lorsque le palier est difficilement accessible de façon directe, la prise de la mesure est effectuée par un capteur au point judicieusement choisi en fonction des raideurs	
Aimant		La surface de contacte doit être en métal attractif par l'aimant exemple fer, acier	

1.11.3 Seuils d'intervention :

La bonne maitrise des notions précédentes permet de définir les seuils d'intervention qui est une opération délicate et importante dans le domaine de l'analyse vibratoire tel qu'un seuil trop bas implique déclenchement prématurée des alarmes ou des interventions et un seuil trop haut c'est un risque de non détection de la panne qui peux conduit à des dégâts et détrition du matériel.

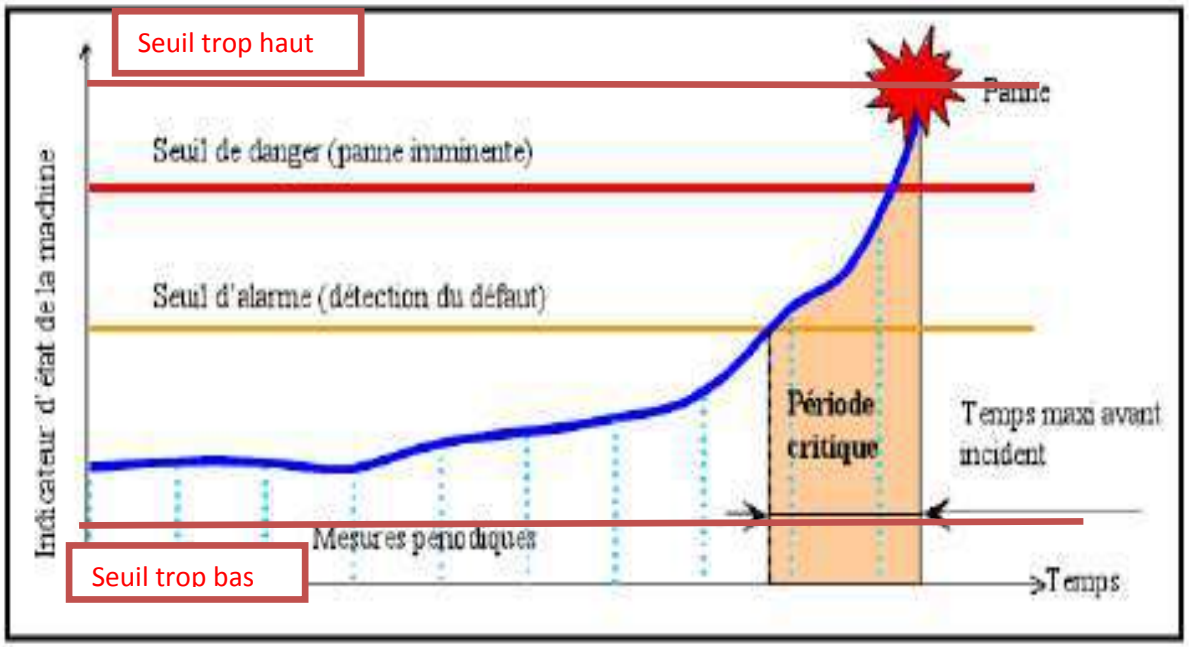


Figure 1.13. *Seuil d'intervention*

1.12 Conclusion :

L'analyse des vibrations est un outil puissant et complexe et considéré comme l'un des piliers de la maintenance conditionnelle, et il est sans doute la technique la plus diversifiée, la mieux codifiée et celle qui permet d'aller le plus loin dans le diagnostic des machines tournantes.

L'analyse vibratoire, repose principalement sur l'acquisition des signaux vibratoires, traitement de ces signaux et la prise de décision de maintenance. La réalisation de chaque étape exige des connaissances solides dans une science qui diffère de l'autre donc les gens qui assure la satisfaction de l'analyse vibratoire doivent avoir des connaissances multidisciplinaires ce qui conduit à l'apparition de la mécatronique qui sert à former des ingénieurs qui ont des connaissances dans les différents domaines de technologie pour servir les besoins de l'industrie.

Chapitre 02
Défauts Vibratoires des Machines Tournantes

2.1 Introduction :

L'identification d'anomalies à un stade précoce, le suivi de leurs évolutions et le diagnostic de l'état d'une machine ne sont possibles que si, préalablement, l'on connaît les symptômes vibratoires associés à chaque défaut susceptible de l'affecter, c'est-à-dire si l'on connaît les images vibratoires induites par ces défauts et il faut aussi prendre connaissance de la cinématique, les manifestations dynamiques ou symptômes associés aux différents défauts et les indicateurs essentiels de l'installation à surveiller comme la vitesse de rotation de chaque ligne d'arbre et surtout l'empreinte vibratoire de la machines à l'état neuve celle-ci permet au responsable de surveillance et diagnostic d'avoir des connaissances nécessaire pour effectuer une intervention professionnelle et précise car une même image vibratoire peut correspondre à plusieurs défauts, en plus on doit prend en considération que les machines ne fonctionnent pas à vitesse ou charge constantes (ce qui rend très difficile l'interprétation des évolutions d'éventuels indicateurs de surveillance périodique ou l'apparition d'un défaut). Il est cependant bien souvent nécessaire de connaître avec précision les zones de fonctionnement critiques de ces machines, soit pour exclure ces zones des plages d'exploitation, soit pour en tenir compte au niveau des seuils de surveillance, donc la détection exacte du défaut impose un défi ce que nous oblige de recenser tous les défauts correspondant à chaque image et par déduction, entreprendre les analyses complémentaires vers la recherche des autres symptômes pour arriver progressivement vers l'hypothèse la plus probable.

Dans le présent chapitre nous allons étudier les défauts vibratoires les plus fréquents sur une machine tournante et les outils de traitement de signal pour avoir l'image vibratoire de chaque défaut.

2.2 Représentation et traitement d'un signal vibratoire :

2.2.1 Les modes de représentation d'un signal vibratoire :

Le signal vibratoire délivré par un capteur peut être représenté de différentes façons représentation temporelle (amplitude en fonction du temps) figure 2.1.a, et représentation

spectrale (amplitude en fonction de la fréquence) figure2.1. b. La représentation spectrale est favorisée parce qu'elle est riche d'information est facile pour l'interprétation des signaux si on la comparée avec la représentation temporelle. Le spectre fréquentiel d'un signal est le résultat du calcul d'une intégrale (intégrale de Fourier) permet de passer d'une fonction temporelle appelée signal à une fonction fréquentielle appelée spectre. Ce résultat est généralement obtenu grâce à l'algorithme FFT (Fast Fourier Transform) qui réduit considérablement le temps de calcul. L'utilisation de cet outil mathématique nécessite d'effectuer sur le signal à analyser un certain nombre d'opérations indispensables (échantillonnage (numérisation), fenêtrage, périodisation) mais qui entraînent quelques modifications entre le spectre calculé et le spectre réel. Altérations dont on doit limiter les effets.

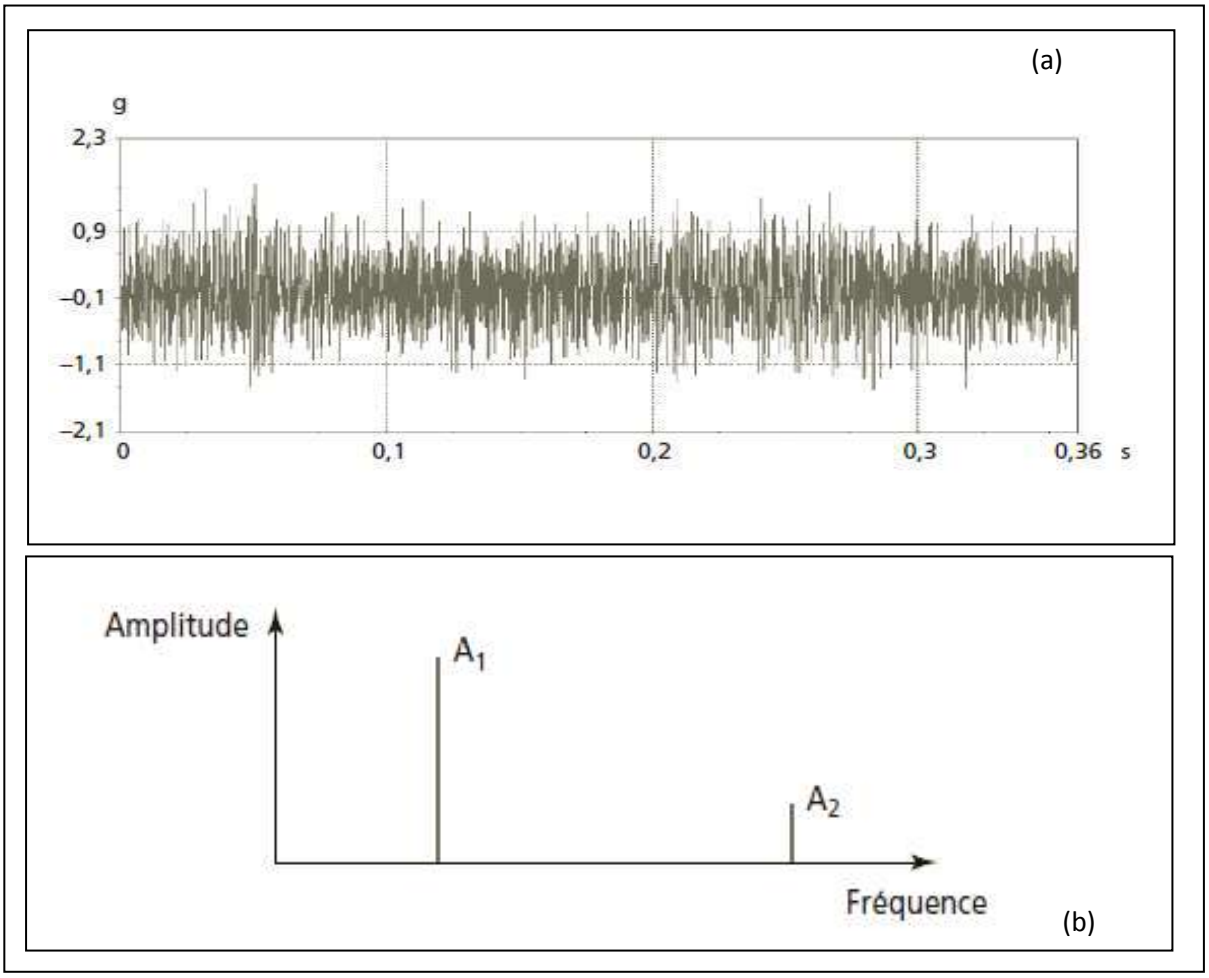


Figure 2.1. (a) *Représentation temporelle d'un signal*, (b) *Représentation spectrale.*

2.2.2 Traitement d'un signal vibratoire :

2.2.2.1 Caractéristiques d'un signal vibratoire : [5]

Un signal se caractérise principalement par sa fréquence (f) qui représente la cadence de répétition d'un phénomène ou le nombre de fois qu'il se reproduit en un temps donné. Lorsque l'unité de temps choisi est la seconde, la fréquence s'exprime en Hertz (Hz), sa période (T) qui est l'inverse de la fréquence ($T=\frac{1}{f}$) exprimé en second (s), son amplitude qui est la valeur de ses écarts par rapport au point d'équilibre et sa nature (sinusoïdal simple (figure 2.2.a) ou sinusoïdal complexe (figure 2.2.b), périodique impulsionnelle (figure 2.2.c) ou aléatoires de type impulsionnel (figure 2.2.d)).

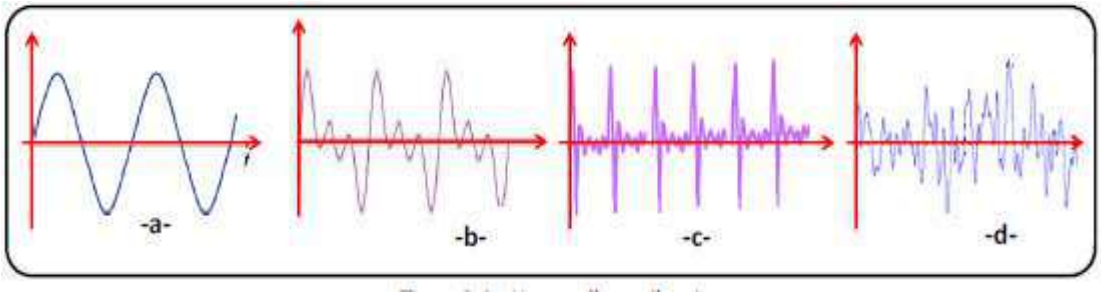


Figure 2.2. *Quelques types des signaux vibratoires*

2.2.2.2 Les différentes étapes du traitement du signal :

Le traitement des signaux vibratoires nécessite une succession d'étapes pour arriver à l'interprétation des informations transportées par le signal.

Les étapes fondamentales du traitement de signal sont :

- Le filtrage : c'est une opération qui sert d'éliminer la partie indésirable du signal, on trouve les filtres passe-bas qui coupent les hautes fréquences, les filtres passe-haut qui coupent les basses fréquences, et les filtres passe- bande qui ne laissent passer qu'une bande définie de fréquence. Dans les chaines acquisition on utilise le filtre passe-bas ou autrement appelé filtre anti repliement FAR pour éliminer les signaux parasite.
- L'échantillonnage : c'est le prélèvement régulier de l'amplitude de signal dans des intervalles de temps bien déterminés pour traiter le signal par l'unité de traitement numérique

(La figure2.3) représente schématiquement toutes étapes de traitement du signal et les modifications associées de la forme du signal.

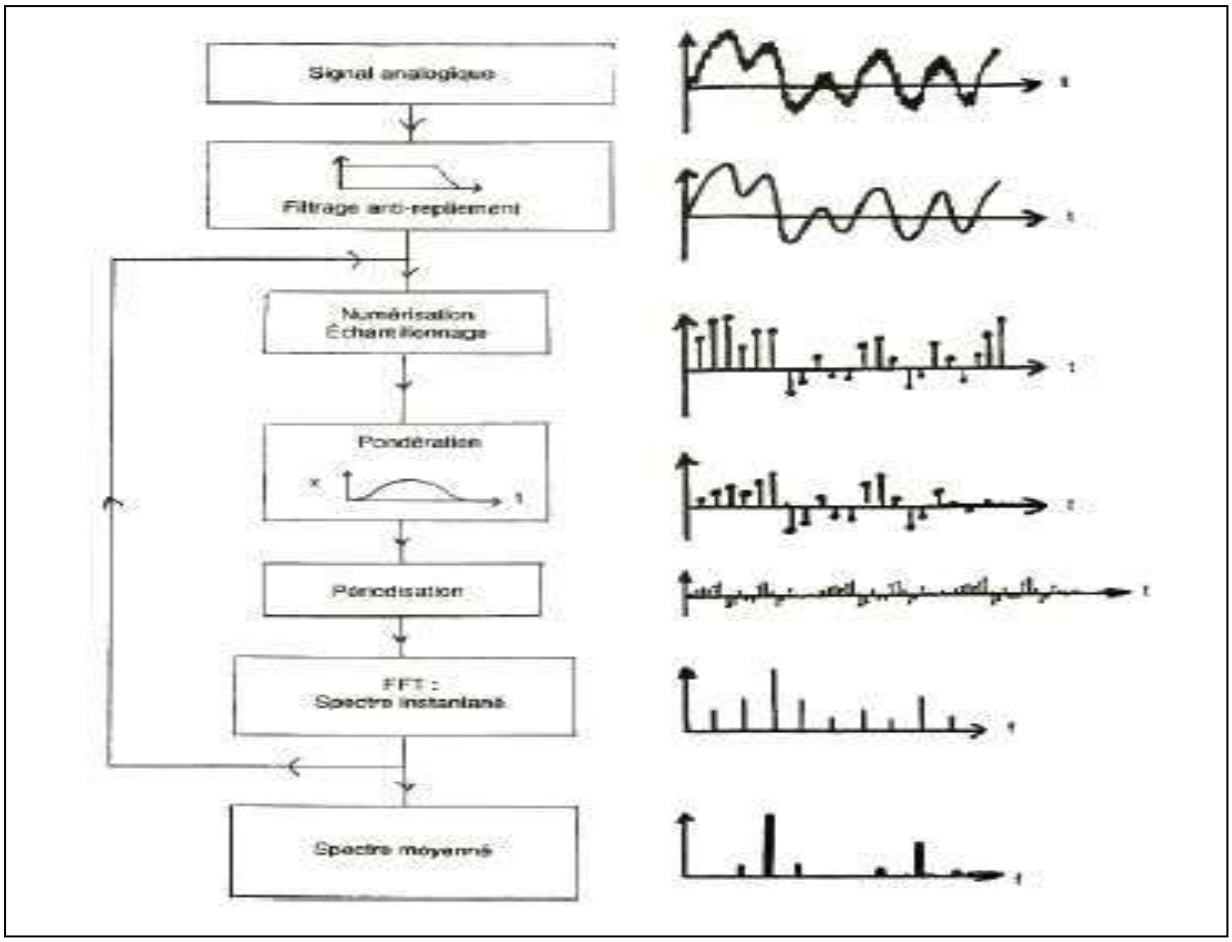


Figure 2.3. *Les étapes de traitement d'un signal.*

2.2.2.3 Les outils mathématiques utilisés pour le traitement de signal :

Devant la complexité des vibrations réelles et leur représentation graphique illisible du signal vibratoire en fonction du temps. On a besoin d'un support mathématique supplémentaire pour résoudre ce problème.

a. L'analyse spectral :

La transformé de Fourier est un outil utilisé pour convertir un signal de l'espace temporel vers l'espace fréquentiel. La représentation du signal obtenue est appelée un spectre en fréquences. La Transformée de Fourier est implémentée dans les analyseurs de spectres sous une forme appelée **FFT** (**Fast Fourier Transform**). Elle est définie par l'équation (2.1)

$$X(F)= TF\ \{x(t)\} = \int_{-\infty}^{+\infty} x(t)e^{-j2\pi ft}dt \quad \text{.....(2.1)}$$

Avec X(F), *t*, *f* sont la transformé de Fourier, le temps et la fréquence, respectivement.

Le signal porteur d'informations x(t) est pratiquement toujours de type analogique (amplitude et temps continus) le traitement de ce dernier sera effectué par un ordinateur qui

est un dispositif pour le traitement des données numériques (suite de nombres) uniquement. Si on veut traiter un signal par voie numérique, il faudrait au préalable l'échantillonner. L'échantillonnage d'un signal analogique représenté par la fonction x(t) consiste à construire, à partir de x(t), un signal à temps discret x(k) = x (kTe)… équation (2.2) x(k) est obtenu en mesurant la valeur de x(t) toute les Te secondes. Le passage du temps continu au temps discret entraîne en général une perte d'information. Dans certains cas particuliers, ce passage peut se faire sans perte (théorème de Shannon). La période d'échantillonnage maximale est (*Te* ≥1/2*B)* pour éviter le recouvrement spectral, où B est la largeur du spectre de *x*(*t*) (c'est le théorème de Shannon). [9]

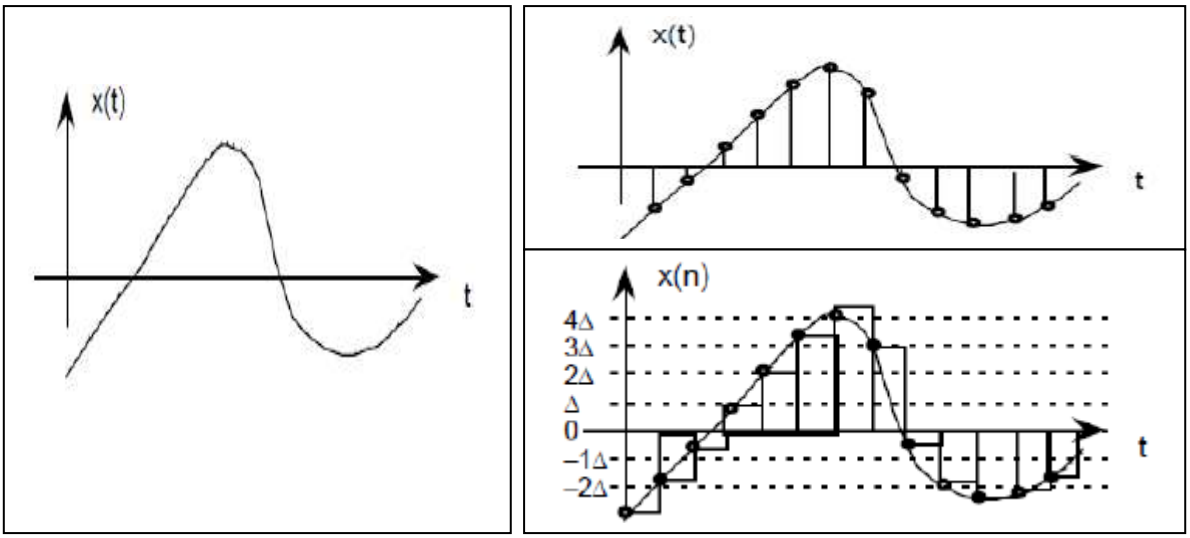


Figure 2.4. *Illustration de l'échantillonnage d'un signal*

A partir d'un échantillon de N valeurs du signal numérique équation (2.2), On peut faire une correspondance entre la transformée de Fourier analogique équation (2.1) et son expression discrète qui pourrait s'écrire sous la forme :

$$X(F_n) \cong T_e \sum_{k=0}^{n-1} x(kte) e^{-2j\pi n \Delta f kte} \quad \text{.....(2.3)}$$

Pratiquement le calcul de la transformée de Fourier discrète(TFD) s'effectue à partir d'un algorithme appelé Transformée de Fourier Rapide (ou FFT Fast Fourier Transform).

- **Transformée de Fourier Rapide (FFT) :**

La FFT est le moyen utilisé par les ordinateurs et les processeurs de traitement du signal (Digital Signal Processors DSP) pour calculer la transformée de Fourier des signaux avec un coût de calcul minimal.

L'application de la TFD d'un signal de N échantillons nécessite un nombre de N2 opérations (1 multiplication et 1 addition). Si N= 8192=2^{13} échantillons, N^2=67.10^6 opérations, durée de calcul sera d'environ 80 minutes.

En 1965, COOLEY et TUKEY ont publié un article montrant que la TFD peut être facilement calculé en utilisant approximativement N.Log2N opérations (une opération étant définie par une multiplication et une addition complexe) quand N est une puissance de 2 (N = 2^P).[10]

- **Principe :**

On considère N=2^p valeurs successives d'un signal discret x_0, x_1, $x_{2,...}$ x_{N-1} échantillons successifs X(0), X(Te),… X((N-1)Te) d'un signal x(t) et on calcule N valeurs x_0, x_1, $x_{2,...}$ x_{N-1} valeurs de la transformée de Fourier du signal discret placées à des fréquences réparties périodiquement entre 0 et $\frac{N-1}{NTe}$= $\frac{(N-1)Fech}{N}$ soit x(0),x($\frac{1}{NTe}$)…x($\frac{N-1}{NTe}$)

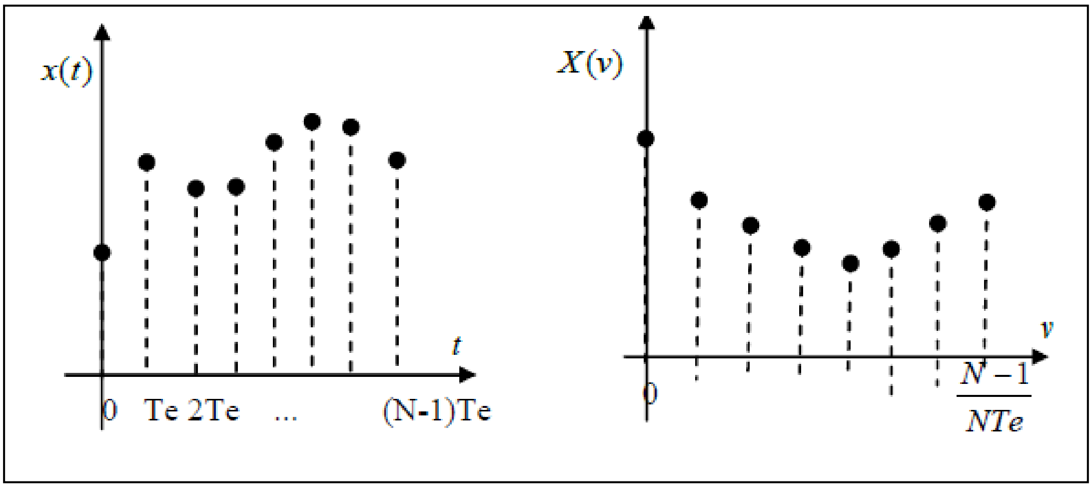


Figure 2.5. *Principe de calcule de FFT*

La FFT s'appuie sur le calcul de la densité spectrale de puissance (DSP), ou spectre de puissance, le carré du module de la transformée de Fourier rapportée au temps d'observation équation (4). Elle est la représentation fréquentielle (spectre de puissance) la plus utilisée dans le diagnostic vibratoire des machines tournantes.

$$DSP(f)= \frac{|x(f)|2}{d} \quad \text{……………………………………………} \quad (2.4)$$

Où *DSP(f)*, *X(f)* et *d* sont la densité spectrale de puissance, la transformée de Fourier du signal et d est la durée d'observation, respectivement.

Cette analyse spectrale permet de connaître le contenu fréquentiel d'un signal temporel, et de localiser les fréquences caractéristiques des défauts. Le spectre final contient l'ensemble des fréquences sinusoïdales (raies discrètes) constituant le signal vibratoire d'origine.

b. Le cepstre :

Le Cepstre est un outil mathématique qui permet la mise en évidence des périodicités dans un spectre en fréquence. Il résulte de la transformée de Fourier inverse d'un spectre de puissance. Le cepstre associe à une famille de raies harmoniques ou un ensemble de bandes latérales une raie unique dans sa représentation graphique. Il est utilisé pour le diagnostic des phénomènes de chocs périodiques (desserrages, défauts de dentures, écaillage de roulements) et des phénomènes de modulation en fréquence ou en amplitude.

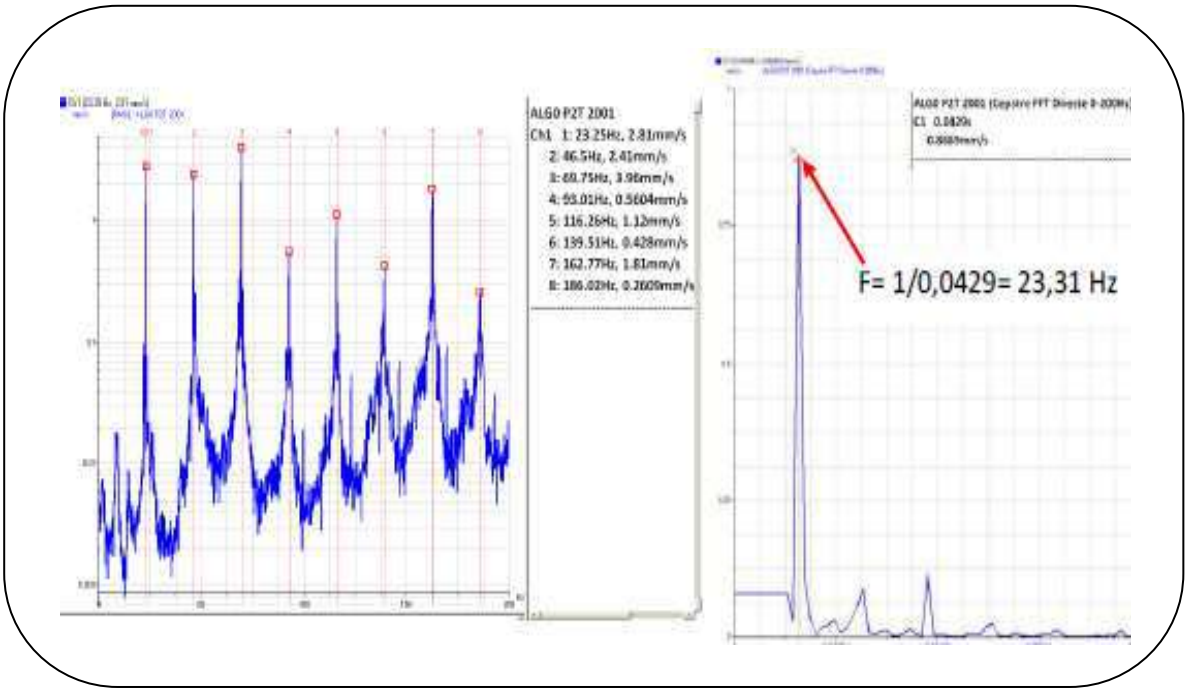


Figure2.6. *Le cepstre d'un signal vibratoire.*

Donc le Cepstre est un opérateur mathématique qui permet d'identifier et de quantifier immédiatement toutes les structures périodiques. Ces propriétés sont particulièrement intéressantes pour analyser les signaux vibratoires induits par les trains d'engrenages.

Dans le cas où l'installation tourne à faible vitesse (laminoir, cylindres de sécherie, broyeurs de cimenterie) ou fortement bruitées il devient alors très complexe d'identifier dans un spectre les peignes de raies ou les bandes latérales de modulation. Elles sont le plus souvent masquées par le bruit. D'où il vient l'utilité de calcule de cepstre.

La maitrise de ces outils de traitement de traitement de signal nous a permis d'élaborer avec précision les signaux issus des capteurs afin d'identifier le ou les défauts lors de l'apparition d'un dysfonctionnement de la machine dans la partie qui suit nous allons mit l'accent sur les fréquents défauts vibratoires des machines tournantes.

2.3 Principaux défauts vibratoires des machines tournantes :

2.3.1 Déséquilibre, défaut de balourd :

Le balourd est le résultat d'un ensemble de forces engendrées par les écarts existant entre les centres de gravité des différents éléments constituant le rotor et son axe de rotation. Cette force centrifuge, issue de ces défauts de « non-concentricité » ou d'ajustage, est proportionnelle à la masse de matière qui crée ce déséquilibre et au carré de la vitesse. Elle génère des efforts tournants qui vont agir sur les différents éléments constitutifs du rotor, les ancrages de la machine et les paliers jusqu'à entraîner leur dégradation. Le défaut de balourd est l'une des principales causes de réduction de la durée de vie des équipements et il constitue l'un des principaux risques pour la sécurité. C'est pour cette raison sans doute qu'il fait l'objet de normes importantes, tant pour son évaluation que pour sa correction. Ainsi, pour une classe d'équilibrage donnée, comparer l'amplitude de la vibration induite à des seuils fixés dans des normes ou à des spécifications de constructeurs, permettra de statuer sur le caractère acceptable ou non du déséquilibre et sur la nécessité de procéder ou non à un équilibrage suivant une procédure bien définie. [11]

Le balourd, déséquilibre massique, peut provenir de défauts d'usinage, d'assemblage et de montage, toute machine, même de conception et de réalisation très soignées, présente malgré tout un déséquilibre résiduel (acceptable ou non), mais aussi :

– d'une altération mécanique (perte d'ailette, érosion ou encrassement…),

– d'une altération thermique ou d'une déformation suite à des dilatations différentes des matériaux constituant le rotor ou encore à des différences de température localisées (balourd thermique).

Ce déséquilibre induit un effort circulaire qui se confond avec la rotation. L'image vibratoire sera donc constituée d'une composante d'amplitude prépondérante à la fréquence de rotation du rotor (figures 2.7.a et b). [5]

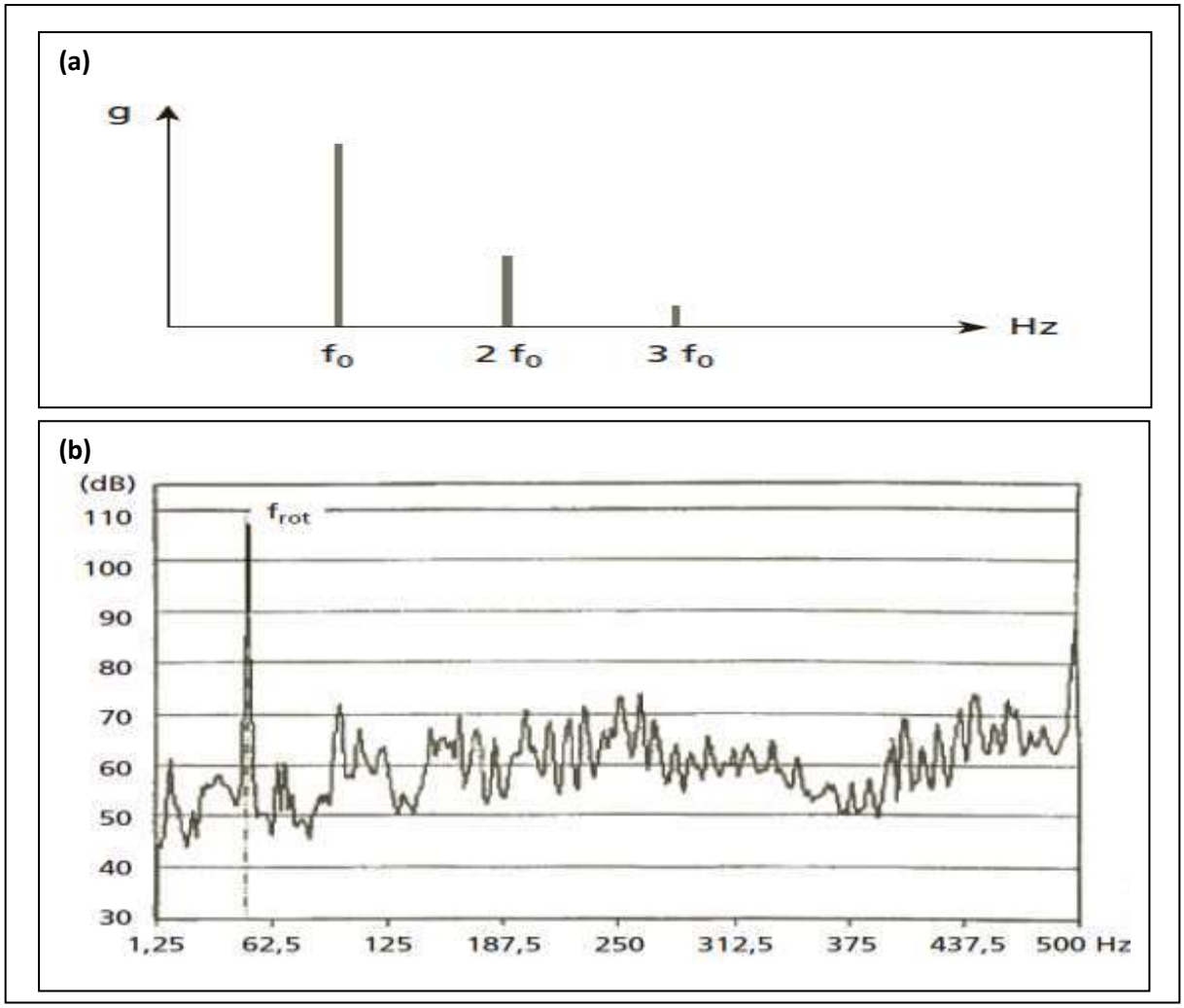


Figure 2.7. a/ *Image vibratoire théorique d'un balourd Prépondérance de l'amplitude liée à la fréquence de rotation sans ou avec peu d'harmoniques et sans bandes latérales de modulation,* **b**/Spectre du palier (direction radiale horizontale) côté turbine d'un ventilateur tournant à 2 925 tr/min (48,75 Hz : 228 mg ou 7,3 mm/s) traduisant la présence d'un balourd.

2.3.1.1 Types de balourd : [12]

a. Balourd Statique :

En cas d'un balourd statique (figure 2.8), les deux paliers supportant le rotor vont subir, en même temps, les effets de la force centrifuge due au déséquilibre.

Il n'y aura donc théoriquement aucun déphasage entre les mesures prises sur les deux paliers pour une direction radiale donnée.

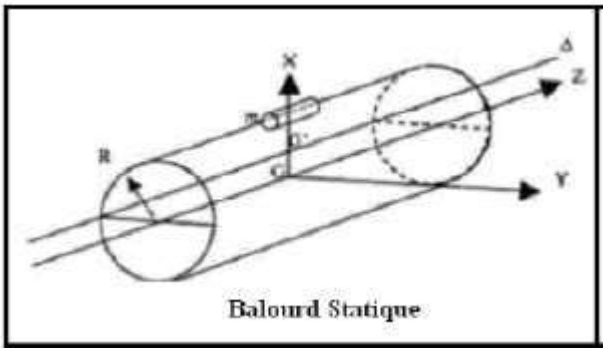


Figure 2.8. *Balourd statique*

b. Balourd Dynamique :

En cas de balourd dynamique (figure 2.9), que l'on peut rencontrer dès que la longueur du rotor ne peut plus être considérée comme faible devant son diamètre, les deux paliers supportant le rotor vont subir les efforts tournants de façon quasi alternée. Le déphasage (voisin de 1/2 tour soit 180°) entre les mesures effectuées pour une direction radiale donnée sur deux paliers consécutifs est donc révélateur d'un balourd dit « dynamique ».

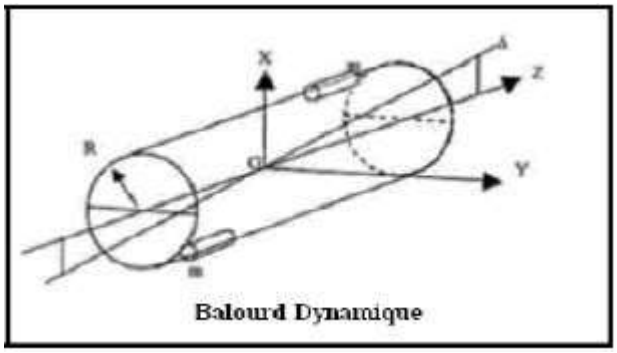


Figure 2.9. *Balourd dynamique*

2.3.1.2 Détection d'un Balourd :

- Le balourd se matérialise par une variation de l'amplitude de la fréquence de rotation du rotor,
- Le défaut engendre une vibration de type sinusoïdale, le spectre ne présente que peu d'harmoniques de la fréquence de rotation,
- Généralement la direction radiale horizontale et la direction de mesure privilégiée pour visualiser un balourd.
- Le balourd est un défaut qui développe beaucoup d'énergie en basse fréquence.

Sa visualisation sera donc facilitée sur un spectre [mesure : en accélération efficace] par l'utilisation d'une échelle d'amplitude linéaire.

2.3.1.3 mesure de spectre d'un défaut de balourd :

En générale, la mesure du spectre est prise radialement (souvent dans la direction radiale horizontale), a l'exception pour les rotors en porte-à-faux pour lesquels on peut constater également une vibration dans la direction axiale

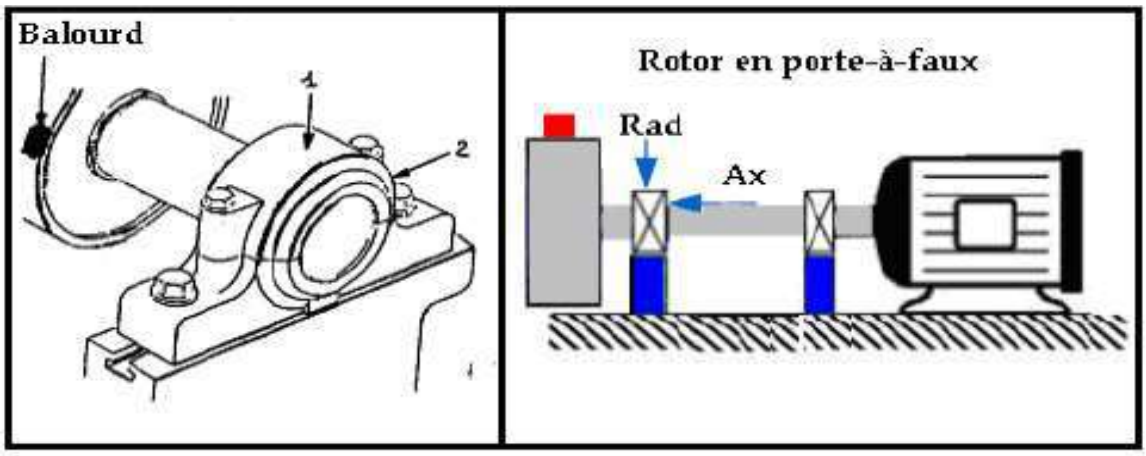


Figure 2.10. *Emplacement du capteur pour un défaut balourd.*

2.3.2 Défauts d'alignement :

Le défaut d'alignement est l'une des principales causes de réduction de la durée de vie des différents organes (accouplements, roulements, engrenages…) constituant un équipement. Il crée des efforts importants qui vont entraîner la dégradation rapide du système d'accouplement. Outre la dégradation de l'accouplement, ces efforts, dus à un défaut de montage ou à une usure des éléments d'entraînement.

2.3.2.1 Détection du défaut d'alignement :

L'apparition de ce type de défaut est reliée le plus souvent par la présence de l'harmonique d'ordre 2 (parfois 3 ou 4) de la fréquence de rotation avec une amplitude, exprimée en accélération, supérieure à celle de la composante d'ordre 1.

2.3.2.2 Types de défaut d'alignement : [5]

Au niveau de l'accouplement des arbres, les axes des deux rotors, peuvent présenter un désalignement angulaire au niveau de l'accouplement ou un désalignement radial (défaut de concentricité) ou la combinaison des deux, (figure 2.11).

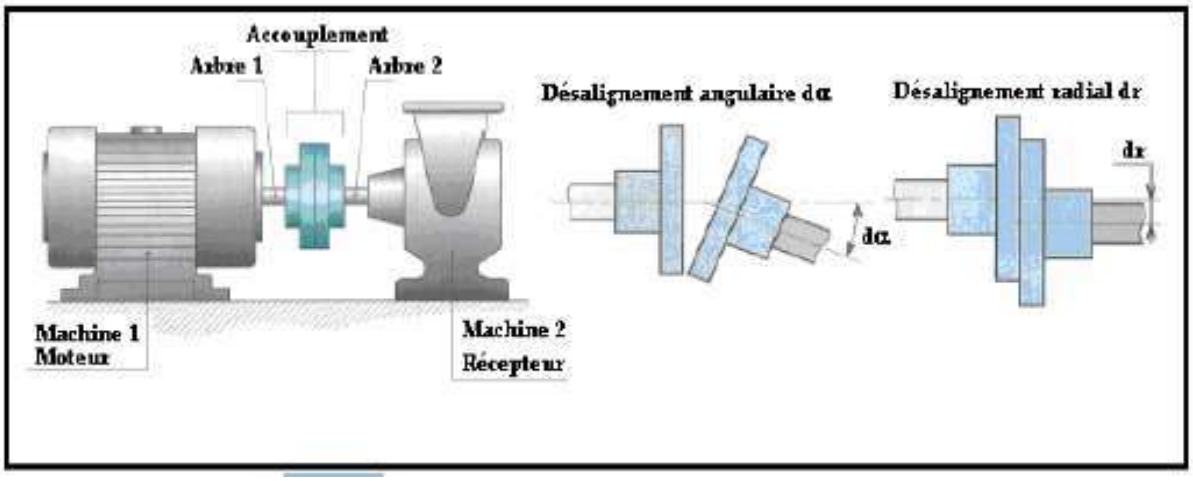


Figure 2.11. *Les deux types de désalignement d'un arbre*

a. Désalignement Radial **:**

D'après l'allure du signal temporel d'un défaut de désalignement on retrouve un phénomène périodique à la fréquence de rotation (période = 1 tour), mais également on constate des phénomènes qui se répètent chaque 1/2 tour et 1/3 tour. Cela se traduira le plus souvent par la présence des composantes de l'ordre 2, 3 ou même 4 fois la fréquence de rotation avec des amplitudes supérieures à celles de la composante d'ordre 1 figure 2.12.

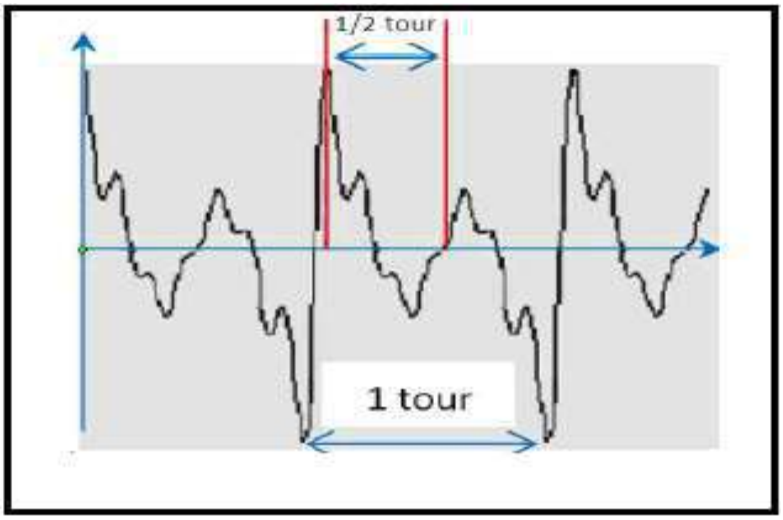


Figure 2.12. *Représentation temporelle du signal de désalignement*

On localise un défaut d'alignement par un pic d'amplitude prépondérante à, souvent, 2 fois la fréquence de rotation (parfois 3 ou 4 fois). Il apparaît une vibration dans la direction radiale de composante d'ordre 2 de la fréquence de rotation (rarement d'ordre 3, voire exceptionnellement d'ordre 4), avec des amplitudes supérieures aux composantes d'ordre 1

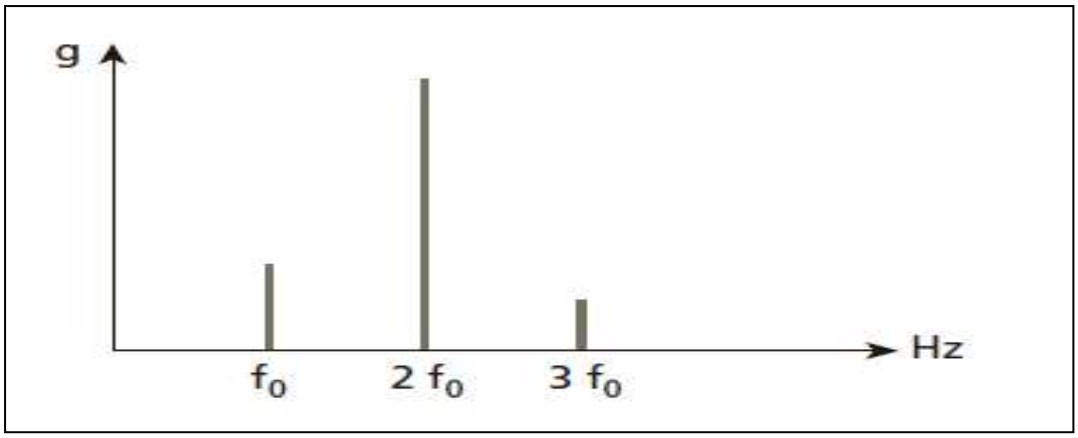


Figure2.13. *Image vibratoire d'un désalignement radial.*

b. Désalignement angulaire :

Une apparition d'une vibration axiale de composante d'ordre 1, 2, 3 ou 4 de la fréquence de rotation avec des amplitudes supérieures à celles des composantes radiales correspondantes.

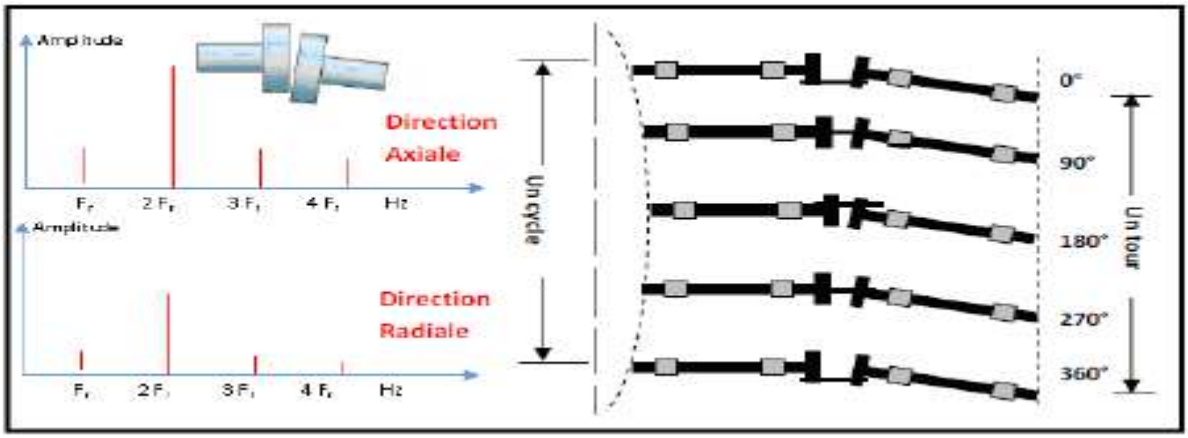


Figure 2.14. *Image vibratoire d'un désalignement angulaire.*

c. Désalignement des paliers :

Un mauvais montage d'un palier, mauvais calage des pattes de fixation ou d'une déformation de châssis engendre une flexion de l'arbre rotor avec une non concentricité des axes des deux paliers d'un même corps de machine

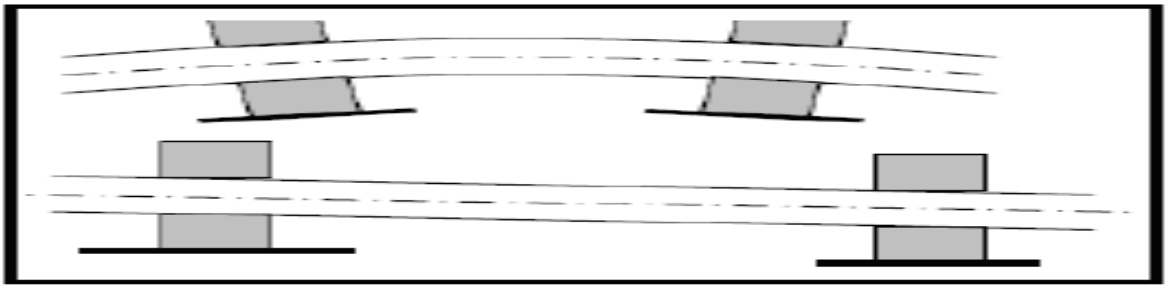


Figure2.15. *Désalignement des paliers*

La manifestation spectrale de ce type de désalignement est identique à celle du désalignement angulaire.

2.3.3 Défauts de transmission par courroie :

Toute détérioration localisée sur la courroie favorise ce type de défaut, l'arrachement d'une partie de la courroie ou un défaut de jointure donne comme résultat un effort ou un choc particulier à la fréquence de passage de ce défaut (f_c).

$$F_c = \frac{\pi.d}{L}.f_{rot} \quad \text{..... (2.5)}$$

L, frot, d sont la longueur de la courroie (m), la fréquence de rotation de la poulie (Hz), le diamètre (m) respectivement



Figure2.16. *Quelques défauts des courroies.*

2.3.3.1 Prise de mesure :

D'une manière générale, la prise de mesure se fera radialement dans la direction de l'effort de tension de la courroie (figure 2.17). Une mesure axiale peut, éventuellement, détecter un défaut de désalignement des poulies.

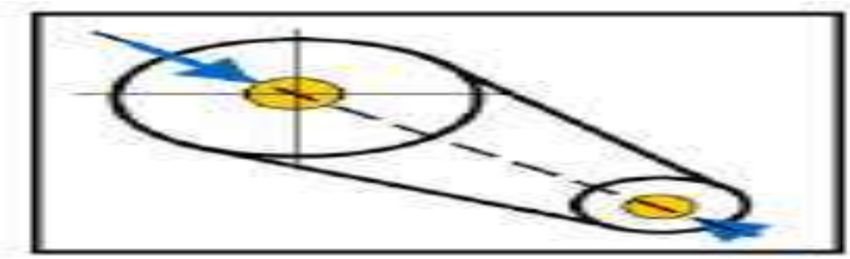


Figure 2.17. *Prise de mesure - Défaut de courroie.*

2.3.3.2 Image vibratoire des défauts de courroie :

Lorsque les courroies sont usées ou détériorées, détendues ou désaxées, on observe dans le spectre vibratoire la présence de composantes dont les fréquences correspondent aux premiers ordres de la fréquence de passage de courroie. Souvent, l'amplitude de la composante d'ordre 2 est prépondérante. [13]

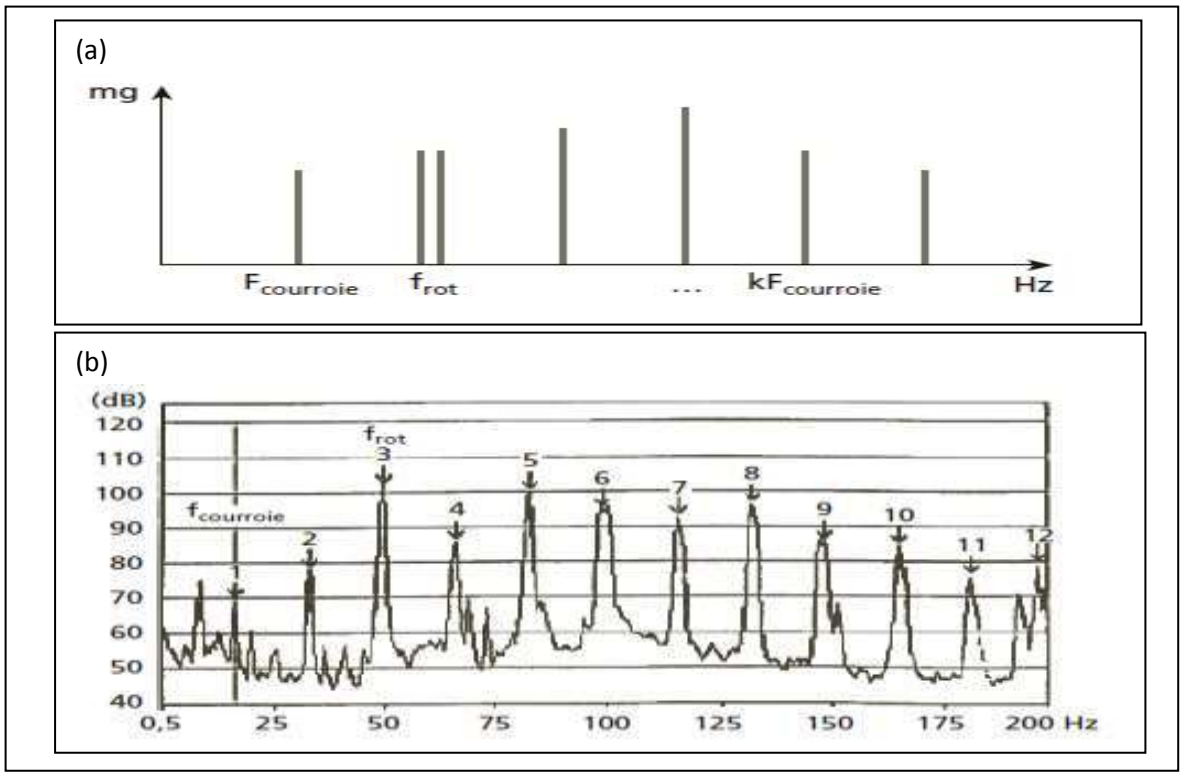


Figure 2.18.(a) *Image théorique d'un défaut de courroie,*(**b)***Spectre d'un défaut de courroie.*

2.3.4 Défauts des engrenages :

2.3.4.1 Transmission du mouvement par engrenage :

Un engrenage est un mécanisme composé de deux roues dentées mobiles autour d'un axe de position fixe et dont l'une entraîne l'autre par l'action de dents successivement en contact et on dit que les deux roues sont conjuguées. La plus petite roue est appelée pignon, la plus grande est la roue.

La transmission de la puissance entre les deux arbres rapprochés avec un rapport de vitesse constant. On distingue trois classes d'engrenages, selon la position relative des deux arbres. La figure 2.19.a et b montre les différents types et symboles des engrenages.

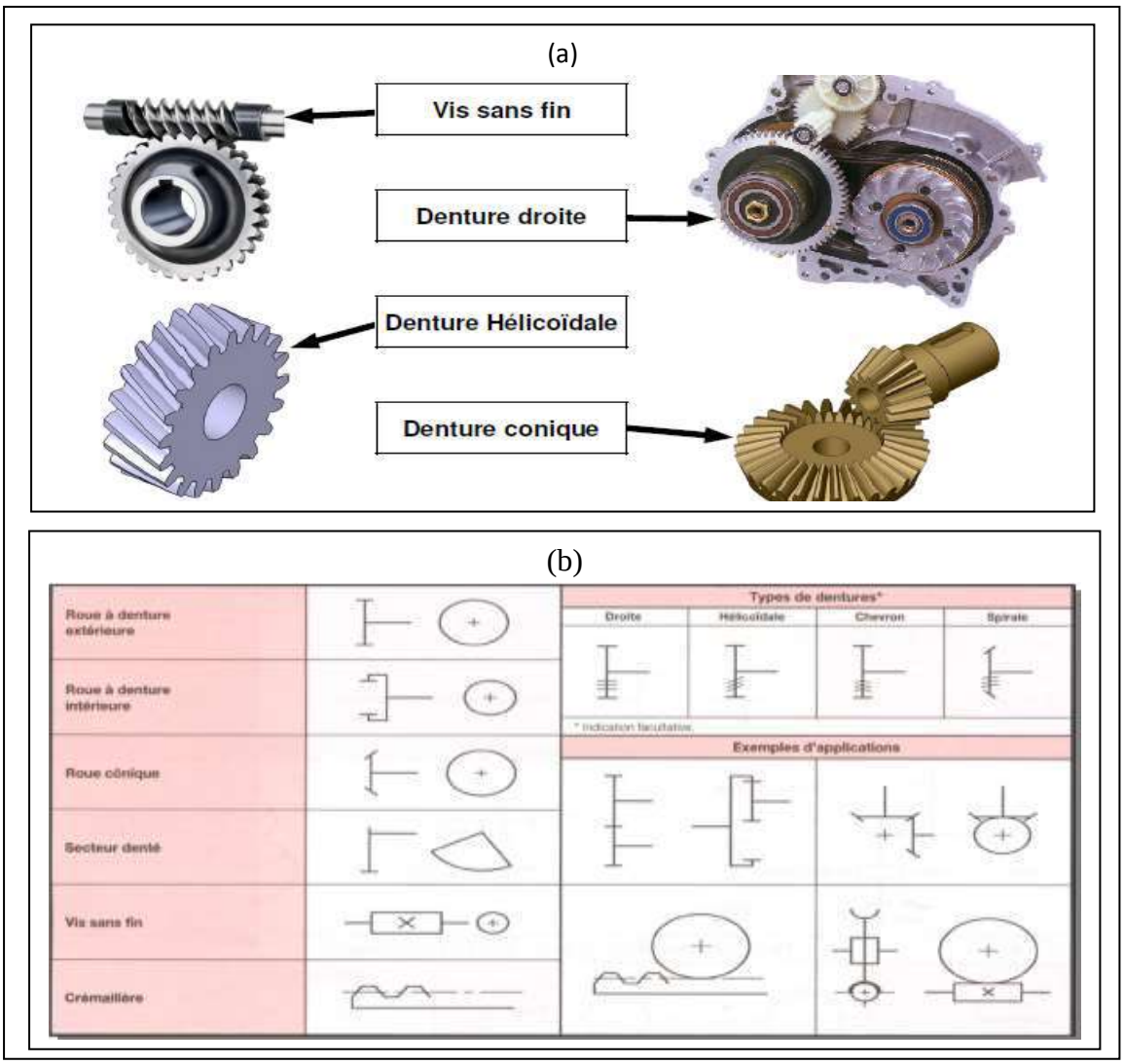


Figure 2.19. (**a)***Différents types d'engrenages*, (**b)***Symboles des différents types d'engrenages*.

2.3.4.2 Défauts de fonctionnement :

Les engrenages représentent un mécanisme délicat donc il est soumis à des défauts de fonctionnement dues à la mauvaise lubrification qui est l'un des problèmes le plus important et le plus délicats qui puissent se poser pour le bon fonctionnement des engrenages ce problème conduit à l'usure qui est un ensemble complexe de phénomènes difficiles à interpréter, amenant une émission de débris avec perte de masse, de cote, de forme, et s'accompagnant de transformations physiques et chimiques des surfaces. C'est un phénomène local caractérisé par un enlèvement de matière dû au glissement de deux surfaces l'une sur l'autre dont on constate l'apparition sur toute la surface active des dents de petits trous peu profonds en forme d'éventail dont la pointe est tournée vers le pied des dents motrices ou vers le sommet des dents menées tous ces défauts nuire à la fréquence d'entrainement des engrenages.

2.3.4.3 Fréquence d'engrènement :

La fréquence d'engrènement **Fe** est égale à la fréquence de rotation de la roue multipliée par son nombre de dents pour un engrenage composé de deux roues dentées 1 et 2, présentant **Z1** et **Z2** dents et tournant aux fréquences **F1** et **F2**.

$$Fe = F1.\ Z1 = F2.\ Z2 \quad \text{……..……} \quad (2.6)$$

Avec : Fe : fréquence d'engrènement

F1, Z1 : sont respectivement la fréquence de rotation et le nombre de dents du pignon

F2, Z2 : sont respectivement la fréquence de rotation et le nombre de dents de la roue

2.3.4.4 Image vibratoire d'un défaut d'engrenage :

a. Empreinte vibratoire d'un engrenage sain :

Dans de le cas d'un engrenage sain (denture correcte), le spectre de la figure ci-dessous, est constitué de composantes dont les fréquences correspondent à la fréquence d'engrènement ou à ses harmoniques.

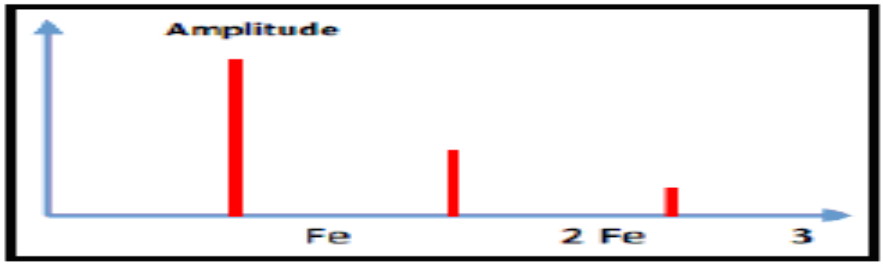


Figure2.20. *Empreinte vibratoire d'un engrenage sain.*

b. Détérioration d'une seule dent :

Un choc dur se produit, à chaque tour du pignon, dans le cas où une des roues présentant une dent détériorée. Le spectre correspondant (figure 2.21) montre un peigne de raies dont le pas correspond à la fréquence de rotation du pignon détérioré s'étalant jusqu'aux hautes fréquences.

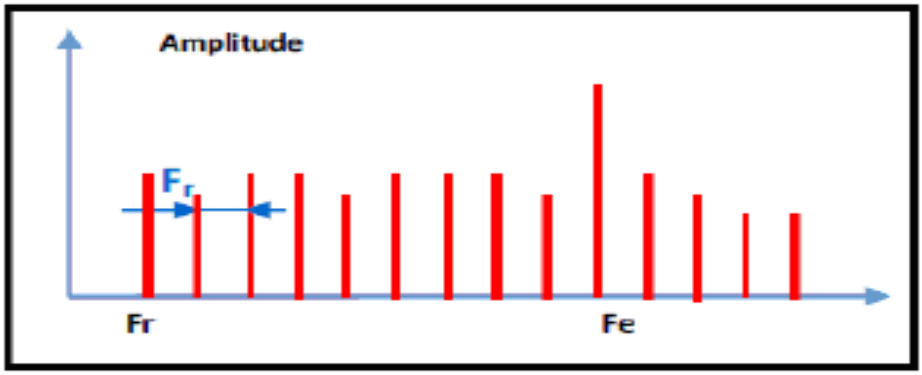


Figure 2.21. *Image vibratoire théorique (cas d'une seule dent détériorée)*

c. Détérioration de deux dents sur les deux roues :

Dans le cas où les deux roues dentées présentent chacune une dent détériorée, l'ampleur des chocs peuvent être importante lorsque les deux défauts se rencontrent "coïncidence". Cette coïncidence s'effectue à la fréquence **Fco**, appelée (fréquence de coïncidence).

$$Fco = Fct(Fe, Z1,Z2) \quad \ldots\ldots\ldots\ldots\ldots\ldots\ldots\ldots\ldots\ldots \quad (2.7)$$

La fréquence de coïncidence Fco est inférieure aux fréquences de rotation F1 et F2. Le spectre montre non seulement les deux peignes correspondant aux fréquences de rotation de chaque roue, mais aussi un peigne de raies de pas correspondant à la fréquence de coïncidence Fco.

d. Détérioration de l'ensemble des roues :

Les chocs se produisent au passage de chacune des dents, lorsque l'ensemble de la denture est détérioré. Le spectre est représenté par un peigne de raies dont la fréquence correspond à la fréquence d'engrènement, mais avec une amplitude beaucoup plus élevée. Le spectre peut présenter des raies à la fréquence de rotation correspondant à des équilibrages imparfaits

2.3.5 Défaut des roulements :

Les roulements à billes sont des organes indispensables à la grande majorité des machines tournantes Ils sont responsables de la conversion d'énergie, jouant ainsi le rôle d'interface électromécanique. Malheureusement, ce rôle les rend plus fragiles et sont donc une source de pannes fréquentes. En effet, des études statistiques montrent qu'ils représentent entre 40% et 50% des pannes totales des moteurs et peut atteindre 52% dans certains secteurs industriels. Il est donc nécessaire, de diagnostiquer très tôt les défaillances des roulements Parmi les techniques de diagnostic, l'analyse des vibrations du stator (acquisition du courant statorique dans les trois phases) est une approche très prometteuse, vu que ses principaux atouts résident dans l'instrumentation employée, la facilité de sa mise en œuvre ainsi que la richesse d'informations qu'elle procure sur l'état du moteur. Pour faire apparaître cette richesse d'informations, plusieurs méthodes de traitement du signal ont été développées. Les plus utilisées dans le domaine industriel sont celles basées sur l'estimation de la Densité Spectrale de puissance (DSP). [14]

2.3.5.1 Grandeurs caractéristiques des roulements :

La défaillance d'un roulement se manifeste par des ondulations de surface des billes, par des fissures dans les deux bagues « interne et externe » ou par la détérioration de la cage. La détection de ces défauts a été largement étudiée à l'aide de la technique vibratoire, la fiabilité des résultats est fortement liée à la position des accéléromètres sur les paliers (emplacement des capteurs).

La défaillance des roulements se manifeste dans le spectre du courant statorique sous la forme d'harmoniques définis par l'expression suivante :

$$F_{roul}(Hz) = |f_a\, k.f_{bag\ ext}| \quad \text{..... (2.8)}$$

Avec : fa est la fréquence d'alimentation (50Hz), k = 1,2,3… et f_{bagext} est la fréquence caractéristique des vibrations induites par le défaut de la bague externe

Plusieurs études ont démontré que cette fréquence caractéristique du défaut de la bague externe est définie comme suit :

$$f_{bag\ ext} = \frac{Nb}{2} f_r \left(1 - \frac{Db}{Dc} cos\beta\right) \quad \text{..... (2.9)}$$

Où *fr* est la fréquence de rotation du moteur et d'après (la figure2.22) qui représente la géométrie du roulement, *Nb* est le nombre de billes, *Db* et *Dc* sont respectivement le diamètre de la bille et de la cage, β étant l'angle de contact

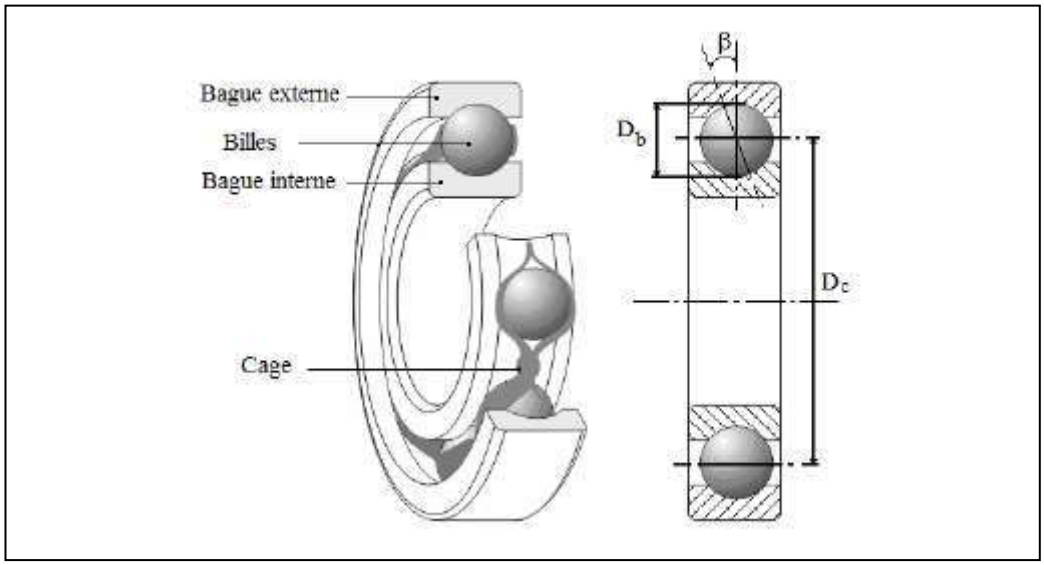


Figure2.22. *Géométrie du roulement à billes.*

2.3.5.2 Image vibratoire du défaut de la bague externe : [15]

Les figures représentent le spectre d'un défaut de roulement de la bague externe. Il est Créé artificiellement par perçage, comme c'est représenté dans (la figure 2.23)

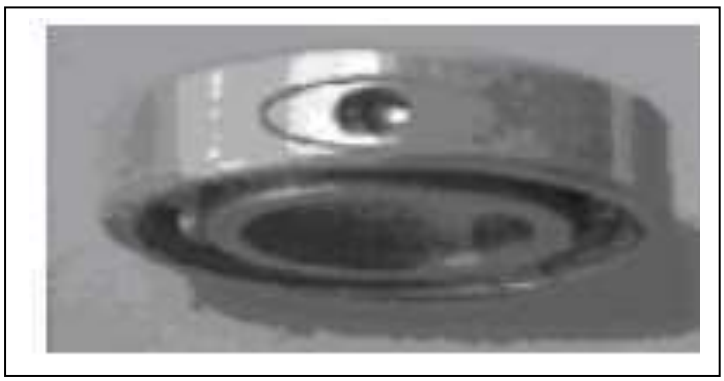


Figure 2.23. *Défauts de roulement de la bague externe.*

a. Fonctionnement avec des roulements saints :

La première étape, est une analyse vibratoire dans le cas où les deux roulements sont sans défectuosité apparente. Cette analyse sera considérée comme la référence de tous les prochains tests.

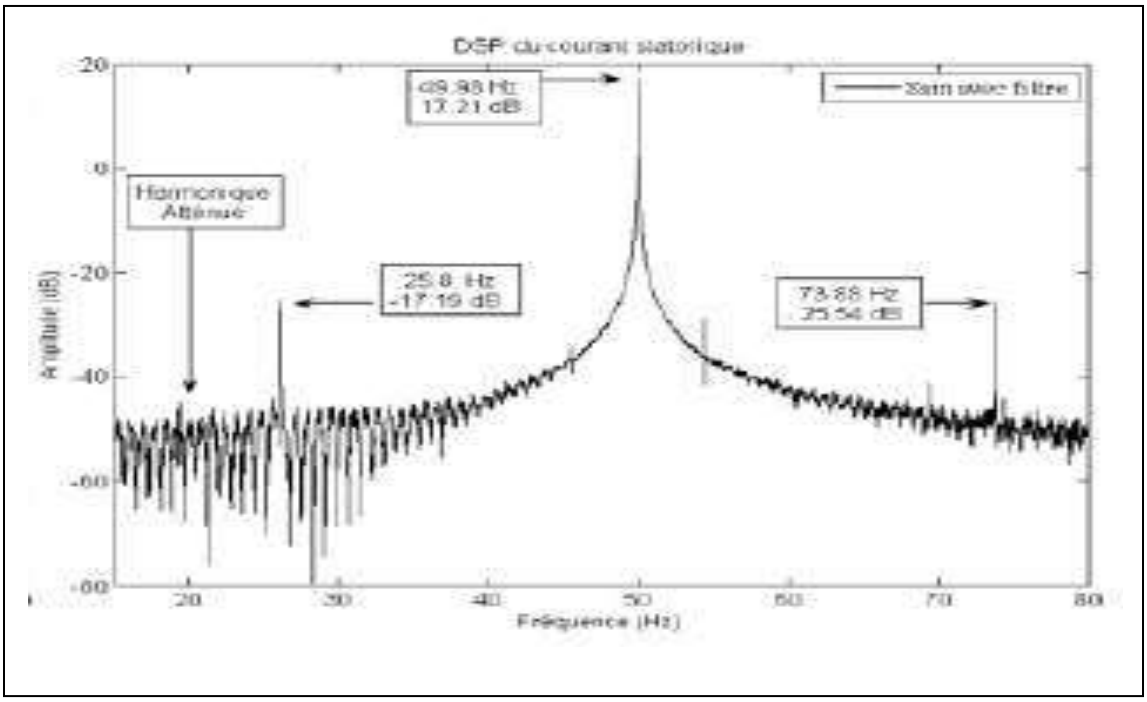


Figure2.24. *Empreinte vibratoire d'un roulement saint.*

b. Fonctionnement avec défaut de la bague externe (un trou de 3 mm) :

Le défaut au niveau de la bague externe s'exprime par une composante fondamentale d'amplitude élevée dont la fréquence correspond à la fréquence du défaut de la bague trouée, et par des composantes d'ordre supérieur d'amplitude très faible

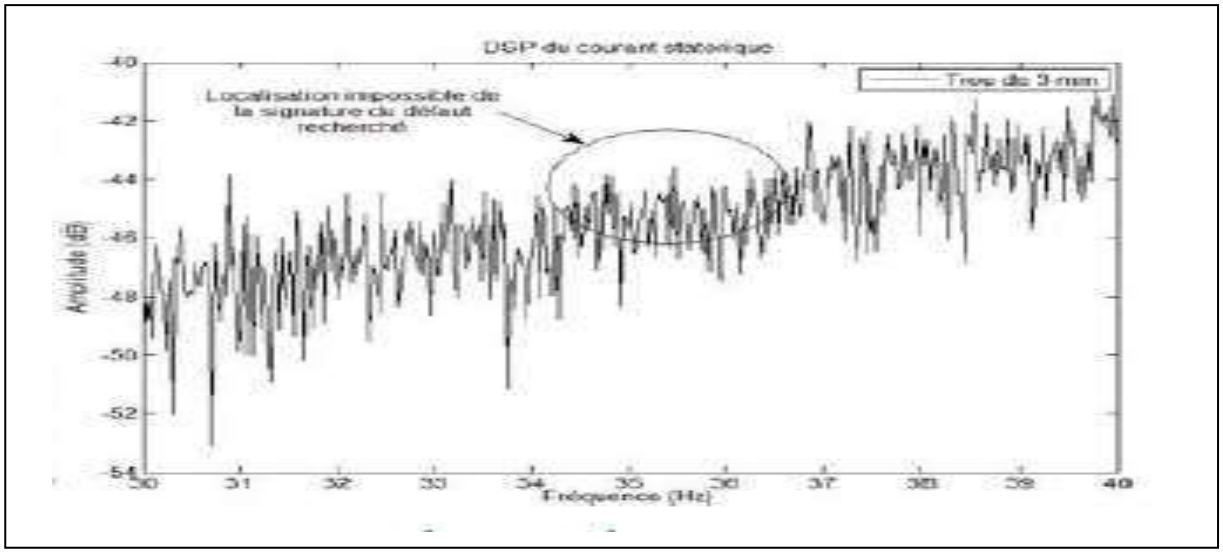


Figure2.25. *Spectre d'un défaut de la bague externe (trou de 3mm).*

2.4 Critères essentiels pour la détection des défauts vibratoires :

Une bonne surveillance vibratoire qui conduit vers la détection et l'identification exacte de défaut est basée sur deux critères essentiels le premier est le choix de la grandeur à mesurer et le deuxième c'est le choix des indicateurs vibratoires de surveillance.

2.4.1 Choix des grandeurs à mesurer :

Le choix de la grandeur à mesurer (déplacement, vitesse ou accélération) pour la surveillance d'une machine tournante dépend essentiellement du défaut recherché et la plage de fréquences dans laquelle il est susceptible de s'exprimer.
La grandeur retenue est appelée paramètre ou **indicateur de surveillance.** Le tableau ci-dessous résume le domaine de surveillance pour chaque type d'indicateur [12].

Tableau 2.1. *Domaine de surveillance des indicateurs vibratoires.*

Indicateur	Domaine de surveillance
Déplacement (µm c/c)	Phénomènes lents basses fréquences [2-100Hz] :{balourd, désalignement, instabilité des paliers etc.}
Vitesse (mm/s eff)	Moyenne fréquence [1000 hz] : {balourd, lignage, instabilité des paliers, cavitation, passage d'aubes, engrènements etc.}
Accélération (g eff)	Phénomènes très rapides haute fréquence [20000] : {engrenages, roulements, passages d'ailettes, cavitation …}

2.4.2 Choix des indicateurs vibratoires de surveillance :

Le choix d'un indicateur de surveillance est une opération délicate qui dépend en premier lieu du type de surveillance : globale ou ciblée.
Dans le cas d'une surveillance globale, plusieurs indicateurs à caractère temporel rentrent en jeux comme le Kurtosis, le facteur de crête, la valeur RMS. Chacun de ces facteurs possède un domaine d'application privilégié. Il faut ensuite définir la caractéristique vibratoire sur laquelle on va effectuer la mesure : l'accélération, la vitesse ou le déplacement. Il faut enfin paramétrer les opérations de mesure et de traitement en définissant notamment le nombre d'intégrations, la gamme de fréquence.

Dans le cas d'une surveillance ciblée, le recours aux techniques des mesures fréquentielles dépend de réalisation d'une étude sur la cinématique de l'installation, afin de définir les fréquences caractéristiques des défauts potentiels. [12]

2.5 Conclusion :

Les défauts vibratoires sont la conséquence d'un dysfonctionnement de l'équipement ou d'une dégradation de structure. La résolution de ces problèmes est une obligation pour assurer la sécurité et le bon fonctionnement du matériel.

La maintenance conditionnelle basé sur l'analyse des vibrations est l'outils de surveillance de l'état des machines tournantes le plus utilisé pour la détection des défauts vibratoires dont la maitrise des outils mathématiques et numériques de traitement de signal permit de faire un bon diagnostic qui conduit à la prise de décision adéquate de maintenance.

Chapitre 03
Système Sur Puce à Base d'FPGA

3.1 Introduction :

L'humanité a connu plus d'innovations technologiques depuis 50 ans qu'elle n'en pas connu sur les siècles qui ont précédés. Elles impactent durablement non seulement les différents secteurs de l'économie mondiale mais également les modes de vie des hommes. L'ensemble de ces innovations ont pour socle commun le développement et l'évolution d'un même composant que l'on retrouve dans tous les objets électroniques c'est le transistor.

Le transistor a été inventé en 1948 par John Bardeen, William Schockley et Walter Brattain, trois chercheurs des laboratoires Bell. A cette époque, le seul moyen connu d'amplifier un courant électrique était la lampe triode inventée en 1906 par Lee de Forest. La lampe triode avait permis le développement de la téléphonie et de la radio. C'était le composant majeur de tous les circuits électroniques. Cependant, la triode avait un gros défaut, son filament dont le chauffage consommait beaucoup d'énergie et dont la fragilité réduisait la durée de vie à quelques centaines d'heures. Les systèmes ne pouvaient pas comporter plus d'une centaine de lampes sinon la fiabilité devenait intolérable. Par comparaison, le transistor consommait 1/10 000 000^{e} de l'énergie nécessaire à la triode avec une durée de vie quasiment illimitée.

Cette invention a conduit à l'apparition du 1er circuit intégré en 1958 par l'américain Jack St. Clair Kilby qui est un ingénieur en électronique de Texas Instruments. La présente innovation est représentée par l'intégration sur un même substrat de silicium plusieurs éléments électroniques (transistors, résistances, capacités) ce qui est qualifié à cette époque le premier circuit intégré.

Juste après, dans les années 60, et plus précisément en 1965, Gordon Earle Moore ingénieur de *Fairchild Semiconductor,* et un des trois fondateurs d'Intel a effectué une étude concernant l'évolution du domaine des circuits intégrés et il Constate que la « complexité des semi-conducteurs proposés en entrée de gamme » doublait tous les environs de 18 à 24 mois à coût constant depuis l'invention du 1er circuit intégré en 1958 mais son usage reste sacré au grande société. A nos jours, ce constat reste vérifié sur les circuits FPGA qui n'ont

pas échappé à cette loi. Jusqu'au début des années 80 et même à une époque plus récente, la conception d'un système sur puce (SOC) n'était accessible qu'aux firmes et sociétés spécialisées à cause de la complexité des circuits et des fonctions à intégrer qui demandent divers efforts et compétences et un budget important qui n'est pas à la portée du grand public.

Les fabricants des systèmes sur puce veulent réduire le coût de leurs produits et augmenter ses performances. Ce prodigieux essor a été rendu possible grâce aux progrès concernant les technologies de fabrication des transistors, dont les dernières générations d'FPGA ont permet de mettre la technologie SOC à la portée d'un public nettement plus large ce qui permet le succès des cartes FPGAs dans tous les domaines d'application de l'électronique comme la mécatronique l'aéronautique et l'aérospatial …etc.

Dans le présent chapitre on va mit l'accent sur les systèmes sur puce (soc) en général et ceux à base d'FPGA et les différentes générations des circuits logiques reconfigurables.

3.2 Evolution des circuits numériques : [16]

Les circuits numériques (où les portes logiques représentent l'unité de base) reposent sur les trois aspects des circuits logiques qui sont : le combinatoire, le séquentiel et l'hybride des deux. Des statistiques qui ont été faites ces dernières années ont montrés qu'au bout de *10* ans, le prix d'une porte logique a été divisé par *200* où l'intérêt économique du numérique. A cet effet, le prix d'une porte logique est divisé se réduit de *40%* par an ce qui permet d'être à la portée du grand public. Les facteurs qui contribuent pour cette évolution sont principalement les besoins croissants en circuits spécialisés complexes, performants et n'est pas coûteux au même temps pour servirent l'évolution rapide de la technologie qui conduit à l'apparition des circuits numérique plus en plus compliqués et sur un volume réduits (SOC).
Le diagramme suivant montre ces statistiques d'évolution des couts durant ces dernières années :

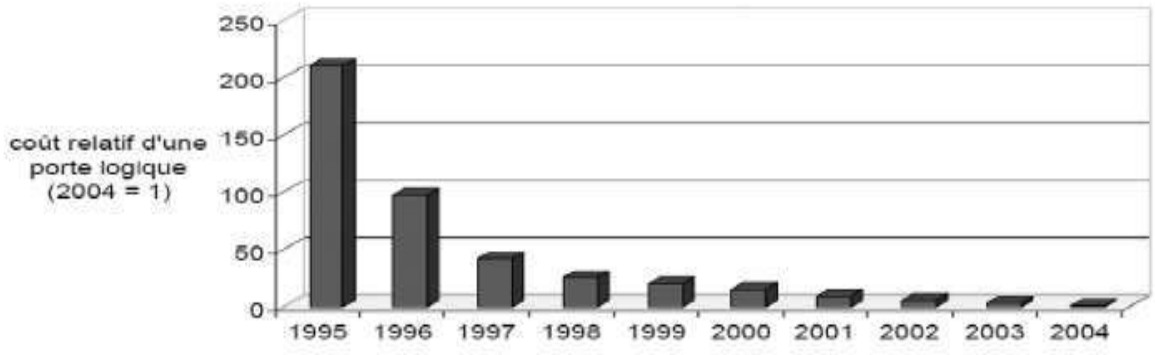


Figure3.1. *Statistiques d'évolution de cout des circuits numériques durant les dix dernières années*

3.3 Les systèmes sur puce (SOC) :

Un système sur puce (SOC) est un circuit intégré (IC) qui intègre tous les composants d'un ordinateur ou d'un autre système électronique en une seule puce. Il s'agit d'une collection de tous les composants et sous-composants d'un système sur une seule puce. Le design SoC permet une haute performance, une miniaturisation, une durée de vie utile de la batterie et une sensibilité aux coûts. Cette révolution dans le design a été utilisée par de nombreux concepteurs de puces complexes, car les performances, la consommation d'énergie, le coût et les avantages de taille d'utiliser le plus haut niveau d'intégration mis à disposition se sont révélés extrêmement important pour de nombreuses conceptions. Les technologies émergentes dans le domaine des semi-conducteurs sont utilisées des systèmes sur puce [17].

3.3.1 Les différents types des SOC :

3.3.1.1 Hard core :

Le cœur d'un SOC hard core est décrit au niveau physique (lay-out sur silicium). Dans ce cas, l'optimisation est maximale en termes de vitesse et de surface utilisée (technologie fixe). Les performances du système sont parfaitement connues et ne varient pas d'un système à l'autre (surface, consommation, délais). Cependant, le cœur du processeur hard souffre d'une trop faible flexibilité ce qui le rend très spécifique à l'application pour laquelle il a été étudié. Par exemple, la taille des microcodes utilisés est fixe ce qui interdit l'ajout de nouvelles fonctionnalités. [18]

3.3.1.2 Soft core :

Est un SOC qui peut être entièrement implémenté à l'aide de la synthèse logique. Il peut être mis en œuvre via différents dispositifs semi-conducteurs contenant une logique programmable (par exemple, ASIC, FPGA, CPLD), y compris les variations haut de gamme et de commodité. Des exemples d'implémentations soft core sont des microprocesseurs soft, des puces graphiques comme AGA ou Open Graphics Project, des contrôleurs de disque dur, etc.

3.3.1.3 Multi core :

Multicore System-on-a-Chip (SoC) est l'une des approches les plus prometteuses pour réaliser des performances élevées. Autrefois, la mise à l'échelle de la fréquence est la

meilleure approche pour elle. Cependant, la mise à l'échelle fait face au mur d'alimentation, et l'amélioration de la fréquence ralentit. En outre, la performance d'un noyau de processeur unique est proportionnelle à la racine carrée de sa zone, connue sous le nom de règle Pollack [17], et la puissance est approximativement proportionnelle à la zone. Par conséquent, le processeur à faible performance peut atteindre une efficacité énergétique supérieure. En conséquence, nous devrions utiliser le SoC multicore avec des processeurs à performances relativement faibles, ce qui peut atteindre un rapport puissance-performance élevé

3.3.2 circuits numériques programmables :

L'évolution technologique de la microélectronique a permis la naissance d'un nouveau type de composants électroniques, dits circuits programmables proposé par G. Estrin en 1963. Cette évolution, est aujourd'hui en pleine expansion et progression, offre de plus en plus des circuits programmables puissants avec une grande flexibilité et rapidité de fonctionnement. Cet avantage apport à ces circuits une solution technologique (support physique) incontournable pour l'implémentation des différents algorithmes de commande caractérisés par leur grande complexité.

3.3.2.1 L'origine des circuits reconfigurables :

Avec l'évolution des systèmes sur puce (SoCs) et l'augmentation de leur complexité, la possibilité d'introduire des changements après la fabrication devient intéressante. La plupart des circuits numériques programmables sont issues de la célèbre architecture *Architecture Von-Neumann »* proposée par *John Von Neumann* en *1945* et porte son nom. Ensuite une autre architecture qui vienne pour compenser les lacunes de la précédente dans certains domaines et afin d'améliorer la cadence de calcule où le facteur temps d'exécution est le plus important. Cette architecture nommée « *Architecture **H**arvard »* qui porte le nom de l'université américaine qui la proposée sachons que parallèlement l'architecture « *Von-Neumann »* n'est pas figée mais on évolution. Mais le besoin croissant de composants très rapides a orienté les chercheurs à développer une autre solution qui sera complètement différente des deux précédentes architectures. Cette solution réside dans le mode de programmation qui est devenu architectural à logique câblée inversement aux deux premières architectures précédentes où la programmation est séquentielle. D'une manière générale, il existe deux alternatives ou solutions qui sont :

- Une solution logicielle : Elle est nommée aussi solutions programmables du type *Processeur* » où un traitement séquentiel relativement lent et programmation dépendante du composants (*DSP, Microprocesseur et Microcontrôleur*…) [16].

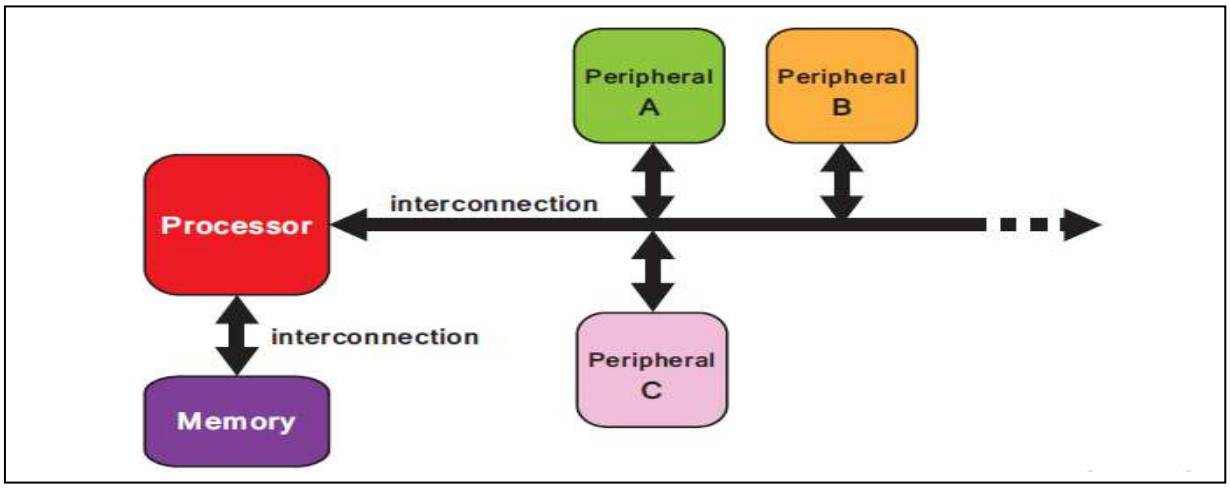


Figure 3.2.a. *La première tendance la solution logicielle.*

- Une solution matérielle : Elle est nommée aussi solutions programmables du type « Logique » où un traitement parallèle en temps réel et une programmation architecturale avec un langage de description matériel *HDL* (Méthodologie de conception *CAO*) indépendante du composant (*ASIC* et *FPGA*…). [16]

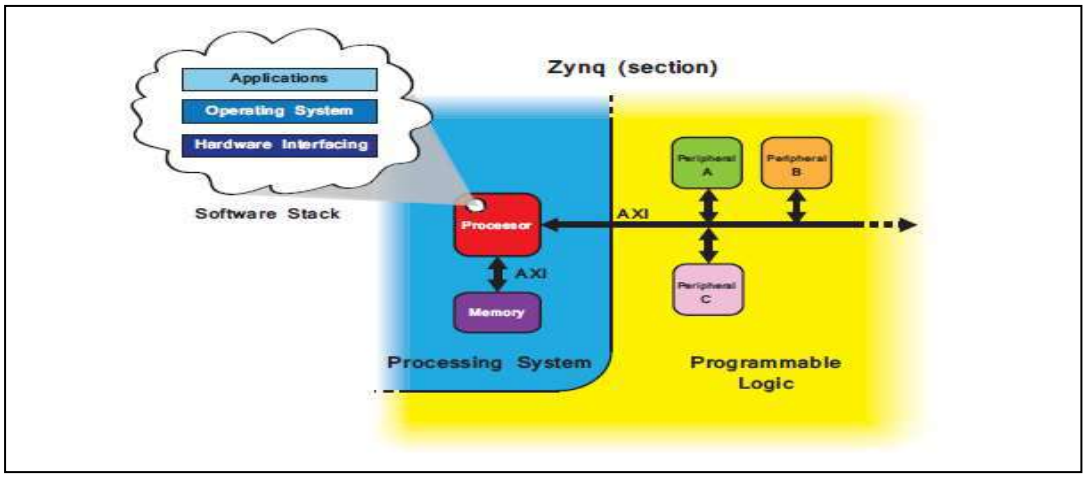


Figure 3.2.b. *La deuxième tendance la solution matérielle.*

3.3.2.2 Familles des circuits numériques :

De l'apparition des premiers éléments des bases des circuits numérique (TTL, CMOS) à l'apparition des circuits reconfigurables très sophistiqué, des nombreuses familles de circuits

numériques ont été mise en œuvre, (la figure3.3) représente les différentes familles de circuits numériques [19].

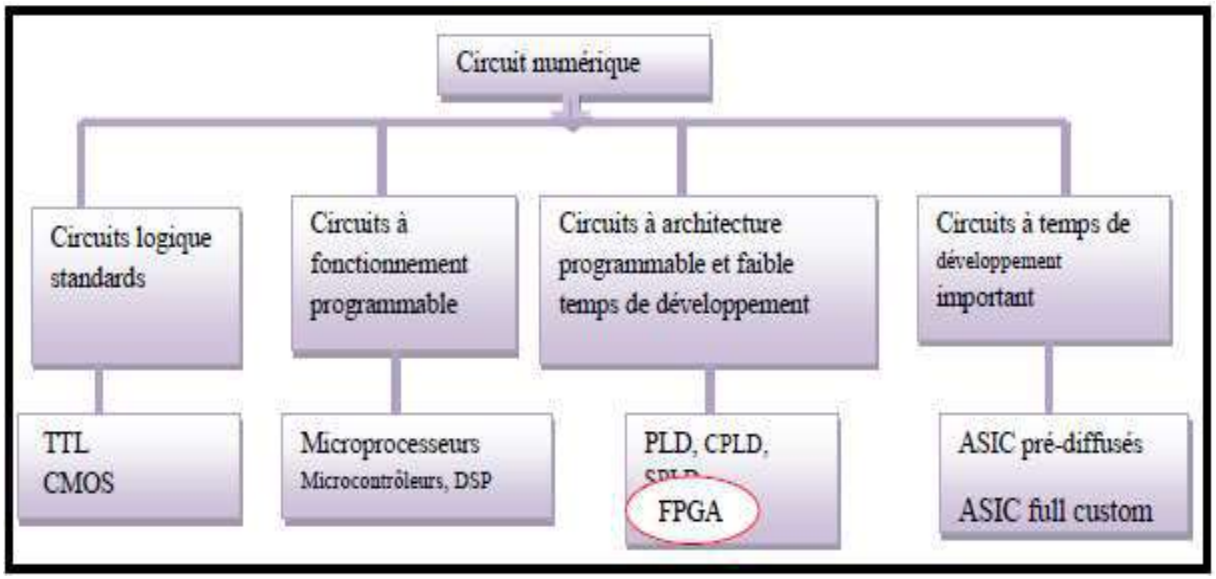


Figure 3.3. *Classification des circuits numériques.*

3.3.3 Les systèmes sur puce programmable (PSOC) :

3.3.3.1 L'évolution des circuits programmables :

Alors qu'auparavant la distinction était nette entre le logiciel et le matériel, les systèmes sur puce programmable du type FPGA sont venus s'introduire comme un hybride entre les deux approches. Les circuits logiques programmables et reprogrammables architecturalement sont classifiés en trois grandes familles les *PLD, CPLD et FPGA*. Le schéma suivant illustre les différents types suivant la technologie de mémorisation utilisée.

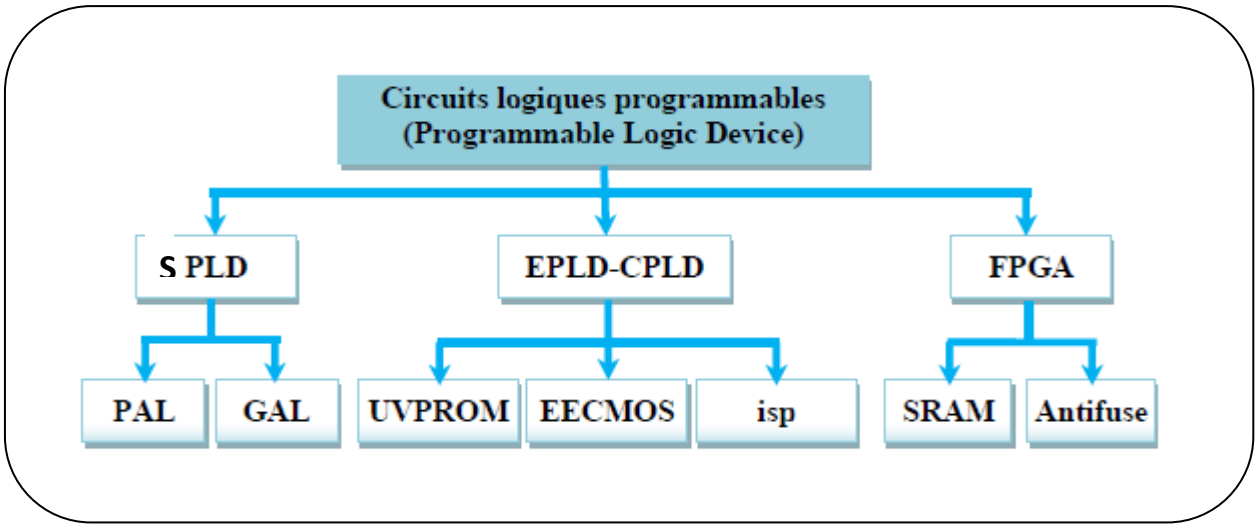


Figure 3.4. *Différents types de circuits logiques programmables PLD*

Les familles des circuits logique programmables sont :[16]

- **Les SPLD (Simple Programmable Logic Device) :** Famille des circuits programmables qui comprend les *PAL*, *GAL*.
  - **PAL (Programmable Array Logic) :** Circuits logiques programmables dans lesquels seules les fonctions *ET* sont programmables, les fonctions *OU* ne le sont pas.
  - **GAL (Generic Array Logic) :** Circuits logiques *PAL* reprogrammables à technologie *CMOS*.

- **Les CPLD ou EPLD (Erasable Programmable Logic Device**) : Circuits logiques reprogrammables.

- **ISP (In System Programmable) :** Circuit que l'on peut programmer même lorsqu'il est en place sur l'application.

- **Les FPGA (Field Programmable Gate Array)** *:* Ces circuits sont une évolution des *CPLD*. Récemment, ils intègrent également des mémoires entières, des multiplieurs et même des noyaux de processeur

3.3.4 Les technologies de mémorisations :

La mémoire est indispensable au fonctionnement d'un circuit programmable. Plusieurs types de mémoire cohabitent dans ces circuits. Les différentes mémoires peuvent être classées comme indiqué sur le schéma ci-dessous :

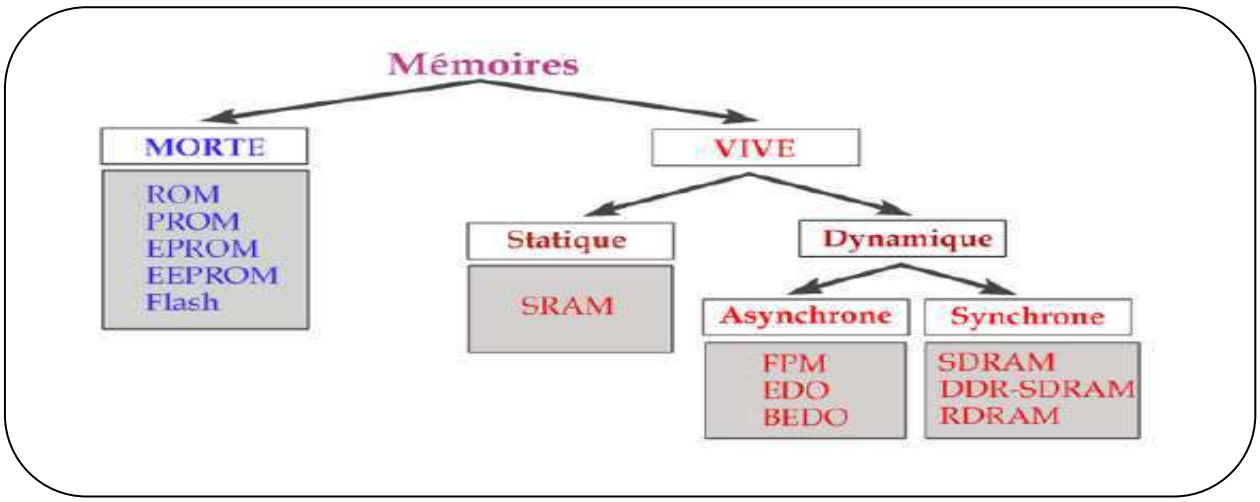


Figure3.5. *Les différents types de mémoires.*

L'ensemble des caractéristiques de ces mémoires sont récapitulées comme suit :

a. Les mémoires mortes :

- **ROM (R**ead **O**nly **M**emory**) :** Mémoire à lecture seule, son contenue est programmé une fois pour toutes par le constructeur.
- **P-ROM (P**rogrammable **R**ead **O**nly **M**emor **) :** Mémoire programmable une seule fois par l'utilisateur, one time programming (OTP) en faisant sauter des fusibles.
- **EP-ROM (E**rasable **P**rogrammable **R**ead **O**nly **M**emory**)** ou **UVROM :** Mémoire programmable électriquement par un programmateur et effaçable par exposition à un rayonnement ultra-violets au bout d'un certain temps (environ 30 mn).
- ***EEP-ROM (E****lectrically* ***E****rasable* ***P****rogrammable* ***R****ead* ***O****nly* ***M****emory)***:
  Mémoire programmable et effaçable électriquement à lecture seule, la vitesse nominale est ≤100 ns pour la lecture et 10 ms pour l'écriture
- **Les *mémoires FLASH :*** Elles sont une version plus évoluer des *EEP-ROM* avec avantage d'être plus facile à programmer et à effacer cette mémoire peut garder son contenu pendant 100 ans son alimentation électrique.

b. Les mémoires vives :

- **S-RAM (S**tatic **R**andom **A**ccess **M**emory**) :** Mémoires volatiles avec cellule à base des bascules à semi-conducteurs (accès rapide, consommation plus, coûteux). L'accès aléatoire correspond au non disponibilité de l'information lorsqu'il n'y a pas d'alimentation.
- **DRAM (D**ynamic **R**andom **A**ccess **M**emory**) :** Mémoires volatiles basée sur la charge et le décharge d'un condensateur elle a pour avantages son taux d'intégration élevé à faible coût mais elle nécessite un rafraichissement périodique pour conserver l'information à cause des courants de fuites des condensateurs. Les générations de la DRAM sont : **SDRAM, DDR-SDRAM, DDR2-SDRAM, DDR3-SDRAM.**

3.4 Les circuits logiques programmables du type FPGA :

3.4.1 Définition d'un FPGA :

Field-programmable gate array (FPGA) est un circuit intégré conçu pour être configuré par un client ou un concepteur après la fabrication. La configuration d'un FPGA est généralement spécifiée à l'aide d'un langage de description matérielle (HDL), similaire à celui utilisé pour un circuit intégré spécifique à l'application (ASIC).

Les FPGA contiennent un ensemble de blocs logiques programmables et une hiérarchie d'interconnexions reconfigurables qui permettent aux blocs d'être « câblés ensemble », comme de nombreuses barrières logiques qui peuvent être interconnectées dans différentes configurations. Les blocs logiques peuvent être configurés pour exécuter des fonctions combinatoires complexes, ou simplement des portes logiques simples comme AND et XOR. Dans la plupart des FPGA, les blocs logiques incluent également des éléments de mémoire, qui peuvent être des bascules simples ou des blocs de mémoire plus complets

3.4.2 Critères de choix du circuit programmable FPGA :

Les FPGA sont développés récemment grâce aux progrès de la technologie VLSI, l'apparition de ce type de circuits est une révolution des systèmes digitaux et ouvrants des perspectives de traitement numérique inaccessibles auparavant [16]. La fin des années 80 a vu l'apparition des premiers circuits FPGA qui sont des circuits intégrés que l'on peut configurer en un temps relativement court pour réaliser n'importe quelle fonction logique « câblée » à bas coût par une programmation de ses cellules logiques et ses interconnexions avec une restriction de ne pas épuiser les ressources du FPGA. Typiquement, un circuit FPGA haute densité peut contenir jusqu'à plusieurs millions d'éléments programmables. Pour réussir une application à base d'FPGA et afin d'obtenir un système plus performant, consommant un minimum de puissance, il est nécessaire de respecter un certain nombre de règles comme :

- **B**ien connaître les caractéristiques du FPGA ciblé pour assurer son adéquation avec les besoins du projet.
- **E**laborer une méthodologie de conception.
- **M**aîtriser les outils d'implémentation et de choisir des outils de synthèse de qualité.

La conception sur les circuits FPGA est un challenge dans lequel l'objectif est de trouver le bon compromis entre densité, flexibilité et performances temporelles.

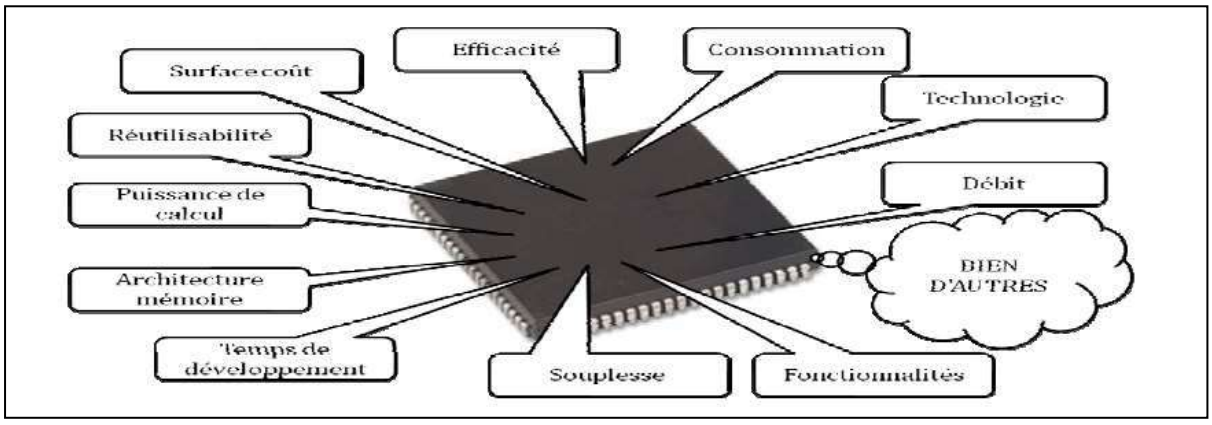


Figure 3.6. *Critères de choix du circuit logique programmable FPGA.*

3.4.3 Avantages et inconvénients des circuits FPGA :

Le premier avantage apporté par les circuits FPGA est la souplesse de la programmation, ce qui permet de multiplier les essais, d'optimiser de diverses manières l'architecture développée et de vérifier à divers niveaux de la simulation la fonctionnalité de cette architecture.

Le second avantage des FPGA est la possibilité de la reconfiguration dynamique partielle ou totale des circuits, ce qui permet, d'une part, une meilleure exploitation du composant et une réduction de la surface de silicium employé, d'autre part la programmation en temps réel (quelques microsecondes) tout ou une partie du circuit.

D'autre part les FPGAs ont des inconvénients dues à la difficulté d'optimisation des blocs architecturales et la durée de réponse qui est plus au moins long le tableau ci-dessous résume les avantages et inconvénients multiple d'un FPGA et (la Figure ci-dessous) illustre que le composant FPGA réalise un bon compromis Flexibilité/Performance.

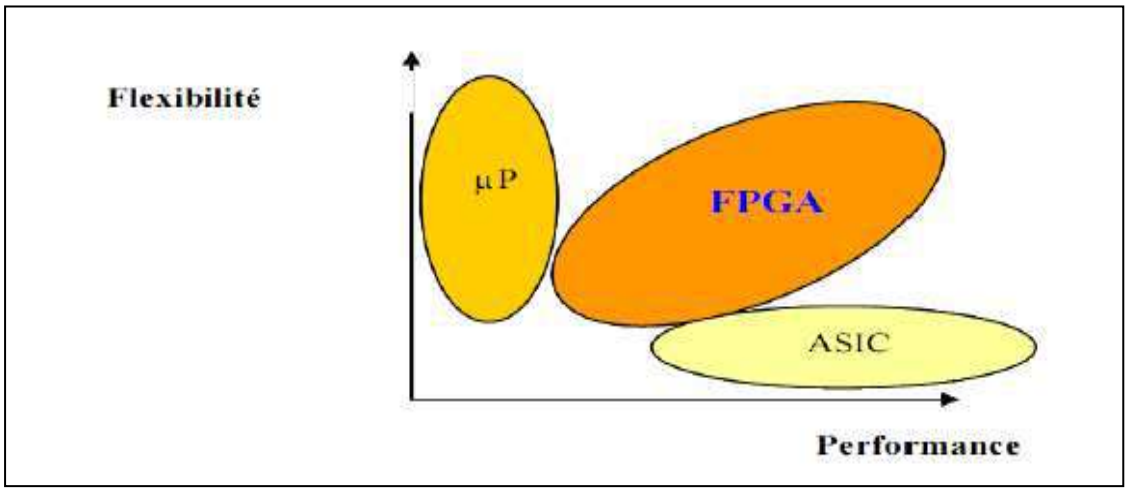


Figure3.7. *Avantages (flexibilité/ performance) des FPGAs*

Tableau 3.1. *Avantages et inconvénients des FPGA.*

Avantages	Inconvénients
-Technologies « facile » à maitriser. - Temps de développement réduit. -**Reprogrammable.** -Idéal pour le prototypage. -Coût optimal. -Parallélisme de traitement. -Configuration par fois en temps réel.	-Performances non optimisées. -Temps de réponse long par rapport aux ASIC.

3.4.4 Les différents domaines d'application des FPGA

Les *FPGA* ont fait révolutionner certain domaine de contrôle numérique et de plus en plus utilisés pour intégrer des architectures numériques complexes. Ils sont devenus les plus populaires en matière d'implantation et de prototypage des circuits numériques après leur apparition sur le marché en *1984.*La clé maîtresse de leurs réussites est l'aspect de programmation de ces derniers [16].

Leurs utilisations actuelles couvrent les deux domaines : civil et militaire. Parmi ces applications nous citons :

- ✓ Prototypage de nouveaux circuits
- ✓ Adaptation aux besoins rencontrés lors de l'utilisation
- ✓ Systèmes de commande à temps réel
- ✓ DSP (Digital Signal Processor)
- ✓ Systèmes embarqués
- ✓ Systèmes industriels
- ✓ Robotique
- ✓ Informatique *:* Périphériques spécialisés.
- ✓ Machinerie industrielle *:* Contrôleur pour machines.
- ✓ Télécommunications *:* Traitement d'images, Filtrage
- ✓ Instrumentation *:* Équipement médical, Prototypage.
- ✓ Transport *:* Contrôle d'avions et métros.
- ✓ Aérospatiale *:* Satellites.
- ✓ Militaire : Radar, Communication protégée, la détection ou la surveillance et autres.

3.4.5 Principaux fabricants d'FPGA :

La fabrication des FPGA représente un milieu de concurrence entre les fabricants qui ne cessent pas d'améliorer leurs produits et le rendre plus performant afin d'être le numéro un dans le marché. Les *principaux fondeurs* qui conçoivent ce type de circuits sont : ***Actel ,Altera , Atmel ,Cypress, Lattice, Minc , QuicLogic, Xilinx*** et d'autres.

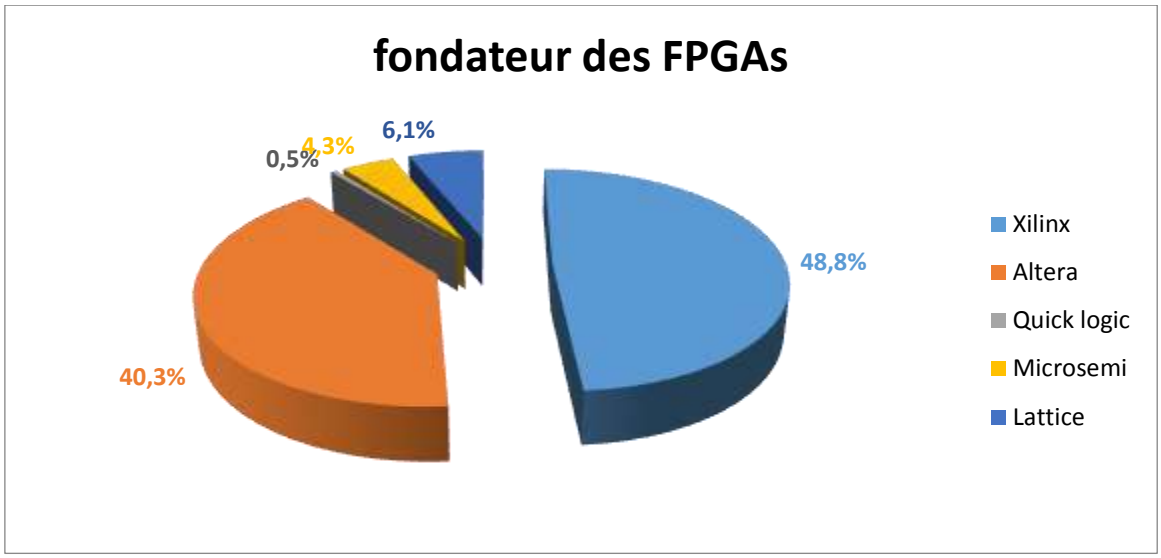


Figure 3.8 : Statistiques du marché occupé par les vendeurs d'**FPGA**.

3.4.6 Configuration et reconfiguration des FPGA : [20]

Un système reconfigurable est un système qui est constitué de composants ou entités à architecture modifiable afin de répondre à un objectif bien déterminé. Ce système reconfigurable dispose d'un mécanisme permettant de choisir une nouvelle configuration et de la mettre en place dans le cadre du processus de reconfiguration. Les circuits *FPGA* sont un type de ces circuits reconfigurables. Ils sont programmables ou configurables sur les cartes sur lesquelles ils sont implantés par l'utilisateur. Cette reconfiguration est une propriété nécessaire face aux systèmes à charges et contraintes variables. Le *FPGA* est une abréviation anglaise de qui signifie réseau des portes programmables sur site ce qui est décrit dans la figure suivante :

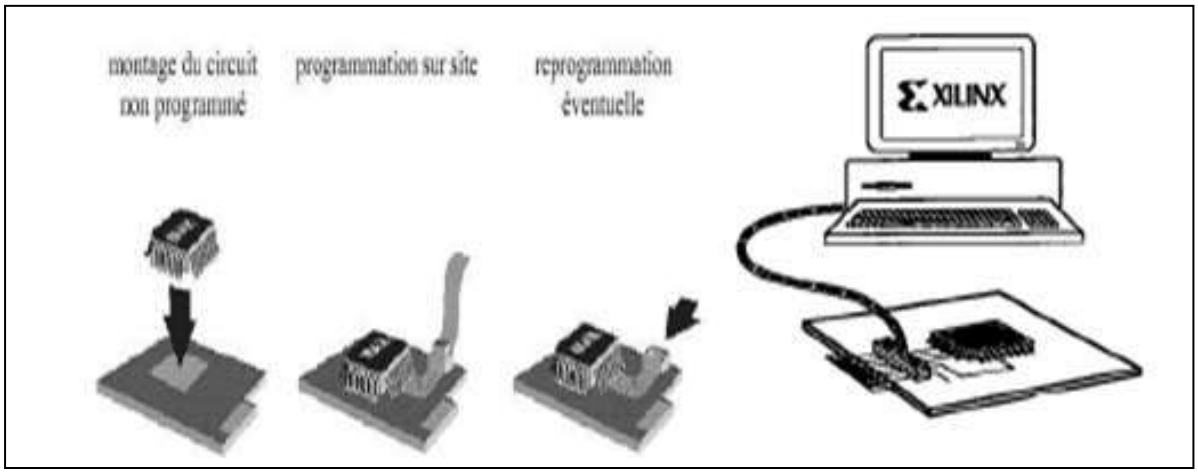


Figure3.9. *Reprogrammation sur site d'un FPGA*.

3.4.7 Technologies de programmation des FPGA disponible actuellement :

Dans cette section nous exposons les différentes technologies de programmation des FPGAs qui se composent de deux couches : une couche programmable qui contient les éléments programmables, tels que la basse résistance et commutateurs d'interconnexion de basse capacité ; et une couche logique qui contient les blocs de logique, éléments d'entrée-sortie et interconnexion. Les éléments de programmation sont employés à mettez en application les connexions programmables parmi tous les éléments logiques internes.

Plusieurs technologies de programmation sont employées pour mettre en application les commutateurs programmables dans les FPGAs.

Il existe quatre types d'*FPGA* reprogrammables suivant la technologie de mémorisation pour répondre aux différentes applications.

Ces quatre principales technologies d'FPGA sont :

- **T**echnologie de programmation par **ANTI-FUSIBLE.**
- **T**echnologie de programmation par FLASH.
- **T**echnologie de programmation par **EEPROM** ou **FLASH**.
- **T**echnologie de programmation par **RAM**.

3.4.7.1 Technologie à base d'ANTI-FUSIBES(ACTEL) :

Le commutateur d'anti-fusible ou la composition amorphe en silicium est fondamentalement deux dispositifs avec un état non programmé présentant une très haute résistance entre ses bornes. Quand une haute tension (de 11 à 21 volts) est appliquée entre les deux bornes, l'anti-fusible est soufflé pour créer un lien bas-résistif et permanent. L'anti-fusible développé par Actel ™ se compose de trois couches. La couche supérieure est un conducteur fait du poly silicium. La couche moyenne se compose d'un oxyde-nitrure-oxyde (ONO) composition chimique utilisée comme isolateur. La couche inférieure est un conducteur de diffusion négative enduite non programmé, L'ONO de l'anti-fusible isole la couche supérieure de métal de la couche inférieure [21].

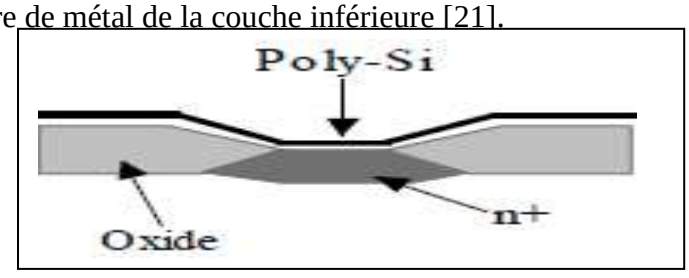


Figure 3.10. *Commutateur anti-fusible.*

Quand l'anti-fusible est programmé, un courant d'environ 5 mA traverse le dispositif. Cette procédure produit une quantité de chaleur dans le diélectrique pour le faire fondre et formez un lien conducteur entre le poly-SI et la diffusion de n+. Chacun des deux, la couche inférieure et la couche supérieure du l'anti-fusible sont reliées par des fils en métal. Quand l'anti-fusible est programmé, une connexion très basse de résistance est formée entre les deux fils en métal.

(la figure 3.11) montre l'anti-fusible d'Amorphe-silicium employé par le fabriquant QuickLogic. Dans ce cas, l'intermédiaire « via » est placé dans l'espace entre deux couches de métal. Cet élément s'appelle intermédiaire de connexion « vialink ».

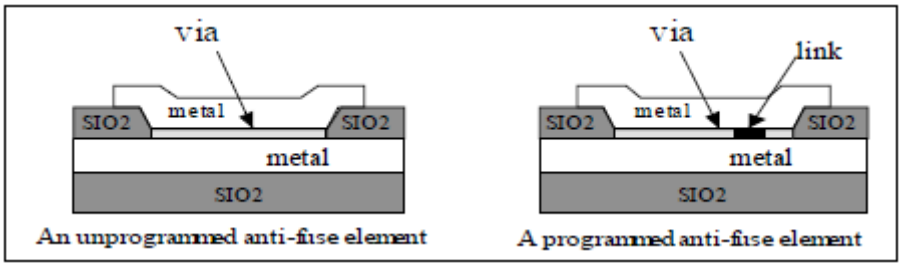


Figure3.11. *L'anti-fusible d'Amorphe-silicium employé par le fabriquant QuickLogic*.

Dans ce type d'élément, les deux couches de métal sont séparées par amorphe silicium (qui ne cristallise pas), et qui fournit l'isolation électrique. Une impulsion de programmation de 10 V à 12 V avec une durée spécifique appliquée à travers le link crée un bidirectionnel lien conducteur. Une fois l'élément d'anti-fusible est programmé il ne peut pas être reprogrammé [22].

3.4.7.2 Technologie à base d'EEPROM :

La technologie de programmation d'EPROM est utilisée par les fabricants des FPGAs d'Altera ™, Atmel ™, Cypress ™ et Xilinx ™. Cette technologie est identique que cela utilisée dans des mémoires d'EPROM. ((Le schéma ci-dessous)) montre le transistor d'EPROM.

En basant sur le transistor de NMOS, le transistor d'EPROM contient deux pines : une pine de flottement et une autre pine de sélection. La pine de flottement est placée entre la pine de sélection et le canal du transistor. Il s'appelle également « gâchette » parce qu'il n'est pas relié électriquement à aucun circuit. Pendant l'état non programmé, aucune charge n'est stockée sur la porte de flottement et Le transistor d'EPROM peut être mis EN MARCHE en appliquant une tension dans la pine de sélection (comme dans le cas de NMOS). Quand le transistor est programmé en faisant couler

un grand courant entre le drain et la source, une charge est emprisonnée sous la porte de flottement. Cette charge force transistor à éteindre de manière permanente. [23]

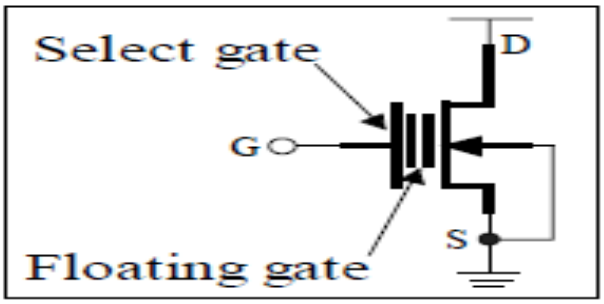


Figure3.12. *Transistor d'une cellule EPROM.*

Pour programmer la pine de flottement de transistor, une grande tension (16 à 20 V) est appliquée entre le drain et les bornes. Simultanément, une grande tension (environ 25 V) est appliquée à la pine de sélection. Avec l'absence de n'importe quelle charge sur la pine de flottement, le dispositif se comporte comme transistor MOSFET régulier d'amélioration de n-canal. Une couche d'inversion de type n (canal) est créé sur la surface en raison de la grande tension positive qui s'appliqué à la pine de sélection. En raison de la grande tension positive au drain, le canal a une forme conique [19].

La tension de drain-à-source accélère les électrons par le canal. La tension positive sur la pine de sélection établit un champ électrique dans l'oxyde isolant. Ce champ électrique attire les électrons et les accélère vers la pine de flottement. De cette façon la pine de flottement est chargée, et la charge qui s'accumule là-dessus devient emprisonné. Cette charge causera des électrons d'être repoussés de la surface du substrat. Ceci implique que pour former un canal, la tension positive qui doit être appliquée à la pine sélectionnée qui devra être plus grande que celle de la pine de flottement qui n'est pas encore chargée.

Dans cet état, appelé l'état programmé, la cellule serait au niveau haut '1'. Un transistor d'EPROM peut être reprogrammé en enlevant d'abord la charge emprisonnée de la pine de flottement. L'exposition de la pine à la lumière UV sort les électrons emprisonnés pour qu'ils puissent passer par la pine d'oxyde vers le substrat. Le transistor d'EPROM dans un FPGA est utilisé comme pull down pour des entrées de bloc de logique. Cette disposition, illustrée sur (la figure 3.13), appelée « word line » qui est relié par fil à la pine de sélection du transistor d'EPROM.

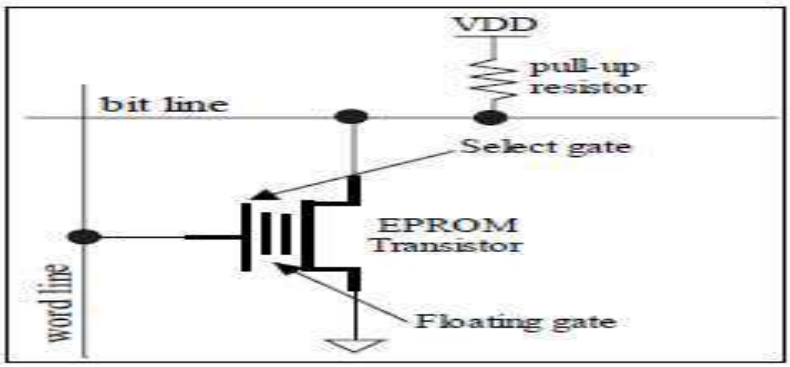


Figure 3.13. *Cellule EPROM.*

Tant que le transistor n'a pas été programmé dans l'état éteint, le word line provoque le « bit line », qui est reliée à un bloc d'entré logique, pour être tiré à la logique zéro. Puisqu'une résistance pull-up est présente sur le bit line, ce plan permet l'EPROM transistor pour mettre en application non seulement des connexions mais pour réaliser également des fonctions ET logique câblées. L'inconvénient de cette approche est que la résistance consomme la puissance statique. L'approche d'EEPROM est semblable à la technologie d'EPROM sauf que dans le cas d'un EEPROM le transistor peut être un circuit reprogrammé. L'inconvénient d'employer EEPROM est celui ils consomment deux fois le secteur de puce pendant que le transistor et eux d'EPROM exigent les multiples sources de tension, qui ne pourraient pas autrement être exigées. Cette technologie garde sa configuration mais un nombre limité de configuration avec une configuration plus lente par rapport à *SRAM*.

3.4.7.3 Technologie de programmation à base des mémoires flash :

La mémoire instantanée est un type de mémoire non-volatile (NVM). Comme des EPROM, les NVLs peuvent maintenez l'information même lorsque leur alimentation d'énergie est enlevée. La mémoire flash a distinct l'avantage par rapport à l'EPROM dans cela certains types de mémoire flash peut être effacé et reprogrammé, et dans certains cas, sans des tensions spéciales requises. Mémoires flash sont également peu coûteux et disponibles dans des densités plus élevées que l'EPROM.

Une cellule de mémoire flash est comme un transistor conventionnel avec une porte supplémentaire (comme l'EPROM cellule). Entre la source et le drain, et la porte de contrôle, il y a une deuxième porte appelée « la porte de flottement » qui permet d'avoir un mécanisme de stockage de charge. Quand suffisamment une grande tension va à travers la source et la porte de contrôle, les électrons percent un tunnel par l'oxyde posez et accumulent dans la porte de flottement. Ce processus s'appelle « l'électron chaud de canal injection ». Cette charge supplémentaire-négative dans la porte de flottement atteint la tension de seuil sert

d'écrire un zéro dans la cellule.

Pour effacer la cellule, la porte de contrôle doit être reliée à la terre, et à la programmation la tension doit être appliquée à la source. Elle enlève des électrons de la porte de flottement et tourne la cellule de nouveau au niveau 1.

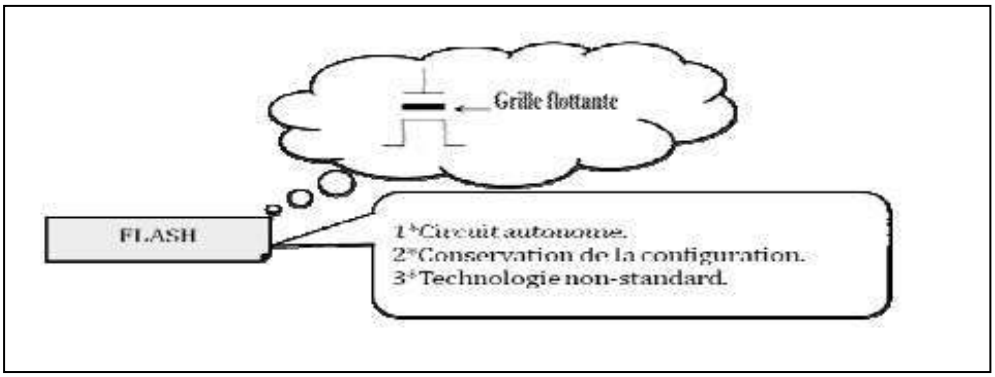


Figure3.14. *Technologie des mémoires flash*

3.4.7.4 Technologie à base de SRAM :

La technologie la plus fréquente utilisée pour établir la logique programmable est basée sur des mémoires SRAM. Ces cellules sont employées pour commander les éléments utilisés pour configurer les fils et cellules de logique programmable telles que des transistors de passage, pleines portes de transmission, multiplexeurs ou amortisseurs de trois états. Lorsque le transistor soit à l'état passant, les cellules de SRAM contrôlent la porte passant lorsqu'il est en "Marche ou Arrêt". Quand, la pine est passante elle présente une résistance très élevée entre les deux fils auxquels elle est attachée, quand la passage-porte est allumer, il forme une connexion relativement à basse résistance entre les deux fils. [21]

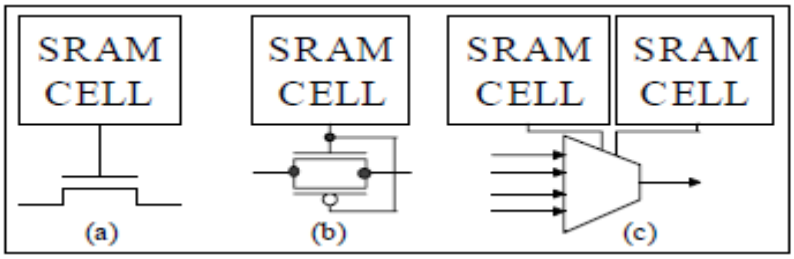


Figure 3.15. *Cellule SRAM avec : a) transistor passant, b) porte de transmission, c) MUX.*

La figure 3.15 montre une porte de transmission constituée par deux transistors (NMOS et le PMOS), dans ce cas, une cellule de SRAM commande des transistors de NMOS et de PMOS. Pour l'approche de multiplexeur, les cellules de SRAM permettent au MUX de sélectionner un fil d'acheminement et reliez-le à une cellule logique. Ce plan serait typiquement employé pour reliez un des fils à une entrée unique d'un bloc logique. La figure 3.1 est un synoptique d'une cellule mémoire CMOS constituée par 6 transistors.

Cette cellule contient deux inverseurs interconnectés avec deux passage-transistors qui sont reliés à deux (bit line) complémentaires (BL et /BL). Les transistors sont commandés par le signal WL (Word line). [24]

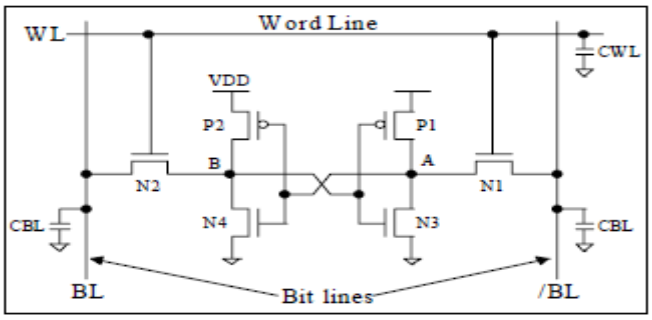


Figure 3.16. *Cellule CMOS SRAM.*

Pendant le cycle de lecture, les (bite line) sont mis en état haut (pré-charge). Supposez qu'un '0' est entreposé dans le nœud A ('1' sera stocké dans le nœud B). Quand la cellule est sélectionnée (le WL sera mis à un '1'), et le BL est déchargé par N1 et N3. Pour écrire dans la cellule, un des (bite line) est à l'état basse et les autres restent à l'état haute, puis la cellule est sélectionnée par le WL. Supposez que BL est placé à '0' tandis qu'un '1' est initialement stocké dans le nœud A ('0' à B). N1 et P1 devraient être classés pour que le nœud A est tiré en bas suffisamment pour allumer P2. Ceci permet de pull-up le nœud B.

La conservation des données ou le courant de réserve de cette cellule peut être aussi bas que 10-15 A.

Une autre configuration de cellule mémoire est montrée sur (la figure 3.17) dans ce cas, des résistances en poly silicium remplacent les dispositifs de pull-up de PMOS. Le volume de cette cellule a pu être environ 40% plus petit que la cellule de mémoire de six-transistor de CMOS. Cette cellule s'appelle également une cellule mémoire (HRL) [25].

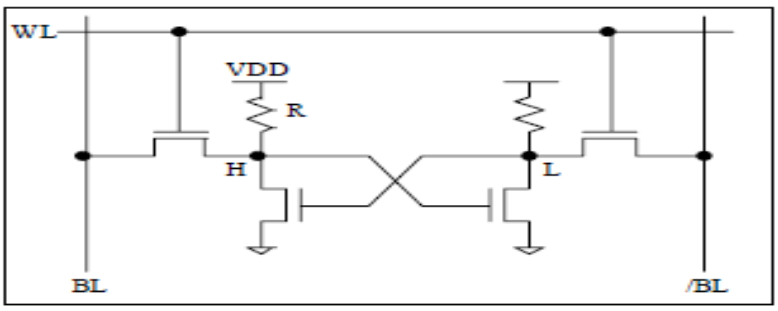


Figure3.17. *Cellule mémoire HRL.*

Le nœud de stockage de l'état haut (h) peut être abaissé avec du temps dû de deux sources de courants de fuite : les courants de fuite traversant la jonction de drain, et le subliminal actuel. Les chutes de tension à travers poly-SI et la résistance R empêche la cellule régulière opération. Plusieurs SRAM sont basé sur des cellules de HRL, tout le courant de réserve est placé à 1µA par puce à la température ambiante avec des valeurs typiques de résistance égales à $5 \times 10^{12}\Omega$.

Le courant de résistance est limité à 10^{-13} A. Ce courant devrait être plus grand que le courant total de fuite du nœud de stockage pour améliorer la marge de conservation de données. Nous devons notez que les tensions des nœuds à niveau haut de toutes les charges de poly-SI des cellules mémoire sont (VDD - VT) après le cycle d'écriture. Ces nœuds ont besoin d'un temps des plusieurs milli second pour charger jusqu'à la tension VDD. La stabilité de cellule est rigoureusement dégradée quand la tension VDD est ≤3V.

Une cellule de SRAM est reprogrammable, à la différence des éléments d'anti-fusible, qui sont programmées une fois, les cellules de SRAM sont volatiles, cependant, signifiant que l'état des cellules mémoire sont perdus quand la puissance n'est pas appliquée. Les FPGAs basées sur SRAM doit être programmé chaque fois que le circuit est mis sous tension. Comparé à d'autres technologies de programmation décrites dans cette section, le secteur de puce est exigé par approche de SRAM relativement grand, C'est en raison du nombre de transistors requis pour chaque cellule de SRAM, aussi bien que du transistor supplémentaire pour les pass-gates ou multiplexeurs [21].

L'avantage principal de cette technologie est qu'il permet aux FPGAs d'être modifié très rapidement et lui peut être produit en utilisant une technologie transformatrice standard de CMOS. Cela représente un avantage pour la conception de puissance faible comparée à l'EPROM et au l'Anti-fusible. L'inconvénient majeur de cette technologie c'est qu'elle nécessite beaucoup de place et il est nécessaire de sauvegarder le design du *FPGA* dans une autre mémoire *Flash*.

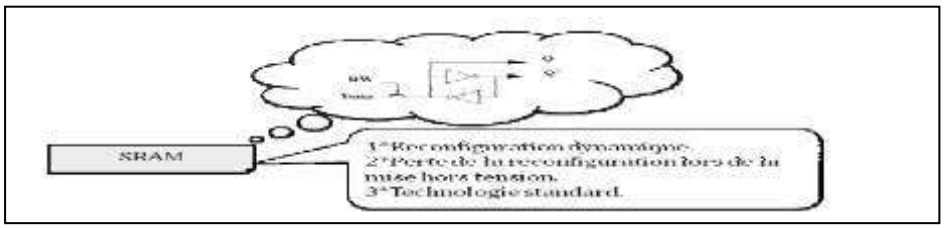


Figure 3.18. *Technologie de programmation par SRAM.*

3.4.8 Architecture interne des FPGA :

On appelle les *FPGA* quelques fois *LCA*, abréviation anglaise de « ***L**ogic **C**ell **A**rray* » signifiant réseau de cellules logiques. Pour réussir à implanter un système dans un *FPGA* de manière efficace, il est indispensable de bien connaître sa structure interne et ses limites du point de vue performances. Les composants logiques programmables sont des circuits composés de nombreuses cellules logiques élémentaires librement assemblables. Celles-ci sont connectées de manière définitive ou réversible par programmation afin de réaliser les ou les fonctions numériques désirées.

Un *FPGA* (***F**ield-**P**rogrammable **G**ate **A**rray*) est un circuit intégré avec une structure adaptable par l'utilisateur et composée d'un réseau de cellules élémentaires ou d'éléments logiques programmables *CLB* et *IOB* répartis régulièrement et reliés entre eux grâce à des connections qui forment une matrice de routage programmable pour obtenir un comportement spécialisé du circuit dans sa globalité. Puisque tous les éléments sont programmables, le *FPGA* peut émuler et réaliser n'importe quel circuit a l'unique condition que celui-ci n'épuise pas les ressources logiques et de routage du *FPGA*. L'ensemble des systèmes reconfigurables *FPGA* est subdivisé en trois catégories suivant les fonctions préexistantes et des possibilités de les interconnectées. Ces catégories sont : des systèmes reconfigurables nommés "***grain fin***", des systèmes reconfigurables nommés "***grain moyen***" et des systèmes reconfigurables nommés " ***grain large***". [16]

L'architecture interne des *FPGA* est différente d'un fondeur à un autre et même entre les différentes gammes du même constructeur mais rien n'empêche que leurs ressemblances peuvent être rassemblées dans le schéma représentatif de la figure suivante :

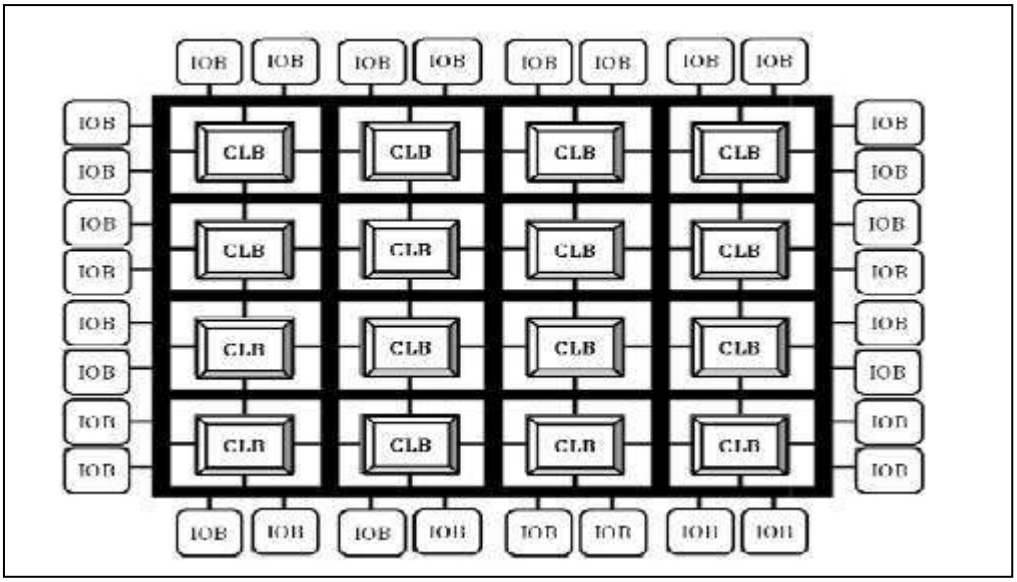


Figure3.19. *Architecture interne d'un FPGA.*

Les macro-cellules internes sont appelées :

- **S**oit ***CLB*** qui est la dénomination adoptée par *Xilinx* et abréviation anglaise de *«**C**onfigurable **L**ogic **B**lock »*, signifiant bloc logique configurable.
- **S**oit ***LC*** qui est le nom choisi par *Cyprès* et abréviation anglaise de *« **L**ogic **C**ell »*, signifiant cellule logique.
- **S**oit ***LE*** qui c'est l'appellation d'Altéra abréviation anglaise de *« **L**ogic **E**lement»* signifiant élément logique.

Les macro-cellules sur la périphérie sont appelées : ***IOB*** abréviation anglaise de « ***I**nput **O**utput **B**lock* », signifiant bloc logique d'entrées sorties.

L'ensemble des points de connexion est appelé ***PIP***, abréviation anglaise de « ***P**rogramme **I**nterconnect **P**oints* ».

La granularité des *FPGA* par les macro-cellules *CLB* nous permet d'implémenter des fonctions logiques « *combinatoires ou séquentielles* » complexes car chaque *CLB* est constitué d'une partie combinatoire et d'une partie séquentielle. Chaque fonction est décomposée en petites fonctions booliennes qui peuvent être contenues par de petites cellules Élémentaires SLICES. *Ces* dernières comportent des *LUT* pour la partie combinatoire et une ou des bascules (généralement de type *D*) pour la partie séquentielle [18].

Les architectures existantes peuvent être regroupées en trois grandes catégories suivant la manière dont les blocs logiques sont organisés comme le montre la figure suivante :

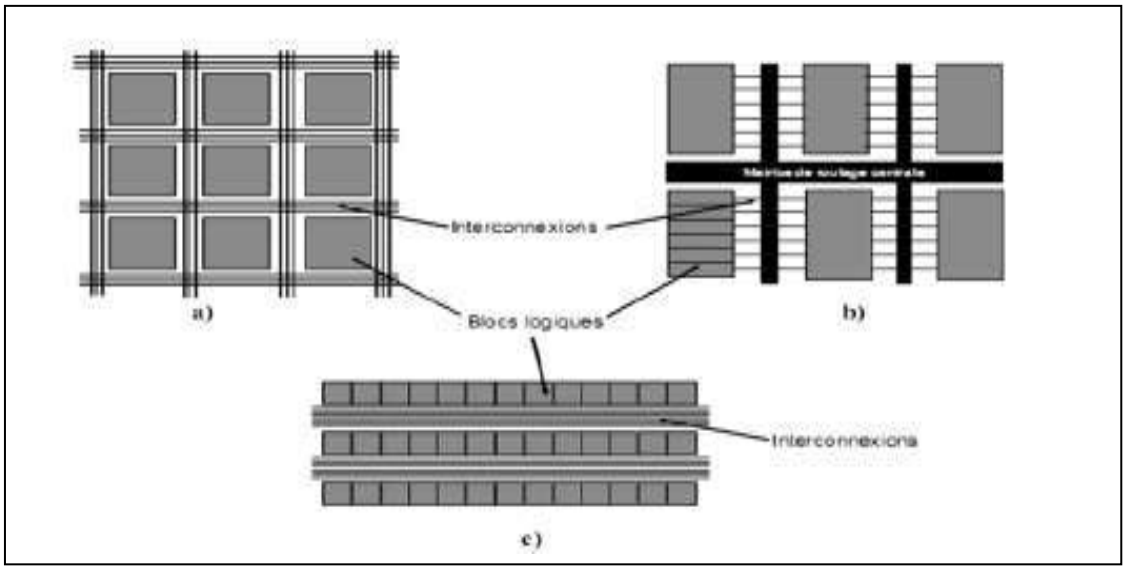


Figure3.20. *Différentes architectures des FPGA.*

3.4.9 Les deux grandes familles architecturales d'FPGA :

Les familles des *FPGA* peuvent se regroupées en deux groupes :

3.4.9.1 Les circuits FPGA à base de « LUT » (Look Up Tables) :

Les *LUT* (***L**ook **U**p **T**ables*) ressemblent aux tables de vérité des fonctions logiques et réalisables par des mémoires de type SRAM [24]. Aujourd'hui, la structure la plus utilisée est basée sur ce type (Look-Up Table) d'*FPGA*. Les possibilités offertes par les circuits programmables FPGA à SRAM permettent par ailleurs de mettre en œuvre le concept de prototypage (ou maquette) pour la vérification fonctionnelle de systèmes sur puce pour certaines applications. La fonction de la *LUT* est de stocker la table de vérité de la fonction combinatoire à implémenter [26] comme le montre la figure suivante :

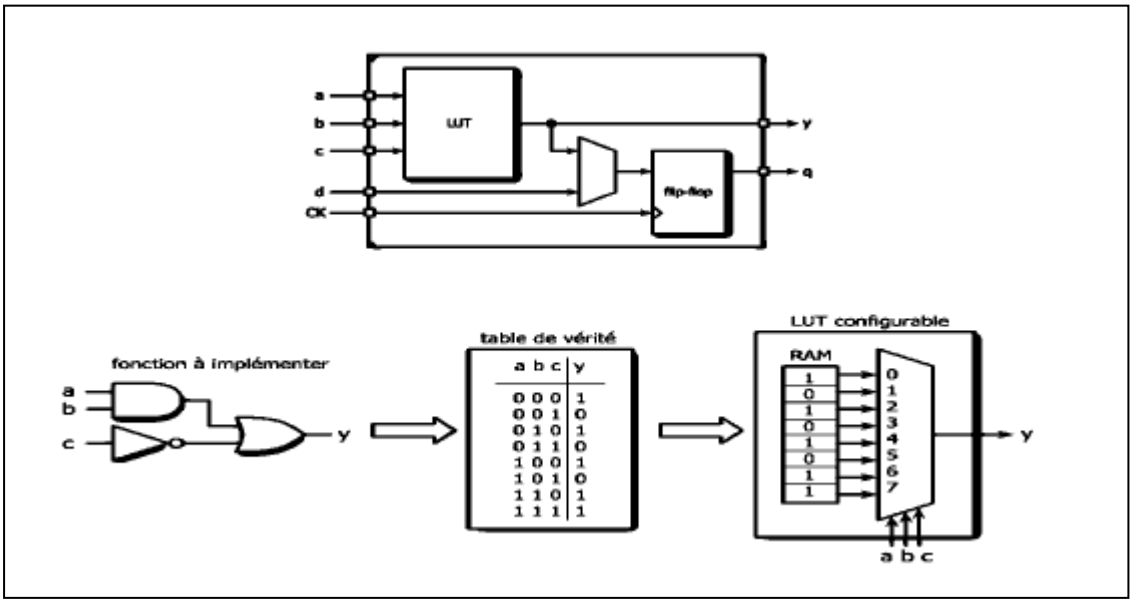
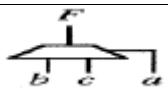


Figure 3.21. *Exemple d'implémentation sur LUT.*

3.4.9.2 Les circuits FPGA à base de multiplexeurs :

Les *FPGA* à base de multiplexeurs qui sont des microcellules a trois entrées capables chargés de réaliser la fonction suivante :

Tableau3.2. *La fonction logique réaliser par le multiplexeur.*

Equation logique	Symbole
F= (a AND b) OR (a And b)	

La figure 3.22 représente le schéma bloc de la réalisation des FPGA à base des MUX

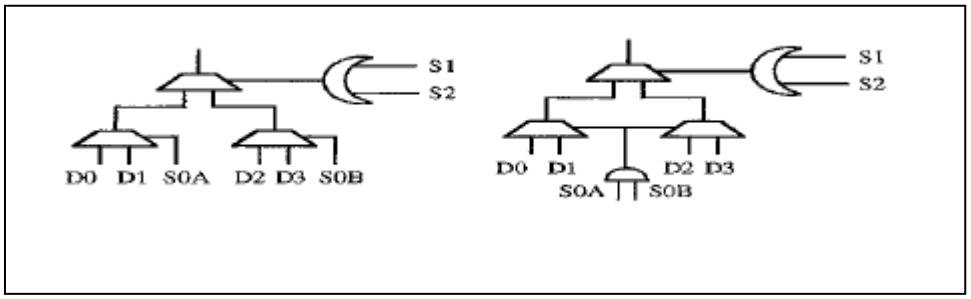


Figure3.22. *Exemple d'implémentation sur des multiplexeurs.*

3.4.10 Architecture multi-composant :

Dans un environnement multi-composant, plusieurs approches sont possibles pour un certain nombre d'*FPGA* qui admettent l'association et on trouve :

3.4.10.1 Association de plusieurs FPGA :

L'association de plusieurs *FPGA* prend différentes architectures suivant le besoin voici deux exemples d'association :

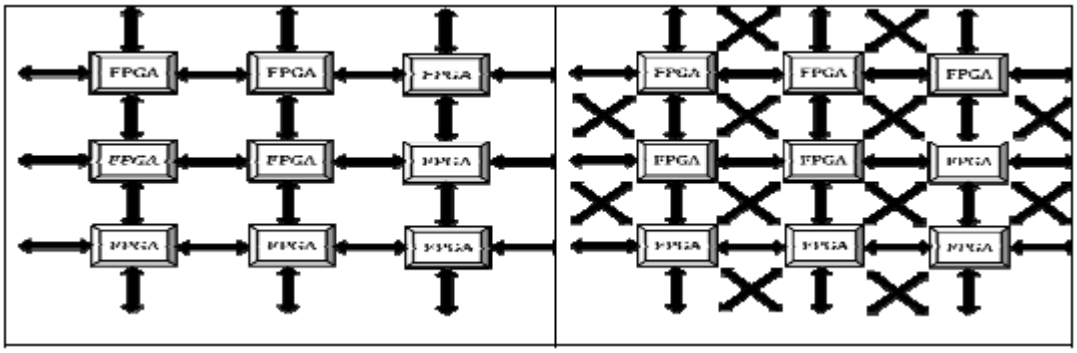


Figure3.23. *Exemples d'association entre FPGA.*

3.4.10.2Association d'un microprocesseur et d'un FPGA :

La combinaison entre un ***FPGA*** et un processeur est possible dans certains cas comme accélérateurs matériels où le système reconfigurable est directement couplé à un processeur ce qui constitue un *SOC***.** Le microcontrôleur ou le microprocesseur est généralement lehôte (organise, initialise, charge les programmes…) [16].

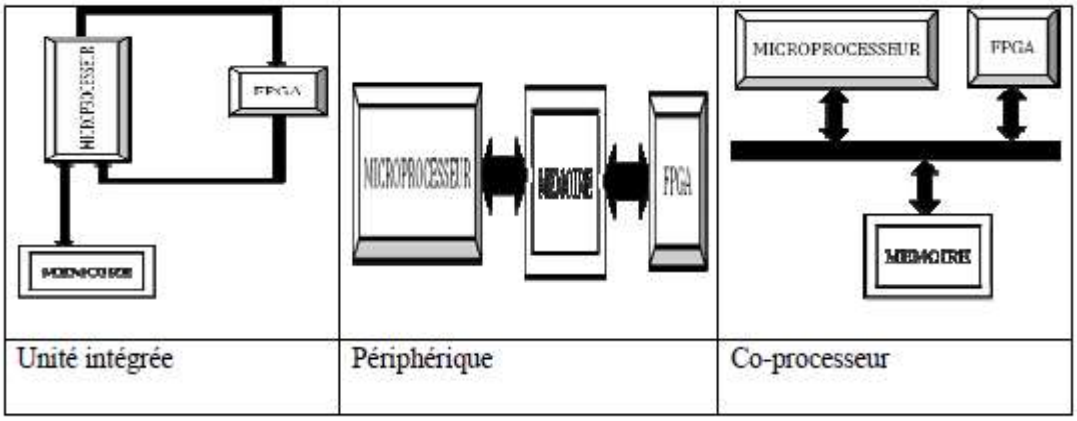


Figure 3.24. *Exemples d'association entre FPGA et Microprocesseur.*

3.5. Flux de conception des SoCs à base d'FPGA :

Le flux de conception comprend les étapes suivantes : entrée de conception, synthèse de conception, implémentation de conception et programmation de périphériques de la carte. La vérification de la conception, qui comprend à la fois la vérification fonctionnelle et la vérification du temps, prend place à différents points pendant le flux de conception.

La conception de circuit simple peut se faire par l'approche schématique mais dans les circuits complexes elle cède le champ de conception à l'approche textuelle.

La figure 3.25 représente un schéma simplifié des différentes étapes de conception.

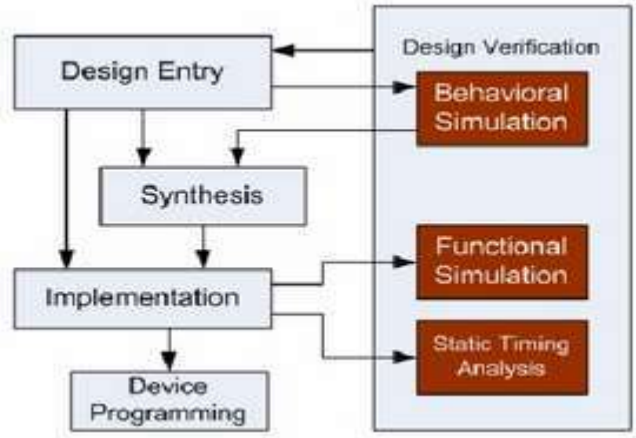


Figure3.25. *FPGA design flux.*

3.5.1 Méthodologie de conception :

Le flot de conception d'un système sur puce regroupe plusieurs niveaux d'abstraction. Dans chaque niveau, le concepteur s'intéresse à la résolution d'un problème. Les outils de *CAO* sont utilisés intensivement et assurent la transition entre les différents niveaux d'abstraction [16]. Nous pouvons traiter un système complexe par deux approches qui sont :

- **L**'approche dite « descendante » (ou « **top-down** » en anglais) :

Cela signifie de définir d'abord l'interface et les paramètres du système de premier niveau, avant d'identifier les sous-systèmes individuels ou les tâches fonctionnelles.
La fonctionnalité du sous-système et les performances requises, ainsi que les diverses interactions entre eux, seraient alors définies.
La sortie de cette étape est susceptible d'être une représentation abstraite des composants et des transactions. En fonction de la complexité de la conception, ces sous-systèmes peuvent être décomposés dans des niveaux inférieurs de hiérarchie [21].

- **L**'approche dite *« ascendante » (ou « **bottom-up** » en anglais).*

Le développement d'une application sur *FPGA* par des outils *CAO* suit l'enchainement des étapes suivantes :

1. Spécification du design :
   - **L**e nombre de broches d'entrée-sortie et leur localisation dans la puce *FPGA*.
   - **L**a spécification de la fréquence d'horloge du système.
   - **L**a spécification de la mémoire requise pour l'application.
2. Développement du design :

- **S**pécification de la méthodologie de design (Outil de développement utilisé).
- **L**a saisie du circuit Codage *RTL* (*VHDL, Verilog...*)
- **G**raphique *(Machine à états).*
- **S**aisie HDL *(**H**ardware **D**escription **L**anguage).*
- **L**a simulation (Pré et Post synthèse).

3. Synthèse :

La synthèse est le processus qui convertit la représentation du design à partir du code *HDL* fourni pour produire une représentation au niveau porte logique. Elle s'occupe de déterminer quelles sont les structures susceptibles de répondre au cahier des charges étudiées et de produire un code booléen unique sous forme d'un fichier.

4. Placement et routage :

A partir des fichiers de synthèse, l'outil de conception procède au placement et routage. Un algorithme de routage est sensé de faire l'aiguillage des données qu'il reçoit vers leurs destinations par action sur les noeuds de routage ce qui est équivalent a définir les chemins qui relient l'ensemble des ***CLB*** contenus dans la fonction désirée. Ces algorithmes de routage

sont différents d'un concepteur à un autre. Plusieurs traitements sont nécessaires pour obtenir un fichier de configuration :

- **Partitionnement *:*** Les équations logiques sont partitionnées en un autre ensemble équivalent d'équations. Chaque équation de ce nouvel ensemble peut être implantée dans un seul bloc logique du composant cible ***FPGA***.
- **Placement *:*** Des blocs logiques sont sélectionnés dans la matrice et affectés au calcul des nœuds du réseau booléen.
- **Routage *:*** Les ressources d'interconnexion sont affectées à la communication de l'état des nœuds du réseau vers les différents blocs logiques qui en ont besoin.
- **Génération des données numériques de configuration *:*** Les informations abstraites de routage, de placement et les équations implantées dans les blocs sont transformées en un ensemble de valeurs numériques, qui seront chargées sur le composant ***FPGA***.

5. Intégration et implémentation :

L'implémentation est la réalisation proprement dite qui consiste à mettre en œuvre l'algorithme sur l'architecture du circuit configurable cible, c'est-a-dire à compiler, charger, puis lancer l'exécution sur un ordinateur ou calculateur. C'est une étape de programmation physique et de tests électriques qui clôture la réalisation du circuit.

La figure suivante résume l'ensemble de ces étapes.

3.5.2 Le Co-design (conception HW/SW) :

Dans la méthodologie traditionnelle de conception de systèmes, les conceptions des parties logicielles et matérielles sont développées de manière indépendante et ce dès les premières étapes. Ces étapes demeurent indépendantes et ont peu d'interaction.

Cette approche restreint les possibilités d'exploration de différentes solutions où certaines fonctionnalités qui permettraient de migrer du logiciel vers le matériel ou vice-versa. Or les dernières avancées technologiques ont permis des développements de composants spécifiques (ASICs) pour un coût et dans un temps raisonnable. Ceci suggère une méthodologie de conception plus souple, où le logiciel et le matériel peuvent être conçus en interaction. Une telle approche doit permettre la réalisation de systèmes dédiés à des applications spécifiques - traitement du signal, télécommunications, où le choix d'implantation matériel/logiciel peut évoluer en fonction des besoins - certaines fonctions réalisées en logiciel au départ pouvant être intégrées au matériel par la suite - ce qui rend possible l'évolution des produits en fonction de la technologie (matérielle/logicielle) et par là même une arrivée plus rapide sur le

marché. Deux problèmes clés sont à aborder dans la co-spécification d'une part la spécification du système d'autre part le partage matériel/logiciel. Si l'on veut pouvoir spécifier sans a priori matériel ou logiciel, en prenant en compte le système dans son ensemble l'utilisation de spécifications formelles s'impose. L'étape de répartition logiciel/matériel consiste à déterminer les parties du système qui seront réalisées en matériel et celles qui seront réalisées avec du logiciel. [27]

A partir des spécifications, formelles ou informelles, ou d'un algorithme décrivant le comportement du système, il faut trouver la meilleure réalisation possible en termes de surface, de coût, et de respect des contraintes temporelles qui satisfont les spécifications initiales. Cette répartition est en général faite par le concepteur en fonction de certains critères et de certaines contraintes (vitesse, complexité, . . .).

3.5.2.1 Les classes de systèmes concernées par le co-design :

Le développement des systèmes électroniques composés d'une partie matérielle et d'une partie logicielle nécessite une compétence technique dans au moins 3 domaines, qui sont l'électronique analogique, l'électronique numérique et l'informatique. La nature spécifique du traitement à effectuer et le couplage du système avec son environnement nécessitent aussi des compétences complémentaires : en traitement de l'information (signal, image, parole...), en électronique de puissance lorsque l'environnement utilise des courants forts, en réseaux et télécommunications, etc.

Une analyse des types de systèmes conduit à la classification suivante : [27]

- Les systèmes typiquement électroniques qui impliquent essentiellement le développement de matériel. Ils ne font donc pas directement partie du domaine de l'activité de co-design même si l'apparition de composants matériels programmables, des langages de description de matériel (VHDL, Verilog) et des outils de synthèse tend à rendre de plus en plus floue la frontière entre matériel et logiciel.

- Les systèmes interactifs concernés par l'exploitation d'interfaces pour le dialogue homme-machine. Ces systèmes sont constitués principalement de logiciels (système d'information exploitant une base de données par exemple). Ils ne font donc pas partie du champ d'application de l'activité de co-design.

- Les systèmes de communications dominés par le transfert d'informations. Ces systèmes reçoivent, transforment et émettent des flots de messages. Ils sont représentatifs des systèmes pour lesquels les réalisations autrefois à dominante

matérielle ont progressivement évoluées vers un partage matériel/logiciel avec un accroissement de la partie logicielle car les microprocesseurs sont devenus de plus en plus puissants. Mais, une partie matérielle est pour ce type de systèmes indispensable pour respecter les débits élevés des protocoles de communications.

- Les systèmes de traitement concernés principalement par les traitements de toutes formes d'informations : signal, image, parole... Ces systèmes sont caractérisés par des techniques de conception orientées flot de données. Tout comme pour les systèmes de communications, les réalisations de ces systèmes étaient autrefois surtout matérielles et basées sur une partie opérative et une partie contrôle.
- Les systèmes de contrôle/commande dominés par des problèmes de suivi et de commande pour des applications incluant des procédés physiques en tous genres à piloter. Ils font partie d'un ensemble (système environnement) composé d'actionneurs qu'ils contrôlent en fonction des événements perçus par des capteurs.

3.5.2.2 Méthodologie pour le co-design :

L'activité de co-design est intégrée dans la démarche d'ingénierie système. Les spécifications de la partie relevant du co-design résultent de l'approche système qui consiste à la spécification, la conception fonctionnelle et le partitionnement au niveau système. A partir de ces spécifications, le concepteur doit définir l'architecture matérielle constituée de processeurs matériels (ASICs, FPGA, composants standards) et de processeurs logiciels (MPU, ASIP, DSP) et l'allocation des éléments de la solution fonctionnelle sur cette architecture : c'est la problématique communément appelée partitionnement matériel/logiciel. Le terme allocation correspond à la sélection d'une architecture et le terme partitionnement à la répartition des éléments de la description fonctionnelle sur l'architecture. La figure 3.26 représente le processus de co-design.

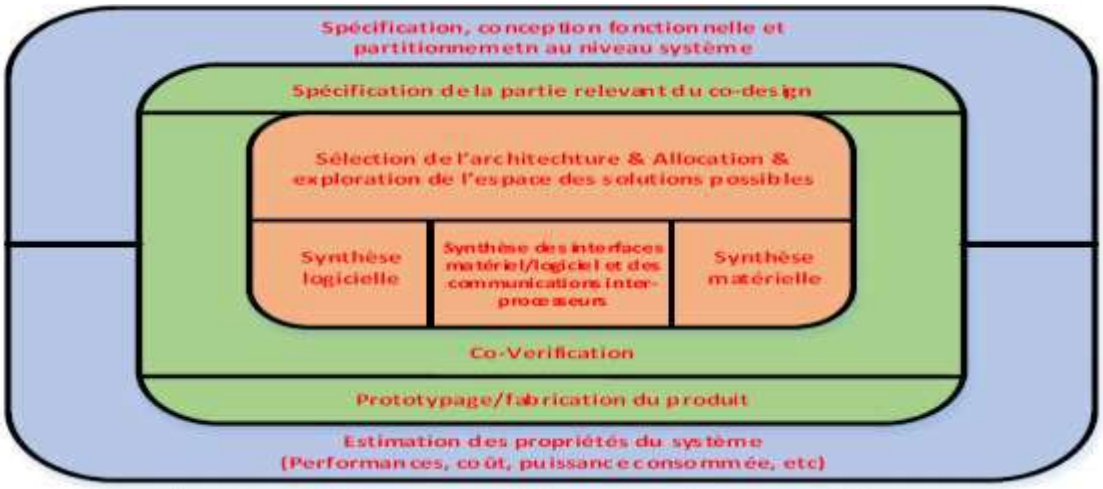


Figure 3.26. *Le processus de co-design.*

3.6 Notion du temps réel :

Généralement, ce terme exprime un mode de fonctionnement dans le processus d'acquisition et de traitement de données. Une première définition, plus générale, consiste qu'un système est dit temps réel lorsque l'information après acquisition et traitement reste encore pertinente. [27] Cela veut dire que dans le cas d'une information arrivant de façon périodique, les temps d'acquisition et de traitement doivent rester inférieurs à la période de rafraîchissement de cette information. Un temps maximum d'exécution est garanti et non pas un temps moyen [19]. Nous pouvons dire que le temps réel représente la disponibilité immédiate (à temps) d'informations pour l'utilisateur.

Une autre définition, spécialement pour les systèmes numériques, considère qu'un système temps réel est une association logiciel/matériel où le logiciel permet, entre autres, une gestion adéquate des ressources matérielles en vue de remplir certaines tâches ou fonctions dans des limites temporelles bien précises.

3.7 contribution des FPGAs à la surveillance des machines tournantes :

Sous l'impulsion de progrès rapide et extraordinaire du numérique ; l'amélioration de la qualité et des performances a toujours été une préoccupation constante chez les concepteurs de circuits numériques et c'est dans ce contexte que nous exploitons les *FPGA* afin de faire une contribution à l'amélioration de la surveillance et l'analyse vibratoire des machines en temps réel. Les contraintes majeures pour la surveillance des machines sont la satisfaction du compromis rapidité /précision d'une part et un taux de calculs élevé (traitement des signaux) d'autre part. Une approche efficace pour résoudre ce genre de problème est aujourd'hui disponible et concrétiser par ces circuits logiques FPGA. L'introduction des *FPGA* est un remède pour minimiser le coût d'achat des cartes acquisition qui sont figées pour des applications limitées à cause de ses architectures rigides.

3.8 Conclusion :

Les cartes FPGA représentes le futur des PSOCs et donnent au chercheur dans les différentes disciplines scientifiques une diversité de solution pour le développement des nouvelles technologies d'une part et pour ceux qui travaillent sur le développement des circuits numériques pour augmenter les performances des FPGAs et essaient de réduire ces inconvénients surtout la consommation d'énergie et le temps de réponse.

La technologie FPGA s'inscrit au sommet de l'évolution des composants logiques et le besoin croissant de composants plus performants, plus économiques et disponibles en grandes quantités et les grands axes du progrès qui sont disponibles dans les FPGA.

Les FPGA ouvrent de grande perspective en matière de contrôle en temps réel. La réalisation d'un système de contrôle en temps réel nécessite aussi une bonne maîtrise des outils fournis par la théorie de l'automatique lors de la phase de modélisation et de simulation, ainsi qu'une bonne maîtrise de l'informatique à temps réel lors de la phase d'implantation, l'ensembles de ces critères est appliqué pour l'acquisition et analyse des signaux vibratoires en temps réel sur un banc d'essai qui est la cible d'application des FPGA à nôtre étude.

4.1 Introduction :

Les gens spécialistes dans le domaine de traitement des signaux issues d'une machine tournante, cherchent la bonne méthode pour traiter ces signaux afin d'extraire les informations qui peuvent conduire à la détection d'un défaut vibratoire sur la machine.

Les méthodes utilisées pour le diagnostic se différent de côté des techniques utilisées pour l'analyse d'une part, par exemple on trouve des techniques basés sur l'analyse du courant statorique et d'autre techniques basés sur le calcule de FFT et du matériel utilisé pour l'analyse d'une autre part.

Les travaux réalisés dans notre étude reposent sur une technique de diagnostic basé sur l'analyse du signal vibratoire par le calcul de la transformée de Fourier rapide à l'aide d'une carte FPGA programmée pour fonctionnée comme une carte d'acquisition, cette approche est très prometteuse, vu que ses principaux atouts résident dans l'instrumentation employée, la facilité de sa mise en œuvre ainsi que la richesse d'information qu'elle procure sur l'état de la machine tournante.

4 .2 Etude expérimental :

L'étude expérimentale vise à mettre en évidence l'effet de l'échantillonnage sur la qualité de représentation des spectres. Cette étude repose sur un ensemble de mesures prélevées par des capteurs Mems (ADXL345) fixés sur les paliers fixes du banc d'essai qui est réalisé au sein de laboratoire de conception mécanique de l'université de Médéa par [12] promotion 2012/2013.

4.2.1 Outils d'acquisition et de mesure :

L'opération d'acquisition des signaux vibratoires est assurée par un système embarquée sur une carte de développement (Zybo Z-7010) et associée avec des accéléromètres Mems fixés au niveau des paliers l'ensemble est piloter par un programme en langage C pour le calcul de FFT.

4.2.1.1 L'accéléromètre à électronique intégrée ADXL 345 :

a. Description du capteur :

ADXL 345 s'agit d'un accéléromètre à électronique intégrée à trois axes (X, Y, Z) de haute précision qui convient parfaitement aux applications des périphériques mobiles grâce à ses caractéristiques dimensionnelles car il est très petit, mince et léger ce qui facilite son emplacement au niveau des machines où l'accès au organes est difficile

Ce capteur offre une haute résolution de mesure (résolution maximale de 3.9 mg, 13 bits) et une large plage de mesure jusqu'à ± 16g. Parmi les fonctions réaliser par ce capteur on trouve :

- Surveillance de l'activité / inactivité.
- Détection de prise simple / double.
- Détection de chute libre.

Ces fonctions peuvent être mappées sur l'une des deux broches de sortie d'interruption INT1 et INT2.

b. Caractéristiques du capteur :

Le capteur ADXL 345 possède 8 broches : GND, Vcc, INT1, INT2, CS, SD0, SDA, SCL comme montre la figure 4.1

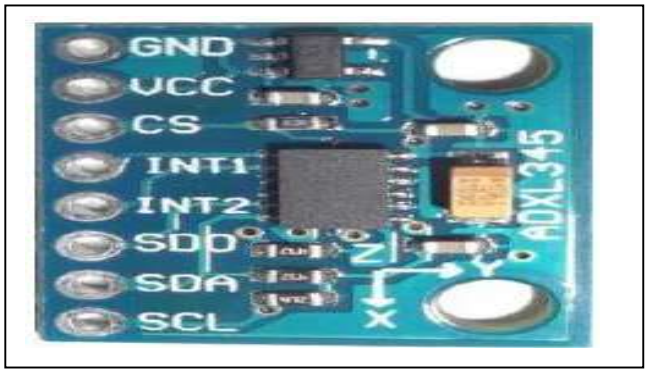


Figure 4.1. *Accéléromètre à trois axes ADXL345.*

L'ADXL345 est fourni dans un petit, mince, 3 mm × 5 mm × 1 mm, 14-plomb, emballage en plastique, ce capteur est caractérisé par :

- Puissance ultralégère : aussi bas que 23 μA en mode mesure.
- Résolution fixe 10 bits Résolution complète, résolution jusqu'à 13 bits à ± 16 g.
- Plage de tension d'alimentation : 2,0 V à 3,6 V
- Plage de tension E / S : 1,7 V à VS.
- Interfaces numériques SPI (3 et 4 fils) et I2C.

c. Principe de fonctionnement :

Le capteur est une structure micromachine en poly silicium construit sur le dessus d'une plaquette de silicium. Les ressorts en poly silicium suspendent la structure sur la surface de la plaquette et fournir une résistance Contre les forces dues à l'accélération appliquée. La déformation de la structure est mesurée à l'aide de condensateurs différentiels qui se composent de plaques et de plaques fixes indépendantes fixées à la masse en mouvement. L'accélération

dévie la masse et les déséquilibres. Il mesure à la fois l'accélération dynamique résultant de mouvement ou de choc et l'accélération statique, comme la gravité, ce qui permet d'utiliser le dispositif comme capteur d'inclinaison. (Pour plus de détails voir annexe **I**)

4.2.1.2 La carte de développement Zybo Z-7010 :

a. Description de la carte :

La carte ZYBO (Zynq Board) de Digilent est une plateforme de développement avec circuit numérique et logiciel intégré, riche en fonctionnalités, prête à l'utilisation cette gamme conçue autour du plus petit membre de la gamme Xilinx Zynq-7000, le Z-7010.

Le Z-7010 est basé sur l'architecture AP SoC (All Programmable System-on-Chip) de Xilinx, comprenant un processeur ARM Cortex-A9 dual-core étroitement intégré avec un circuit logique programmable FPGA (Field Programmable Gate Array) de la série 7 de Xilinx. Les mémoires intégrées, les entrées et sorties vidéo et audio, l'interface USB double rôle et Ethernet, ainsi que l'emplacement SD simplifient au maximum la phase de conception sans matériel supplémentaire. La carte ZYBO est compatible avec la nouvelle solution haute performance Vivado Design Suite de Xilinx, ainsi que le jeu d'outils ISE/EDK.

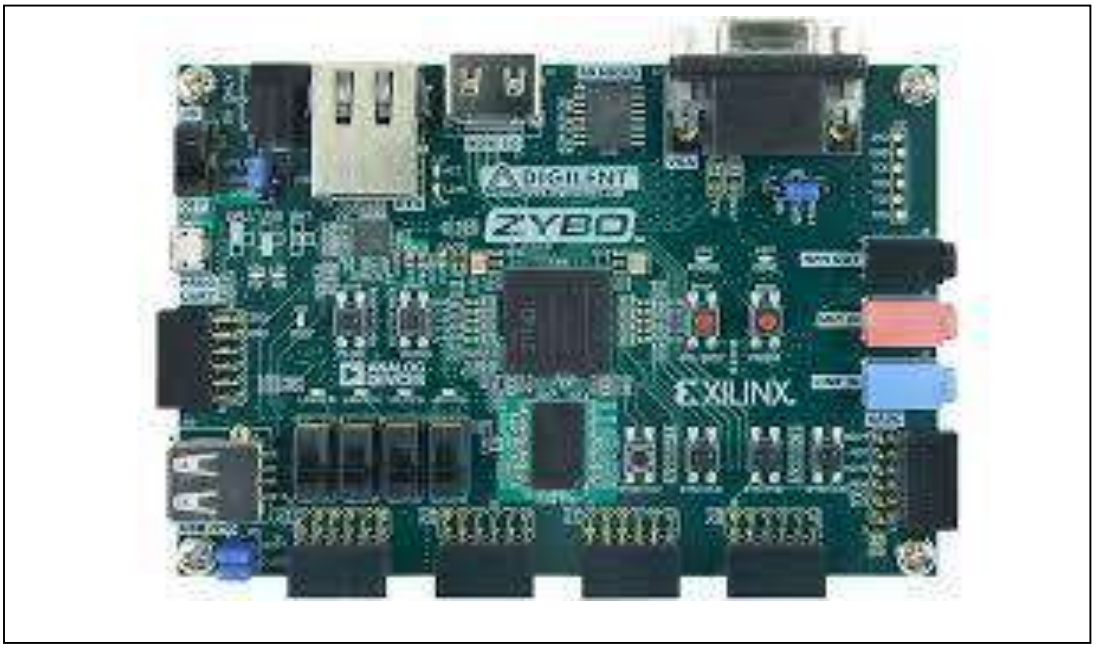


Figure 4.2. *La carte de développement Zybo Z-7010.*

b. Principe de fonctionnement et principaux caractéristiques :

La carte Z-7010 Elle possède un processeur Cortex-A9 dual-core 650 Mhz et un contrôleur de mémoire DDR3 à 8 canaux DMA, deux contrôleurs périphériques le 1er à bande passante élevée : 1 G Ethernet, USB 2.0, SDIO et le 2e à faible bande passante : SPI, UART, I²C. avec une logique reprogrammable équivalente à FPGA Artix-7 (28 K cellules logiques, 240 Ko de RAM bloc, 80 tranches DSP, Convertisseur analogique-numérique sur puce (XADC), deux canaux, 12 bits, 1 MSPS). (Pour plus d'information voir annexe **II**)

4.2.2 La technologie Xilinx AP :

4.2.2.1 Vivado Hlx :

a. Présentation :

Vivado est un logiciel proposé par la société Xilinx, permettant la gestion complète d'un flot de conception FPGA. Ce logiciel permet de faire une saisie graphique ou une saisie texte (description VHDL) d'en réaliser une simulation, une synthèse et une implémentation sur cible reprogrammable.

b. Méthodologie de création d'un projet :

En ce qui suit un tutorial des principales fonctionnalités nécessaires à la création d'un projet, son analyse et en fin son implémentation sur l'FPGA. Ce tutorial est construit avec des tables explicatives contenant des captures d'écran ainsi que des instructions à suivre.

- Lancer Vivado par double clic sur l'icône raccourcie de vivado sur le bureau. 

- Lorsque Vivado est chargée, la fenêtre (figure4.3) est affichée.

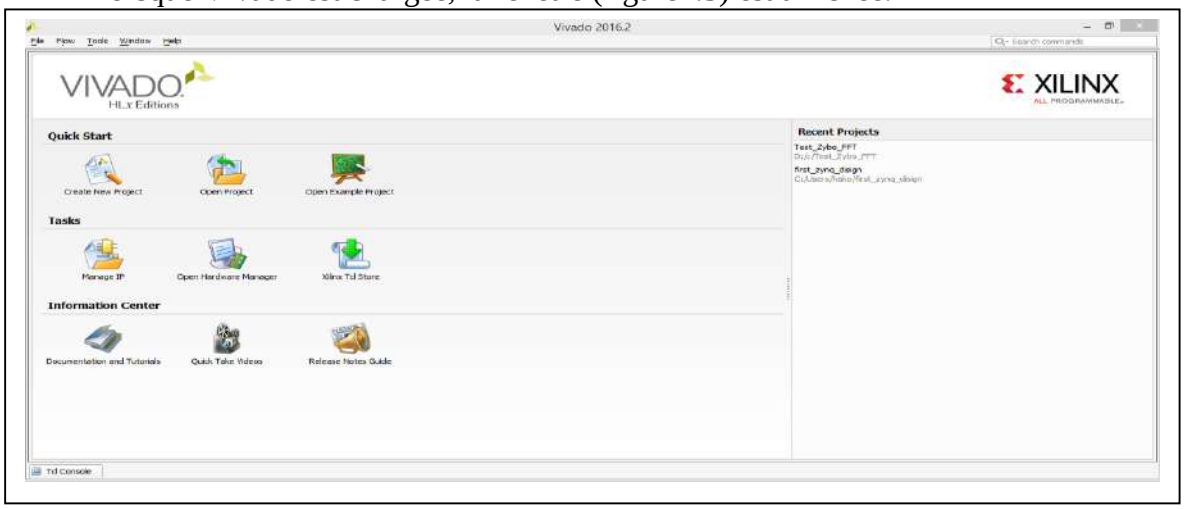


Figure4.3. *Fenêtre de logiciel Vivado Hlx version 2016.2 De Xilinx.*

- Sélectionnez l'option create new project et l'assistant nouveau projet s'ouvrira, comme montre la figure 4.4 , puis on clique sur Next.

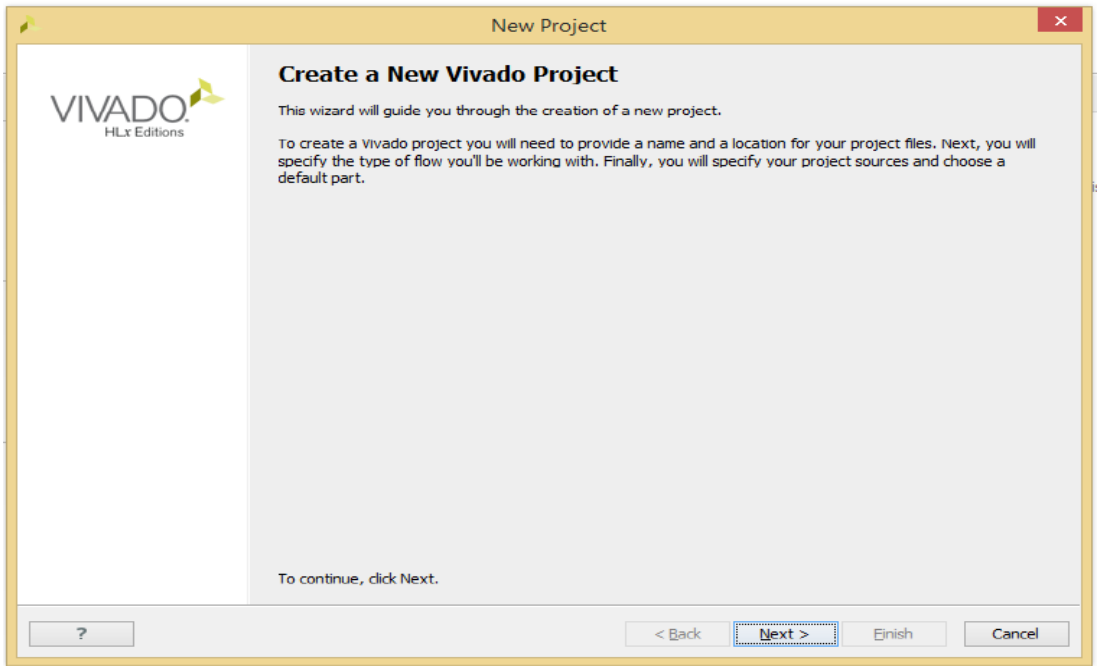


Figure 4.4. *Boite de dialogue nouveau projet*

- La boite de dialogue qui sera afficher après le clic sur next permis de donner le nom et l'emplacement du projet figure 4.5.

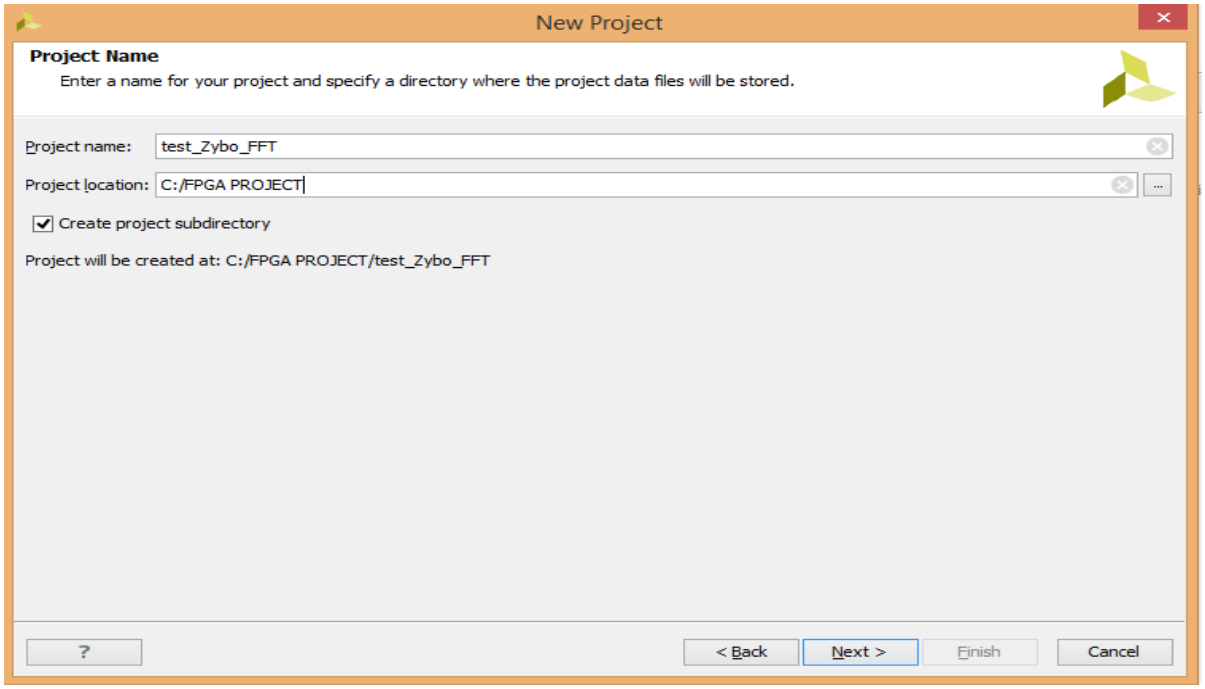


Figure 4.5. *Nomination et emplacement du projet.*

- En cliquant sur **Next** un répertoire nommé **FPGA PROJECT** sera créé sur le lecteur C.
- Sur la boite de dialogue **Project type** Figure 4.6, on sélectionne RTL project.

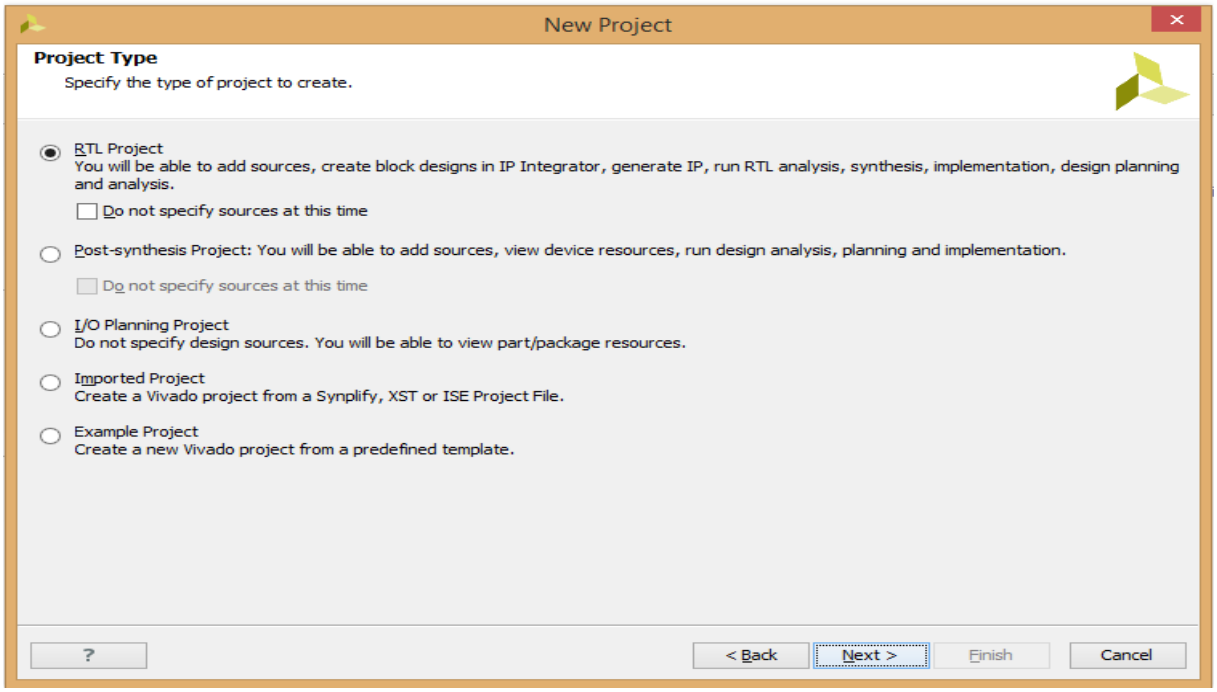


Figure 4.6. *Boite de dialogue Project type.*

- En cliquant sur **Next** une autre boite dialogue **Add sources** est affichée. On sélectionne VHDL comme langage cible figure 4 puis on clique sur le bouton **Next** .

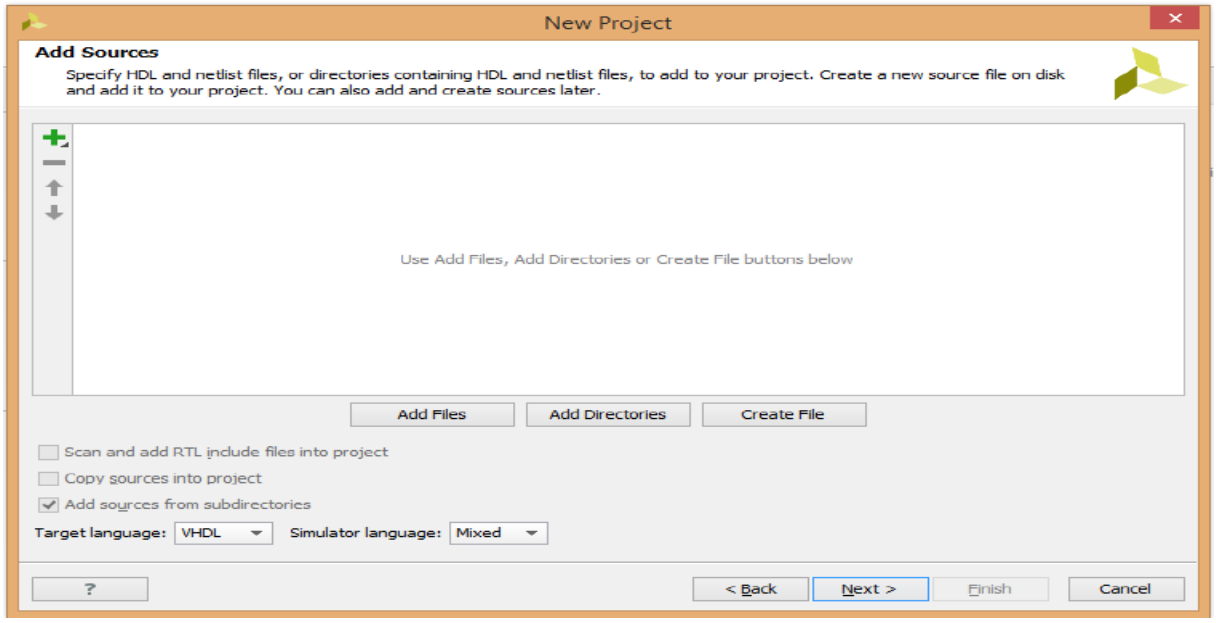


Figure 4.7. *Boite de dialogue Add sources.*

- Le dialogue Ajouter un IP existant (optionnel) s'ouvrira. Si les sources de propriété intellectuelle existantes devaient être incluses dans le projet, elles pourraient être ajoutées ici. Comme nous n'avons aucune adresse IP existante, on clique sur **Next**.
- La boîte de dialogue Ajouter des contraintes (facultatif) s'ouvrira. C'est l'étape où des fichiers de contraintes physiques ou temporelles pourraient être ajoutés au projet. Comme nous n'avons pas de fichiers de contraintes à ajouter, on clique sur **Next**.
- À partir de la boite de dialogue default part, on sélectionne Boards dans la case Spécifier et, ZedBoard Zynq Evaluation and Development Kit à partir de la liste Nom d'affichage et Tous de la liste Rev Revue, comme indiqué dans la Figure 4.8. Sélectionnez la révision appropriée pour la carte (dans ce cas, Rev. d a été sélectionné) puis on clique sur **Next**.

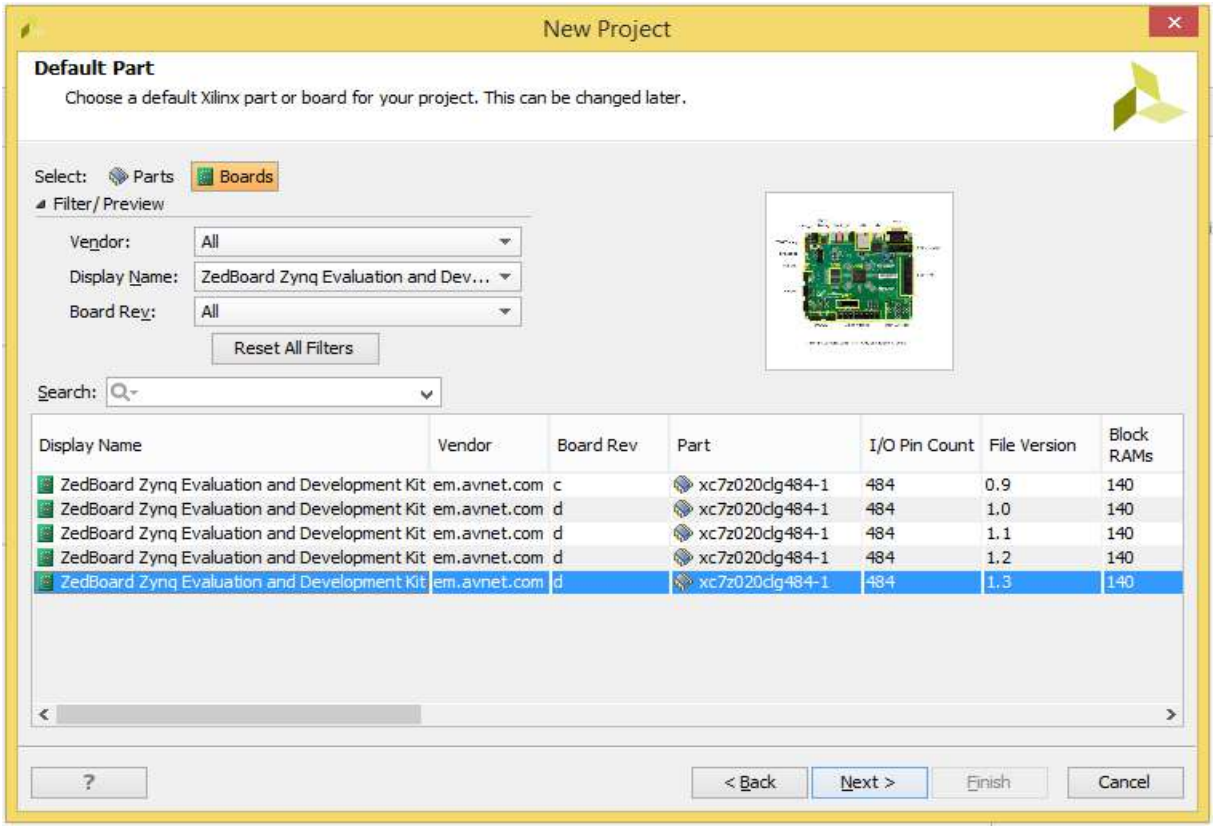


Figure 4.8. *Boite de dialogue optionnel Default Part.*

- Dans la boite de dialogue **New Project Summary**, on vérifie les options spécifiées, puis on clique sur **Finish** pour créer le projet. La figure 4. Montre l'environnement de travail Vivado Hlx. (Pour plus de détails sur le l'environnement de travail Vivado Hlx et le logiciel en général voir annexe **III**).

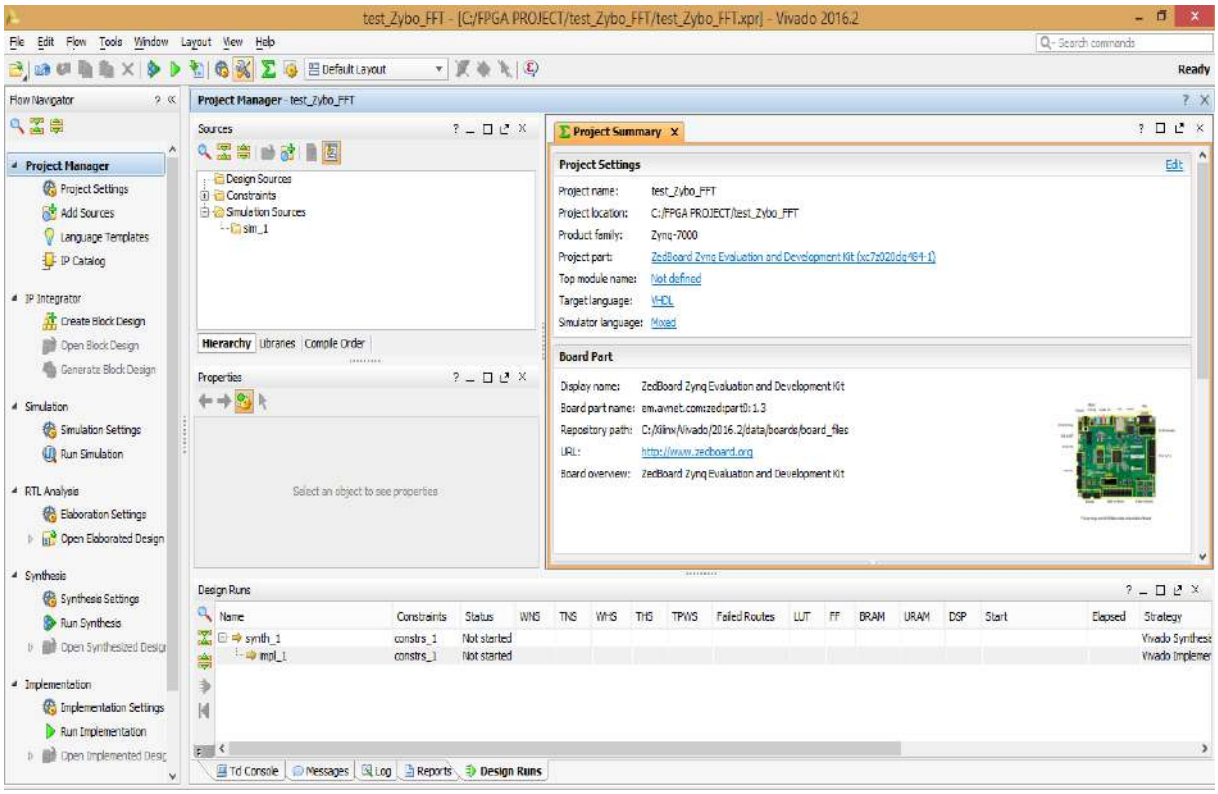


Figure 4.9. *Environnement de travail Vivado Hlx*

Le logiciel Vivado dispose d'une documentation PDF, pour guider l'utilisateur lors de la réalisation du design. L'affichage de la documentation peut être filtré en fonction de la tâche de conception

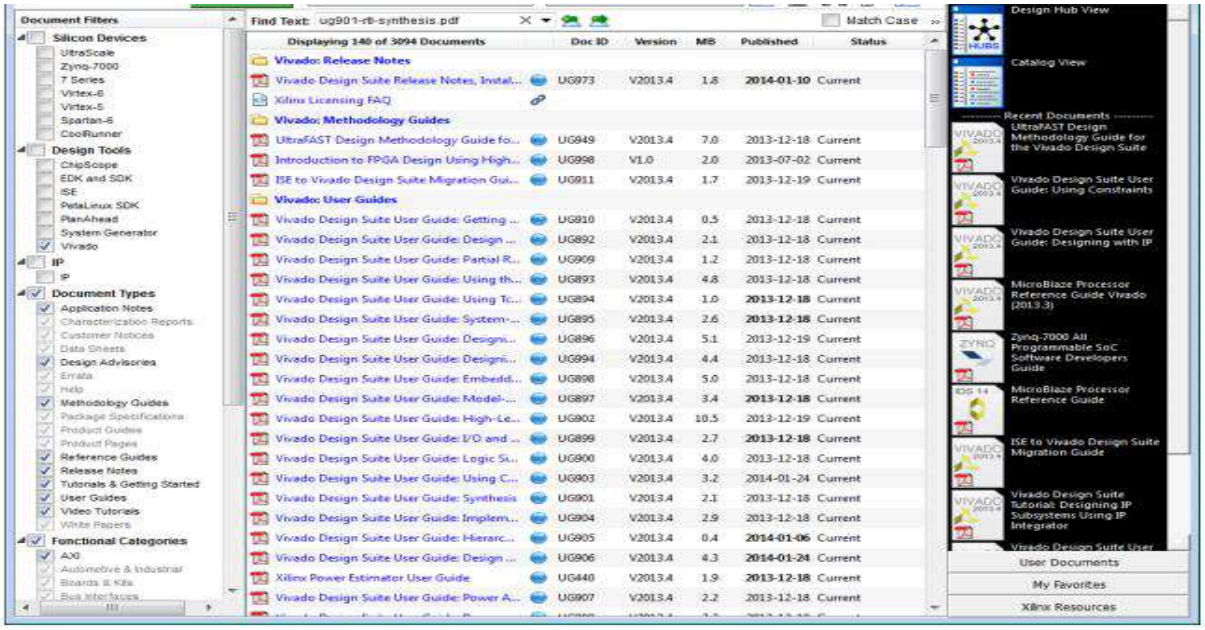


Figure 4.10. *Documentation du guide d'utilisation Xilinx.*

4.2.3 Conception du design :

Nous avons créé notre projet Test_Zybo_FFT sur Vivado IDE, nous pouvons passer à la conception de l'architecture. Pour cela nous avons introduit un schéma synoptique pour bien expliquer le fonctionnement de l'architecture.

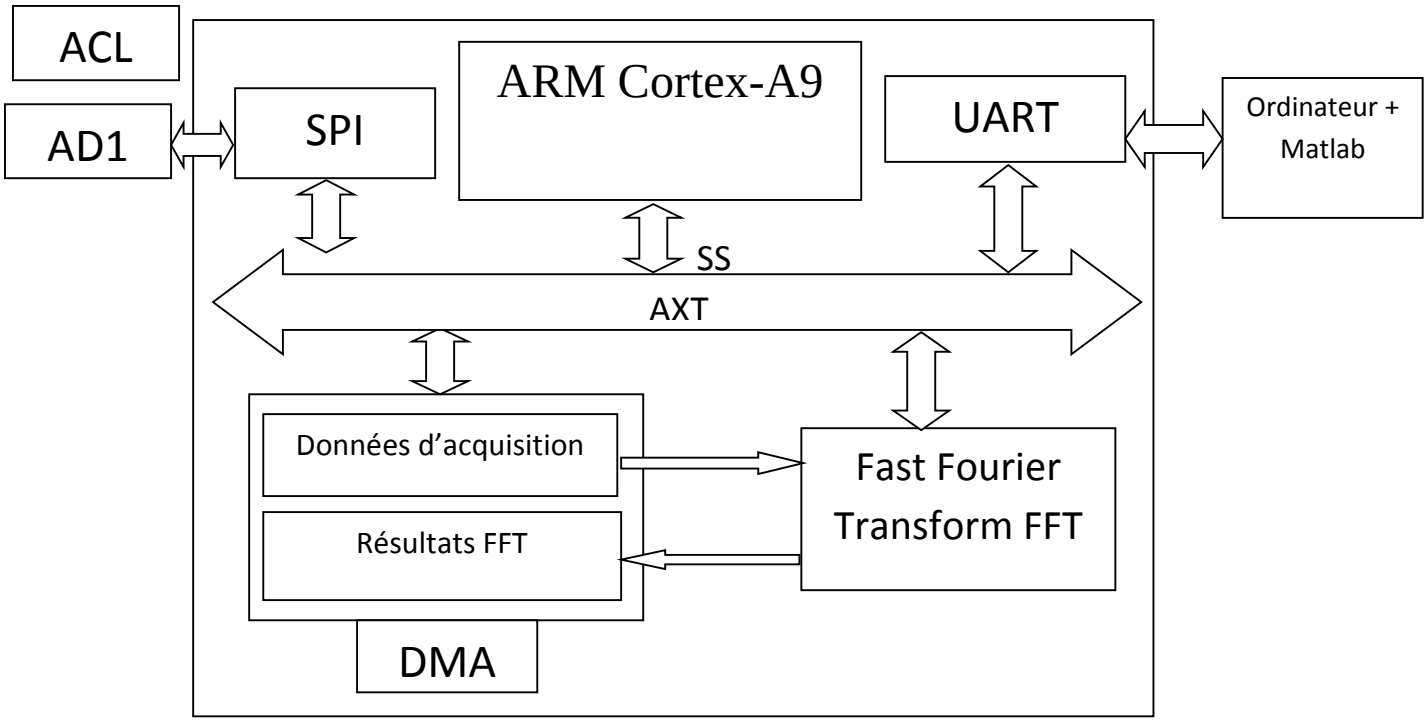


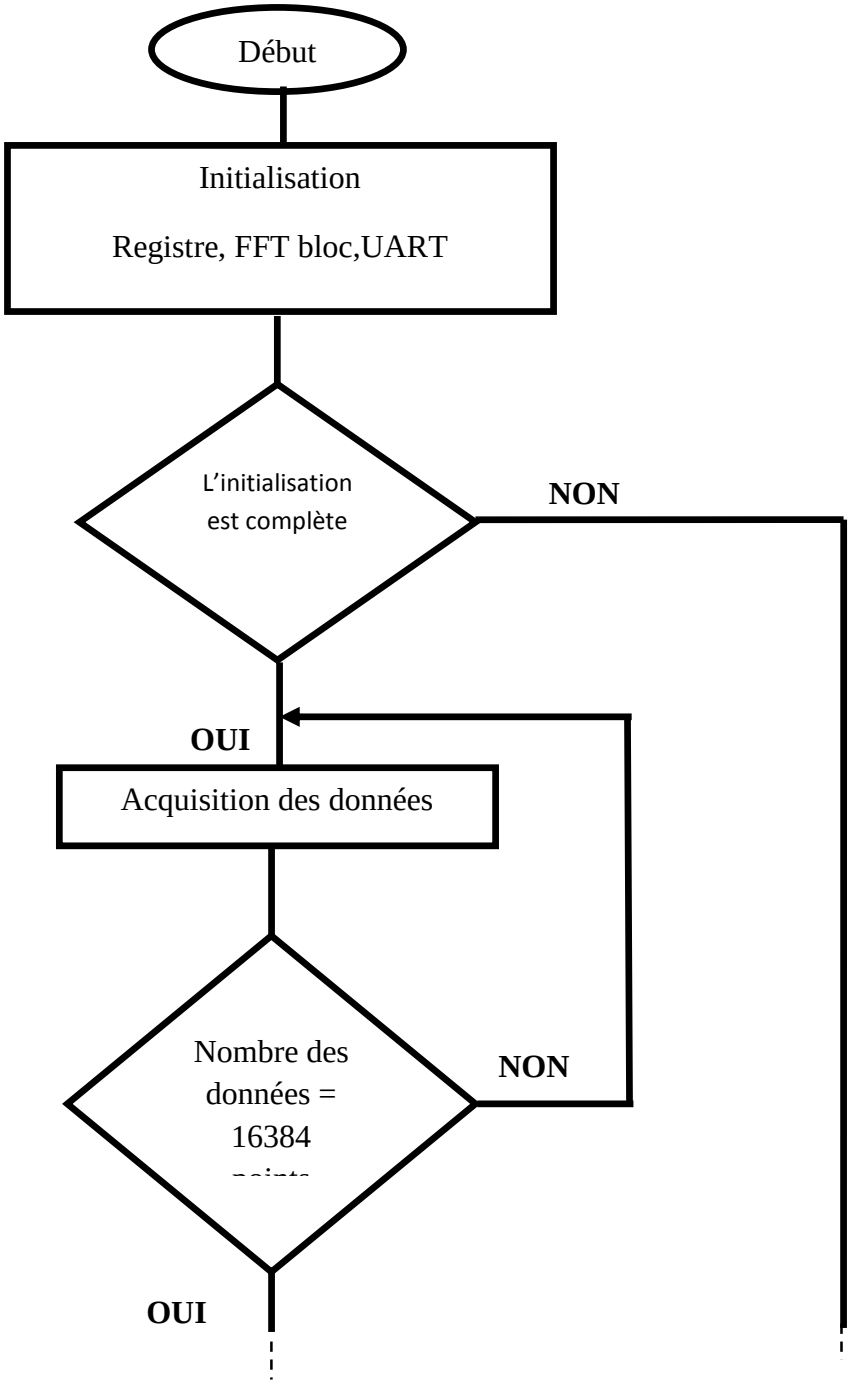
Figure 4.11. *Schéma synoptique de l'architecture intégrée sur la carte.*

Les éléments de la carte d'acquisition communiquent selon un schéma maître-esclaves, où le maître (le processeur ARM Cortex-A9) contrôle la communication entre les différents blocs. Plusieurs esclaves sont coexistés sur le bus AXT (SPI, UART, DMA, FFT) dans ce cas, la sélection du destinataire se fait par une ligne dédiée entre le maître et l'esclave appelée *Slave Select (SS)*. Interface série (SPI) qui est un bus d'interface utilisée pour envoyer les données entre le processeur ARM et le capteur ACL ou AD1. Le processeur donne l'ordre au DMA (Direct Access Memory) pour enregistrer les données d'acquisition, puis les transférer par la suite au bloc FFT pour calculer la transformée de fourrier discrète, une fois le calcule est terminé les résultats de FFT sont enregistrés sur la DMA. Pour visualiser les résultats sur ordinateur nous avons utilisé l'interface série UART (Universal Asynchronous Receiver Transmitter) qui est un bloc responsable de la mise en œuvre de la communication en série, cette dernière agit comme un intermédiaire entre les interfaces parallèles de l'ordinateur et les interfaces séries de la carte. (Pour plus de détails sur l'architecture voire l'annexe IV)

4.2.4 Ecriture du programme C pour calculer FFT :

Le programme utilisé pour le calcul de FFT est écrit en langage C, et pour faciliter la compréhension du programme nous avons utilisé une approche de description basé sur un organigramme.

Remarque : Les séquence mentionnées dans l'organigramme de la figure ci-dessous sont les plus significatifs pour comprendre la succession des instructions du programme, car il contient des boucles imbriquées.



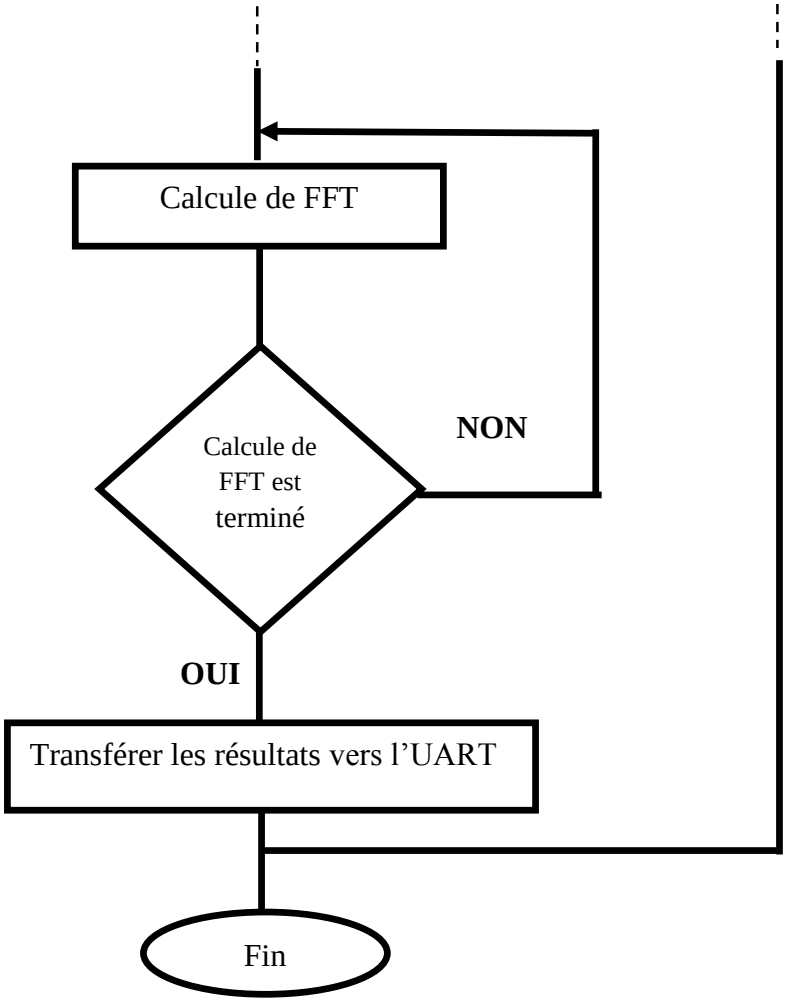


Figure 4.12. *L'organigramme du calcule FFT.*

4.2.5 validation de la carte :

Avant faire l'acquisition des données sur le banc d'essai nous avons validé la carte par l'acquisition de quelques signaux usuels (sinusoïdale, carré et triangulaire) dont FFT est connue

4.2.5.1 Procédure de validation de la carte d'acquisition :

Les signaux utilisés pour valider la carte sont générés par The Analog Discovery de Digilent, qui est un instrument USB polyvalent et puissant, permet de mesurer, visualiser, analyser, enregistrer et contrôler des combinés analogiques et numériques Circuits de signaux de toutes sortes. Il remplace un certain nombre d'équipements de test beaucoup plus coûteux et utilise le logiciel waveforms comme interface d'affichage et de contrôle.

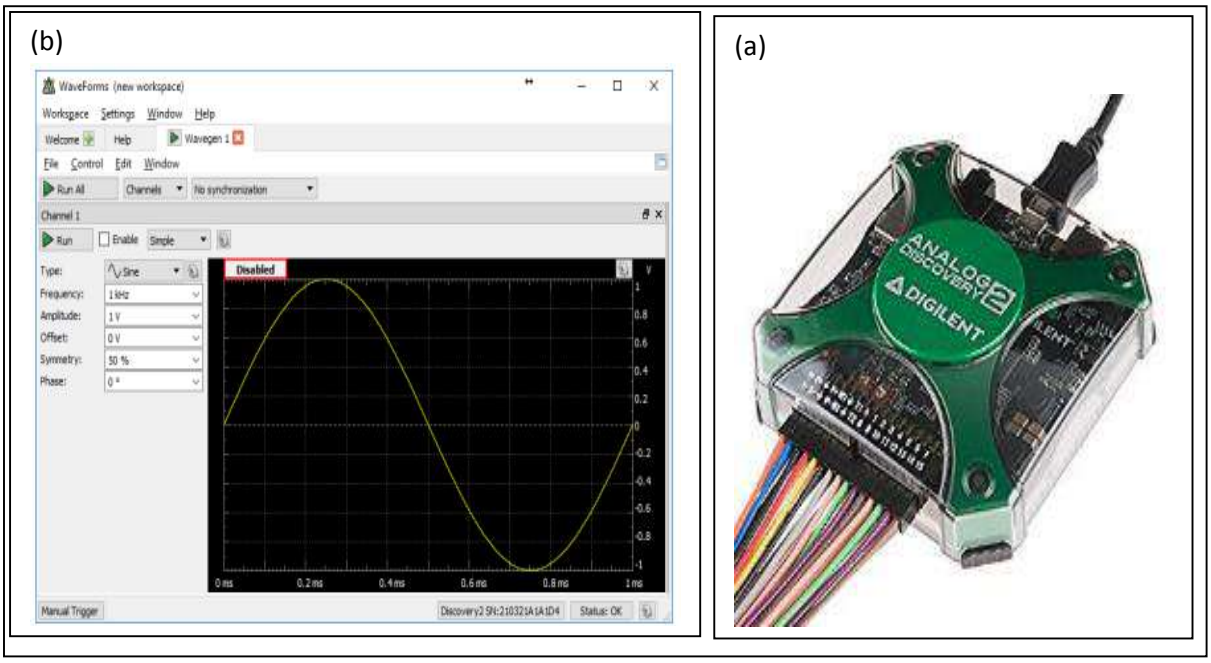


Figure 4.13. (a) *Instrument analog discovery 2,* (b) *Visualisation d'un signal sinusoïdale généré par discovery sur waveforms.*

Une fois les signaux sont générés on utilise le convertisseur analogique numérique AD1 pour qu'on puisse calculé FFT par la carte d'acquisition. Les résultats d'acquisition seront enregistrés dans un fichier pour les tracer avec Matlab. Les figures ci-dessous montre les résultats d'acquisition sur 1024 et 16384 points.

- Résultats d'acquisition sur 1024 points et 500 Hz :

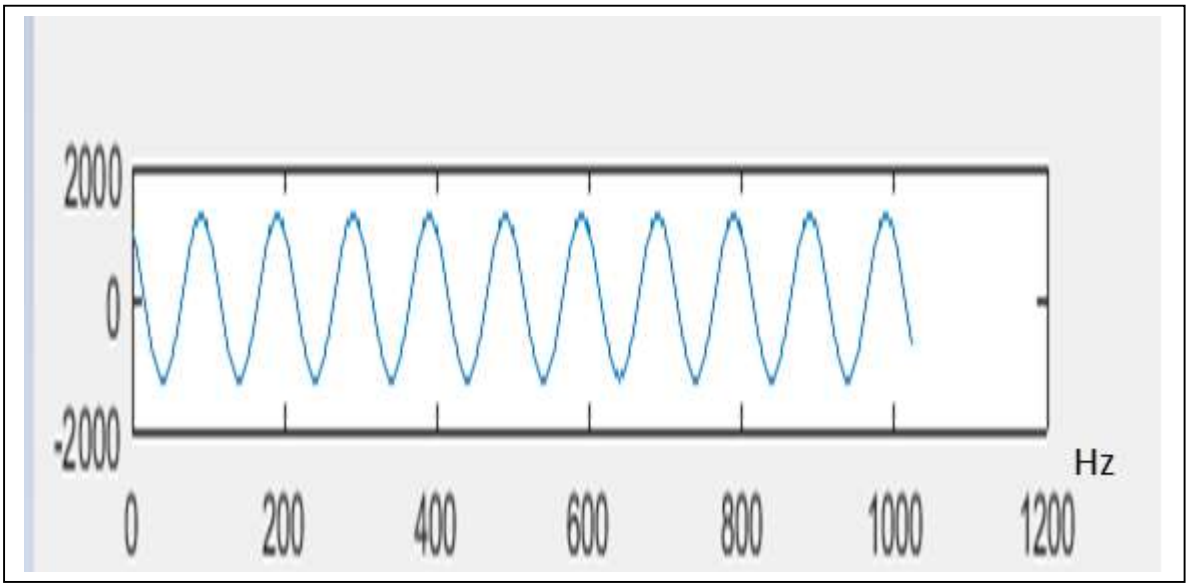


Figure 4.14. *Signal sinusoïdale de fréquence 500Hz.*

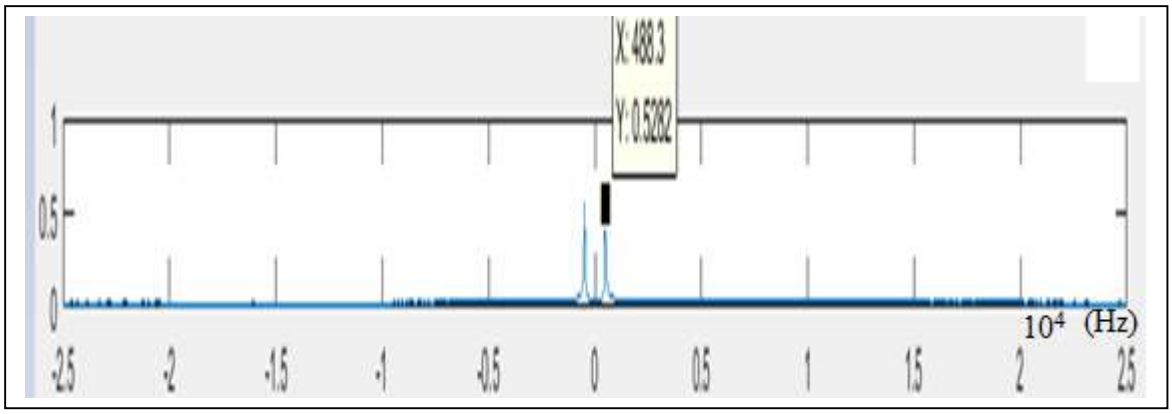


Figure 4.15. *FFT du signal sinusoïdal calculer par la carte d'acquisition sur 1024 points.*

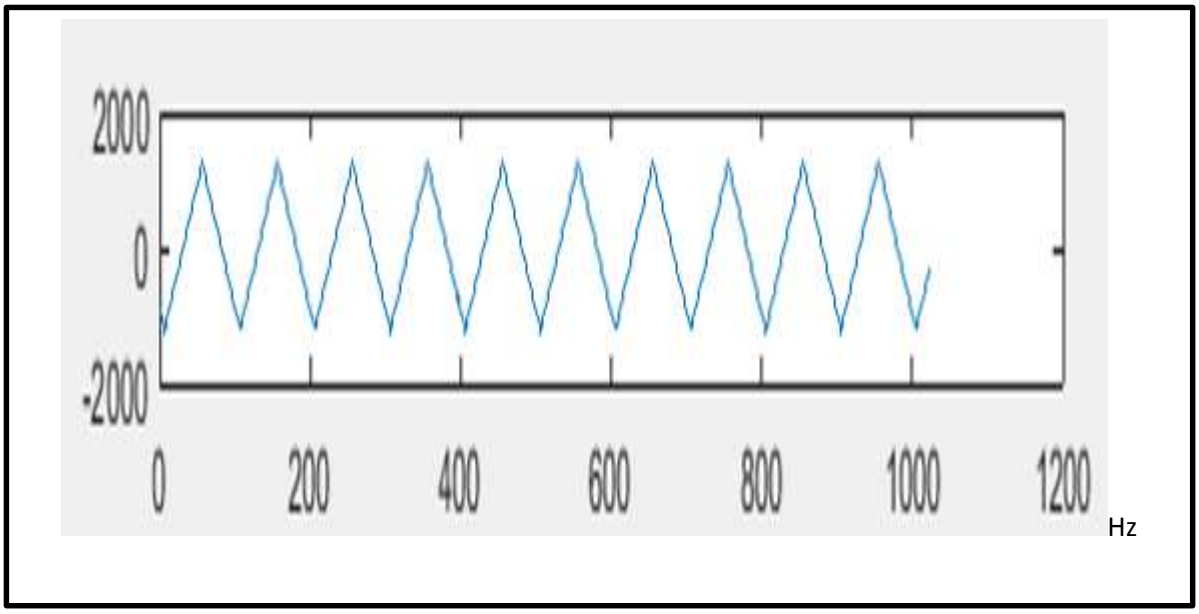


Figure 4.16. *Signal triangulaire de fréquence 500Hz.*

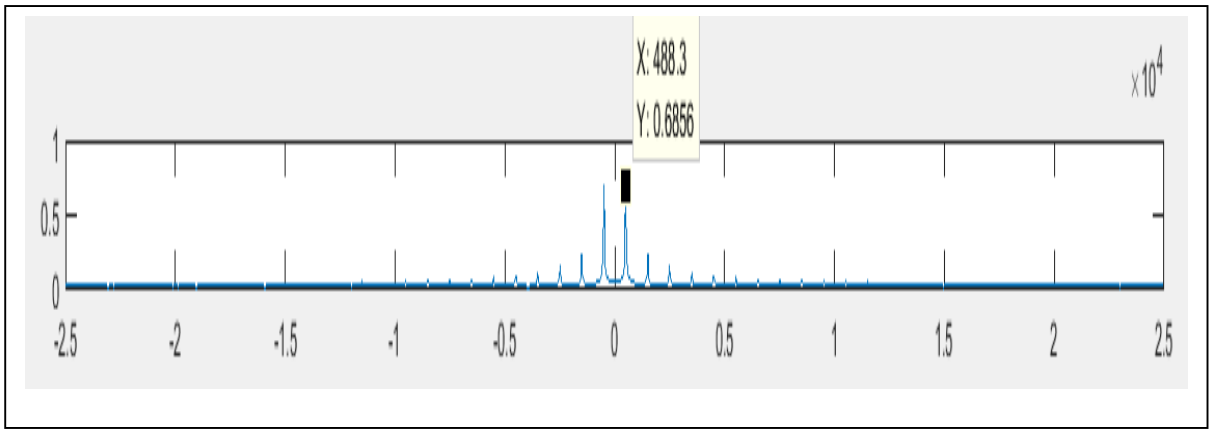


Figure 4.17. *FFT du signal triangulaire calculer par la carte d'acquisition sur 1024 points.*

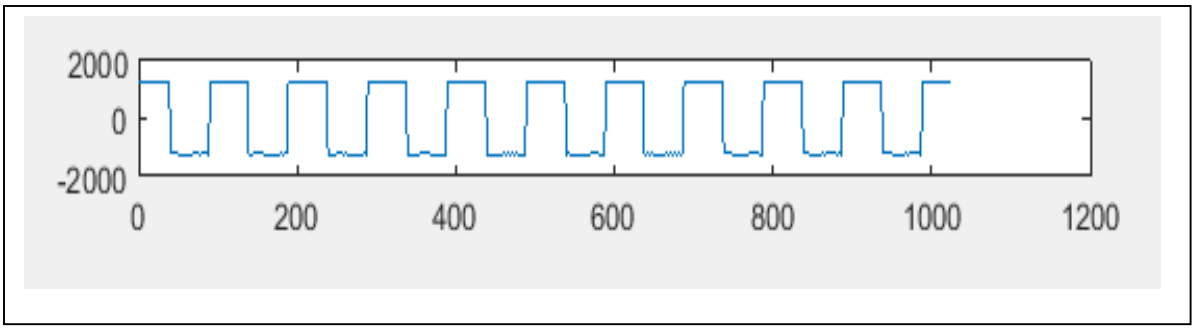


Figure 4.18. *Signal rectangulaire de fréquence 500Hz.*

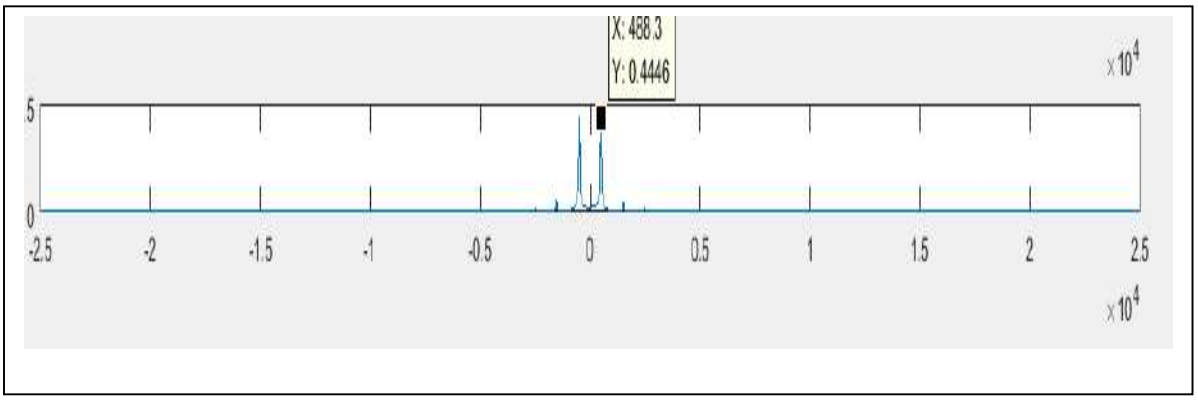


Figure 4.19. *FFT du signal rectangulaire calculer par la carte d'acquisition sur 1024 points.*

- Résultats d'acquisition sur 16384 points et 500 Hz :

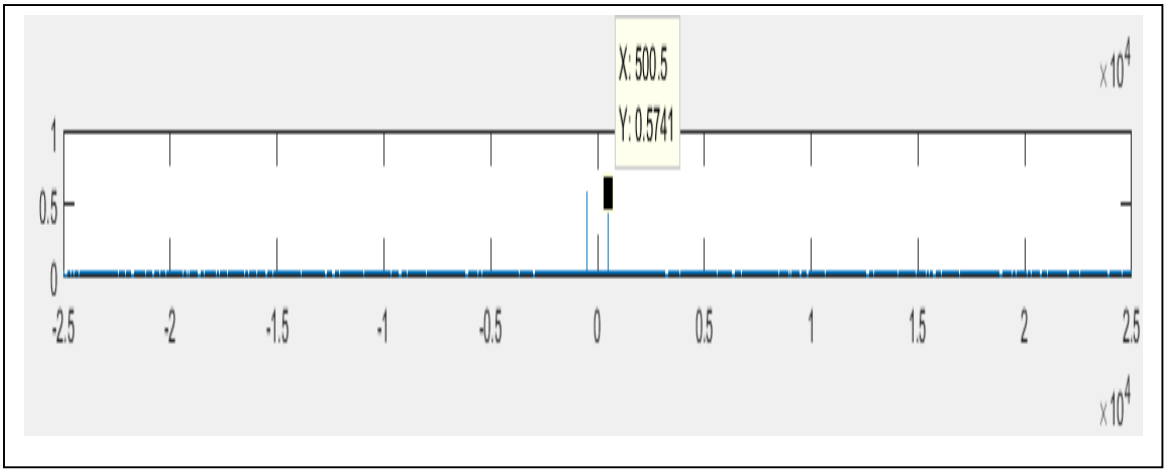


Figure 4.20. *FFT du signal sinusoïdal calculer par la carte d'acquisition sur 16384 points.*

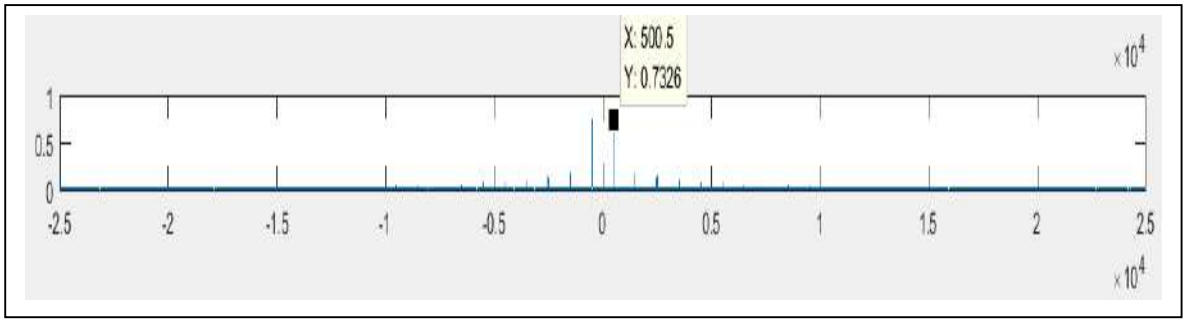


Figure 4.21. *FFT du signal triangulaire calculer par la carte d'acquisition sur 16384 points.*

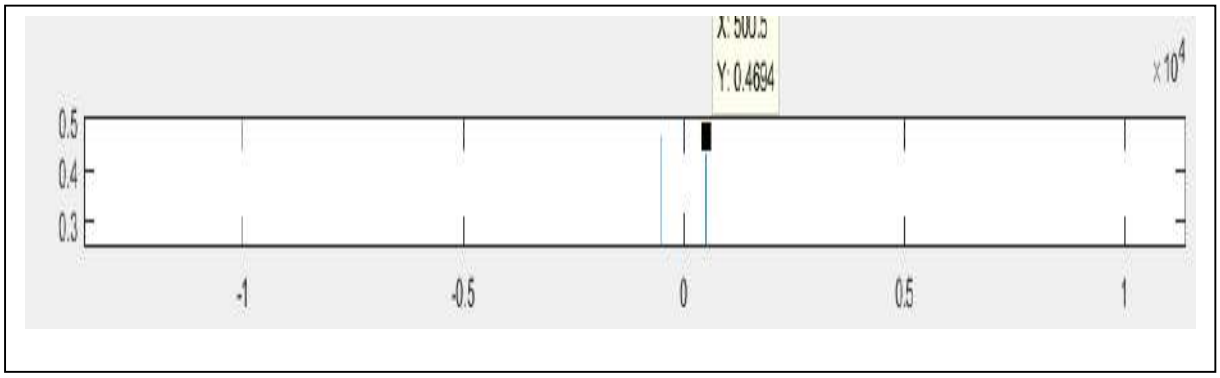


Figure 4.22.*FFT du signal rectangulaire calculer par la carte d'acquisition sur 16384 points.*

- Résultats d'acquisition sur 1024 points et 10 kHz :

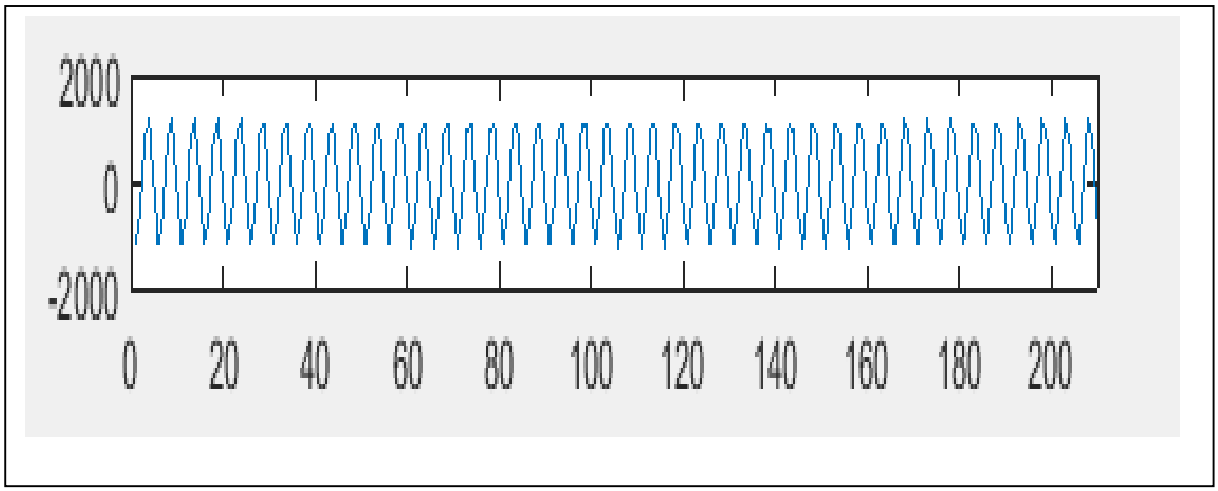


Figure 4.23. *Signal sinusoïdale de fréquence 10 kHz.*

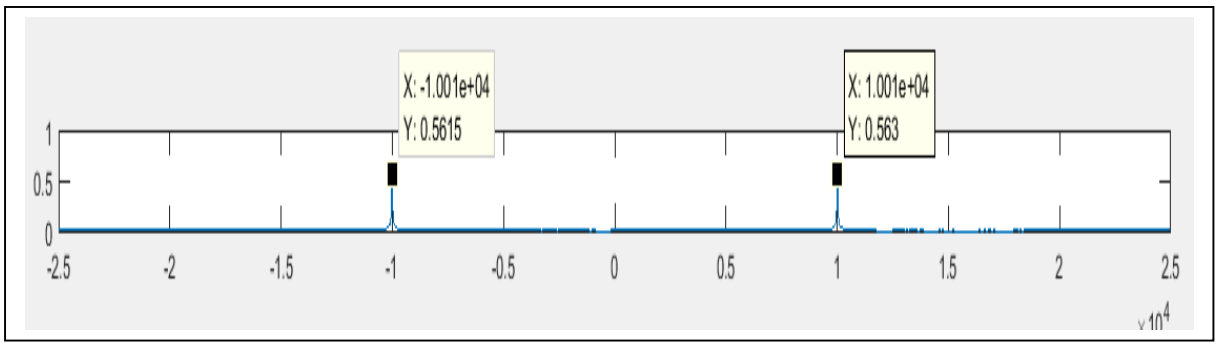


Figure 4.24. *FFT du signal sinusoïdal calculer par la carte d'acquisition sur 1024 points*

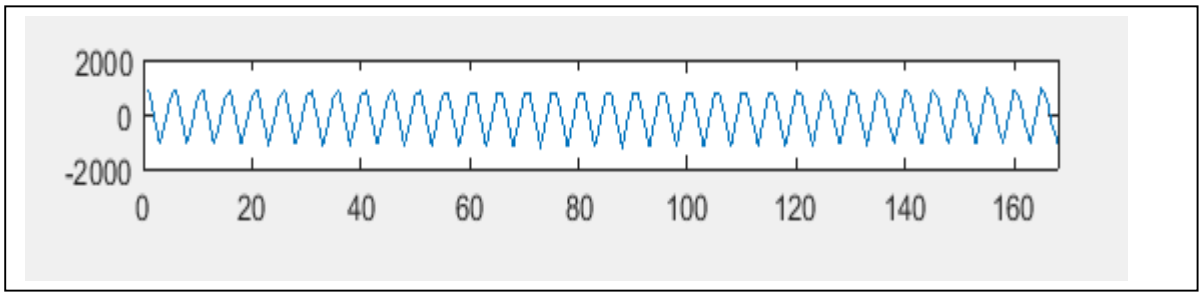


Figure 4.25. *Signal triangulaire de fréquence 10 kHz.*

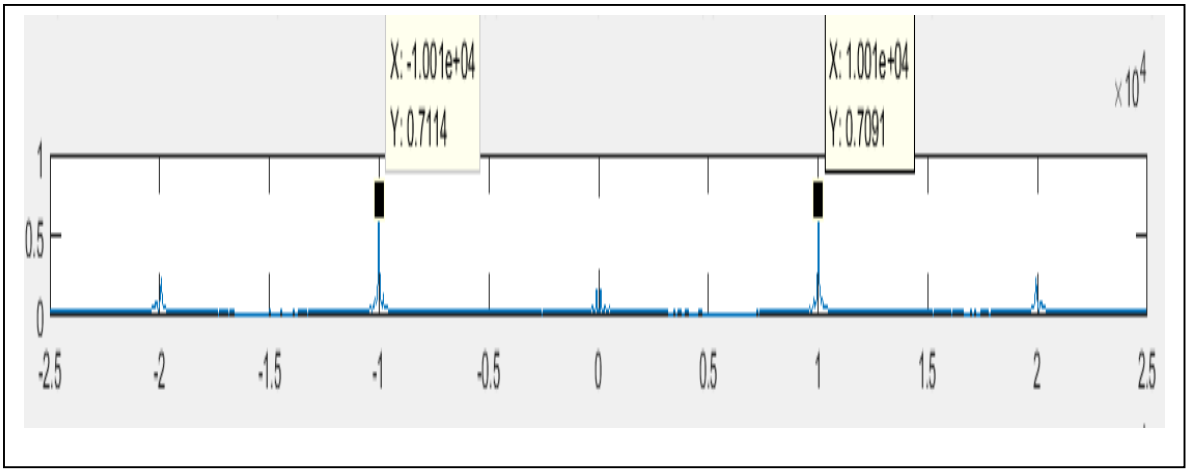


Figure 4.26. *FFT du signal triangulaire calculer par la carte d'acquisition sur 1024 point*

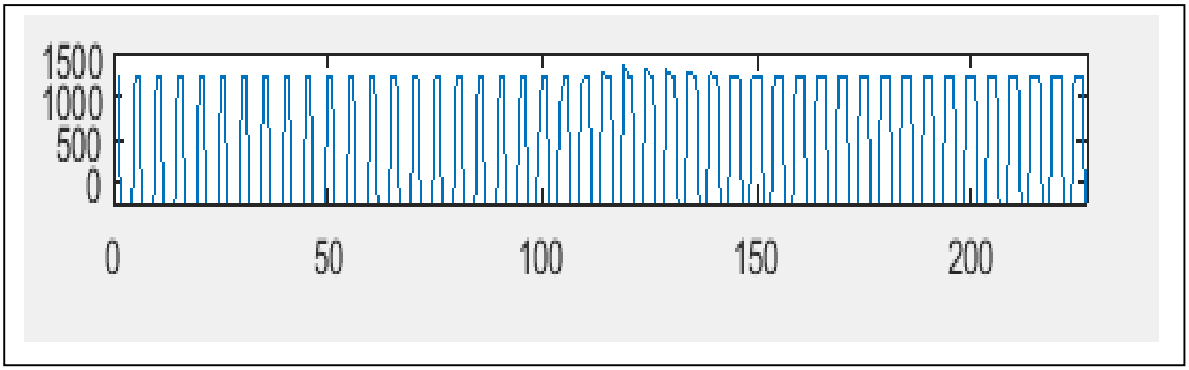


Figure 4.27. *Signal rectangulaire de fréquence 10 kHz.*

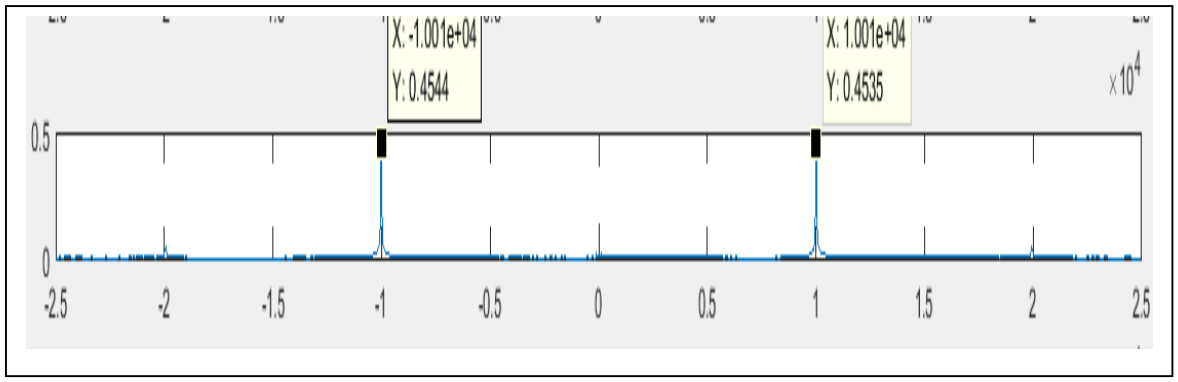


Figure 4.28. *FFT du signal triangulaire calculer par la carte d'acquisition sur 1024 point*

- Résultats d'acquisition sur 16384 points et 10 kHz :

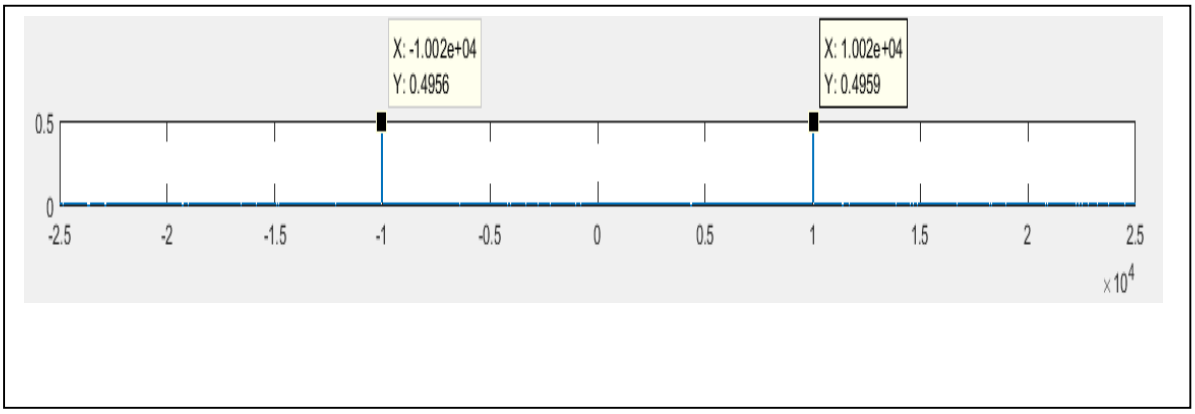


Figure 4.29. *FFT du signal sinusoïdal calculer par la carte d'acquisition sur 16384 points.*

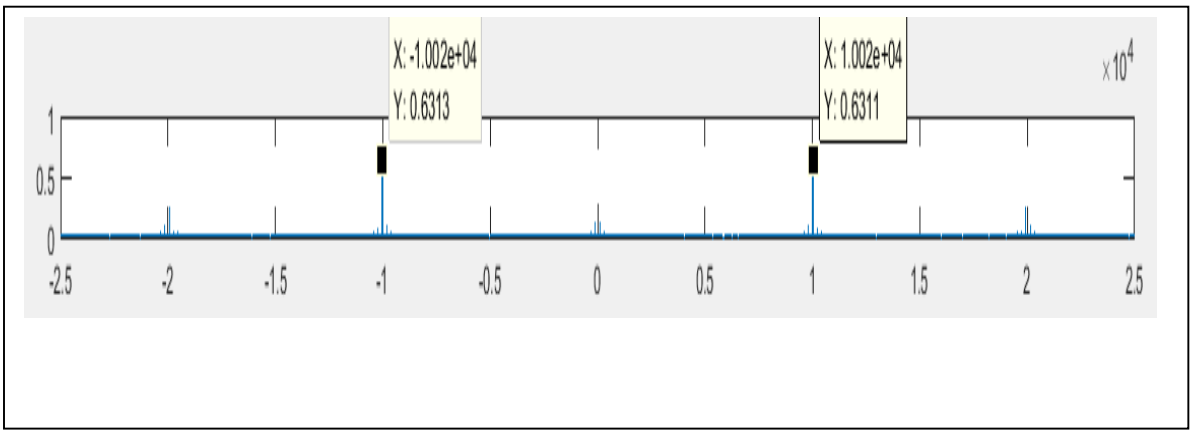


Figure 4.30. *FFT du signal triangulaire calculer par la carte d'acquisition sur 16384 points.*

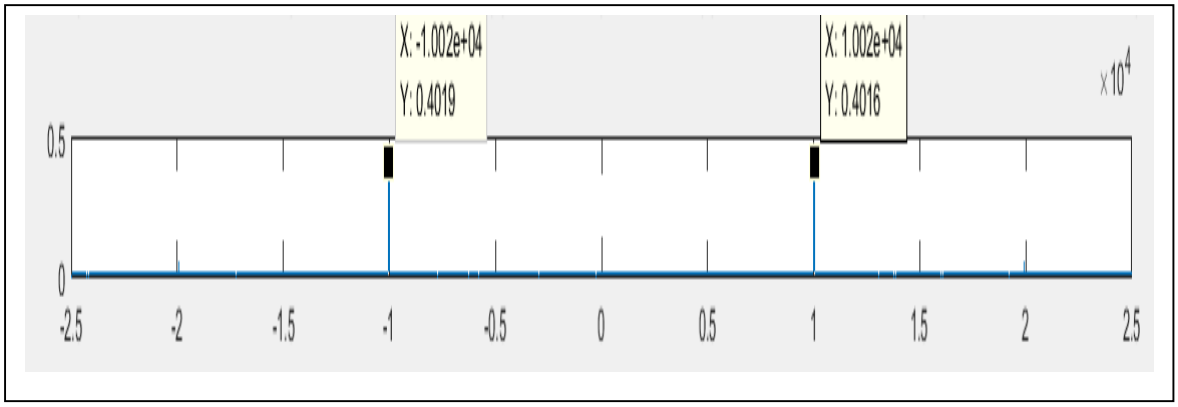


Figure 4.31. *FFT du signal rectangulaire calculer par la carte d'acquisition sur 16384 points*

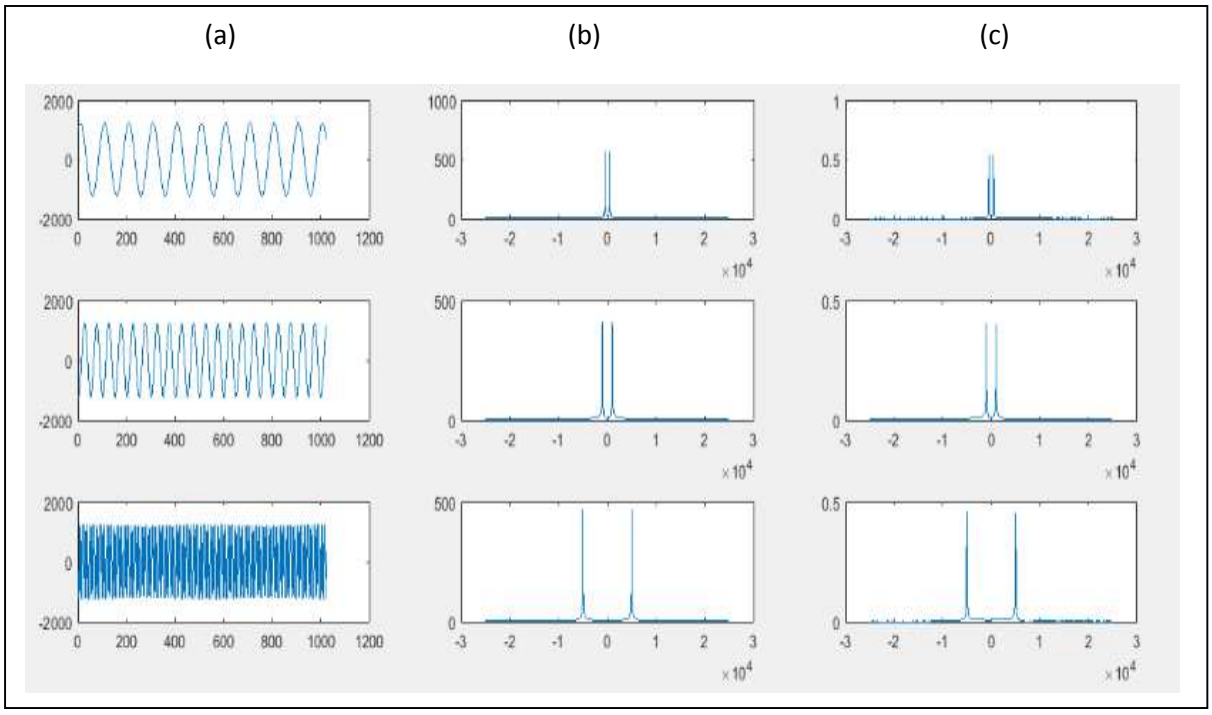


Figure 4.32. *(a) Les signaux générés, (b) Résultat de FFT par Matlab, (c) Résultat de FFT par la carte d'acquisition.*

Si nous comparons les résultats de calcule de FFT obtenues par la carte d'acquisition aux ceux obtenues par Matlab on peut conclure que la carte d'acquisition donne des résultats corrects avec une marge d'erreur acceptable

On remarque que les pics sont très clairs dans l'essai de validation avec 16384 points par rapport aux résultats relevé sur 1024points et cela montre l'influence du nombre des échantillons sur la qualité de signal obtenue, le calcule de FFT des signaux dont la fréquence est 10kHz montre la faisabilité d'utilisation de la carte pour la détection de tous les défauts vibratoires de haute fréquence comme il est mentionné dans le tableau 2.1 du chapitre 2.

4.3 Déroulement de la procédure des essais :

4.3.1 Description du banc d'essai :

Les essais sont effectués sur un banc d'essai composé d'un disque monté sur un arbre supporté par deux paliers auto- aligneur (typeP204) et accouplé avec un moteur asynchrone, l'ensemble repose sur un cadre châssis. La commande de la vitesse du simulateur est assurée par un variateur de fréquence (type ALTIVAR312).

Les trous percés sur le disque sont utilisés pour la fixation de petites masselottes dans le but de matérialiser un déséquilibre balourd. Le moteur est contrôlé à l'aide d'un variateur de fréquence permettant d'obtenir des vitesses de rotations différentes, lors de cette étude les fréquences retenues sont 20 Hz, 30Hz et 40 Hz. L'opération de traitement des signaux numérique est assurée à l'aide d'un circuit FPGA programmé pour fonctionner comme carte d'acquisition connecté à un PC doté d'un logiciel Matlab [Matrix Laboratory] et une interface série Hercule pour la lecture des données issues du capteur.

La collecte des données (numérique) se fera à l'aide d'un capteur (Accéléromètres à électronique intégrée ADXL 345) fixé sur le palier extérieur. Ce capteur dispose d'un CAN intégré pour la conversion des données analogique (signal vibratoire) à des données numériques traitable par la carte. (Pour plus de détails sur les Caractéristiques des éléments composant le banc d'essai voire l'annexe V).

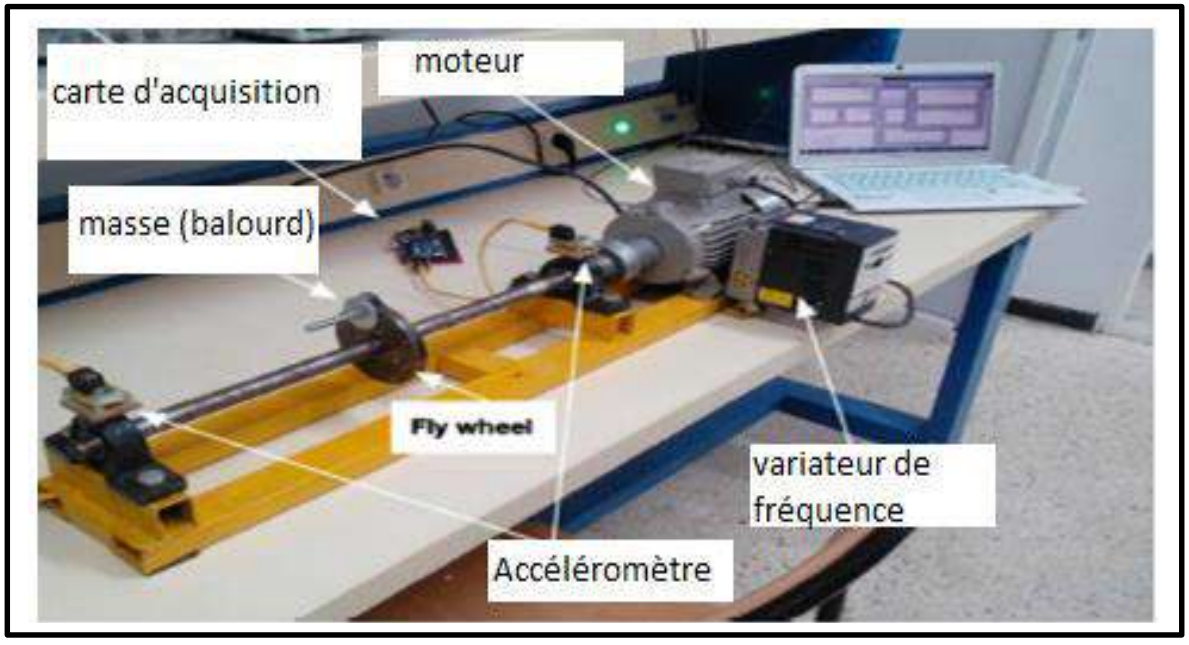


Figure 4.33. Banc d'essai et système d'acquisition.

4.3.2 Analyse des signaux vibratoires :

Le tableau 4.1 résume les valeurs prisent en considération lors de la réalisation des essais expérimentales sur le banc d'essai.

Tableau 4.1. *Valeurs utilisées lors des essais expérimentaux.*

N° D'essai	Fréquence de variateur (Hz)	Vitesse de rotation (Tr/min)	Nombre des échantillons
1	20	1200	1024
2	30	1800	1024

Les deux tests ont pour but de détection de défaut de balourd qui est matérialisé à l'aide d'une petite masse fixée sur le disque comme il est montré dans la figure 4.25.

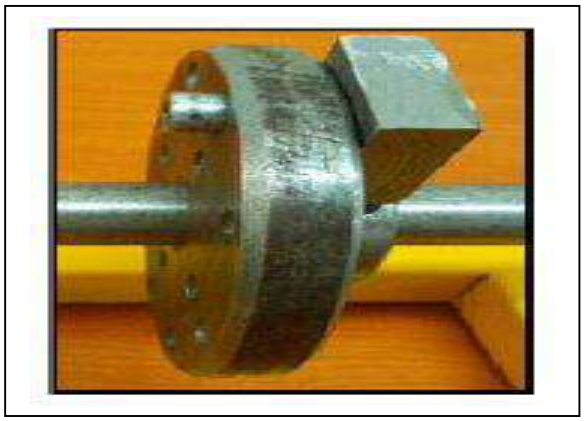


Figure 4.34. *Disque avec défaut balourd.*

Essai n°1 :

- Fréquence de variateur : 20Hz.
- Vitesse de rotation : (fréquence de rotation x 60) 20 x 60=1200 tr/min.
- Nombre des échantillons : 1024 points

La carte d'acquisition donne le résultat de calcul de la transformée de Fourier rapide FFT comme montre la figure 4.26 qui tracer par le logiciel Matlab.

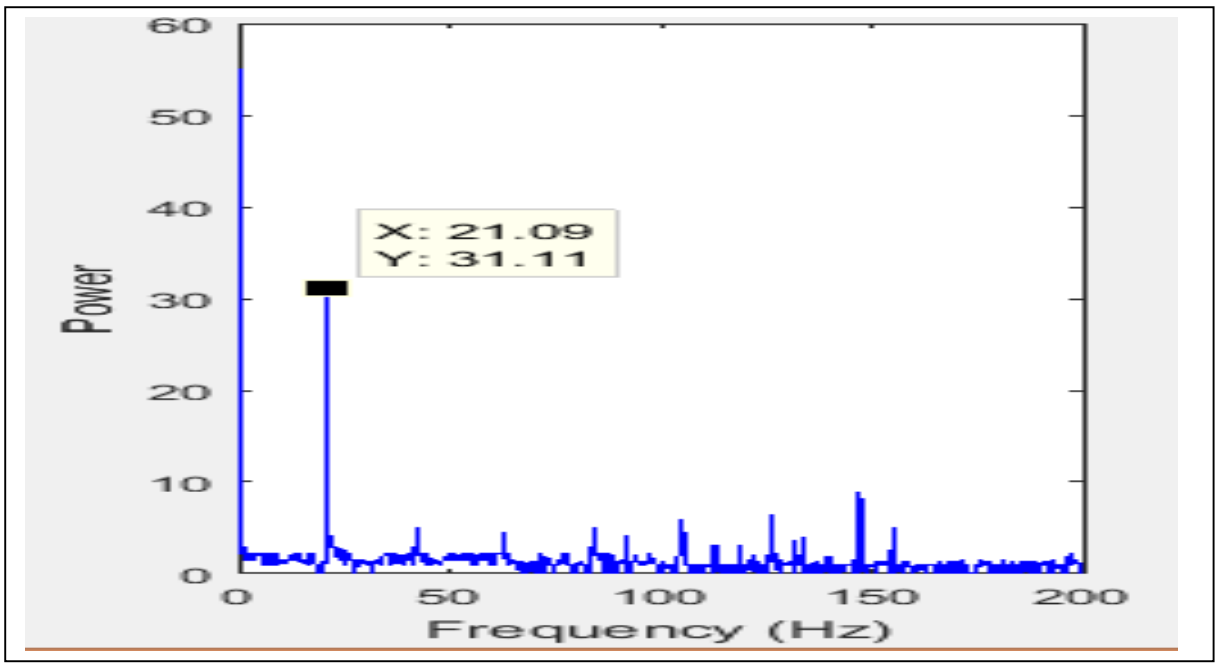


Figure 4.35. *Spectre fréquentiel essai N°1.*

L'exploitation de l'allure de la courbe illustrée dans la figure 4.26 nous montre la présence d'un pic important à la fréquence de rotation 21.09 Hz [21.09 x 60 = 1265.4 tr/min] par contre la valeur de la vitesse de rotation calculer à l'aide de la fréquence de rotation est de l'ordre de 1200 tr/min [1200/60 = 20 Hz].

La comparaison des deux valeurs de fréquence donne un taux de rapprochement entre les deux valeurs de l'ordre de 94.8 % et cela signifie l'existence d'un pic à la fréquence de rotation du rotor et indiquant la présence d'un défaut de type balourd.

Essai n°2 :

- Fréquence de variateur : 30Hz.
- Vitesse de rotation : (fréquence de rotation x 60) 30 x 60=1800 tr/min.
- Nombre des échantillons : 1024 points

Les résultats de l'essai N° 2 sont représentés dans la figure 4.27

Remarque : le nombre des échantillons n'est pas augmenter car il est inutile de travailler avec un nombre des échantillons élevé sue des basses fréquences.

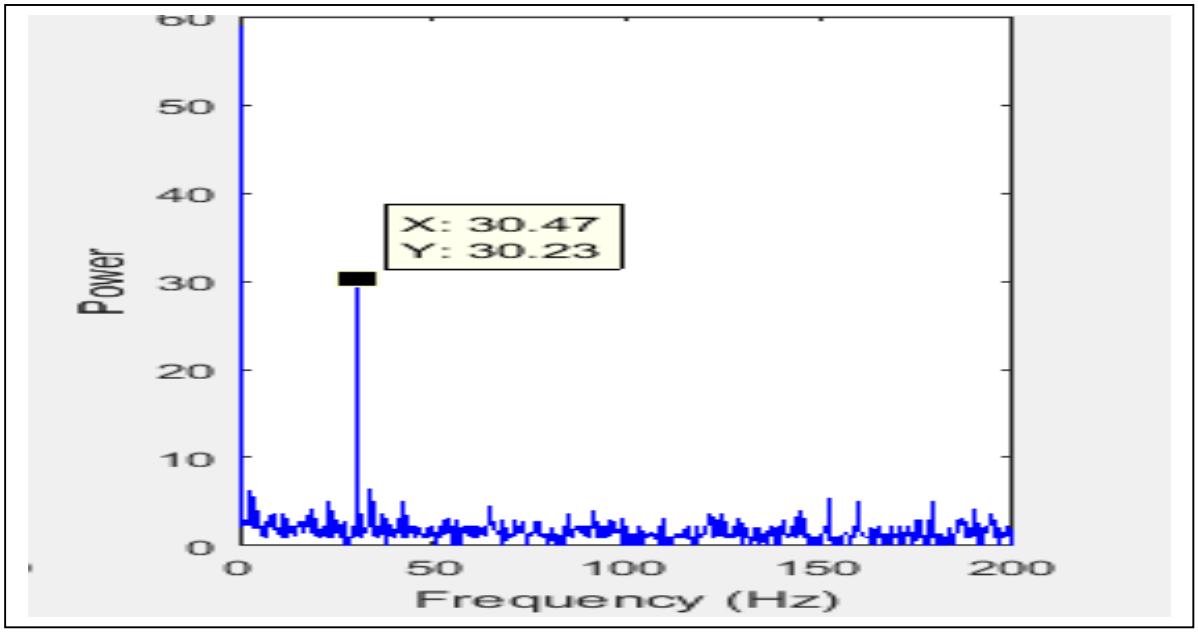


Figure 4.36. *Spectre fréquentiel essai N° 02.*

L'exploitation de l'allure de la courbe illustrée dans la figure 4.27 nous montre la présence d'un pic important à la fréquence de rotation 30.47 Hz [30.47 x 60 = 1828.2 tr/min] par contre la valeur de la vitesse de rotation calculer à l'aide de la fréquence de rotation est de l'ordre de 1800 tr/min [1800/60 = 30 Hz].

La comparaison des deux valeurs de fréquence donne un taux de rapprochement entre les deux valeurs de l'ordre de 98.45 % et cela signifie l'existence d'un pic à la fréquence de rotation du rotor et indiquant la présence d'un défaut de type balourd.

On remarque que le taux de rapprochement est plus important que le taux relevé lors du 1er essai avec le même nombre des échantillons cela signifie l'inutilité d'augmentation de nombre des échantillons pour l'analyse des signaux vibratoires de basse fréquence.

4.4. Etude comparatif :

Nous avons faire une comparaison entre une mesure prise sans défaut avant trois ans que l'on considéré comme une empreinte vibratoire et les mesure prisent récemment.

L'essai sans défaut est réalisé sur une carte d'acquisition multicanaux sur les valeurs suivantes :

- Fréquence de variateur : 10Hz.
- Vitesse de rotation : 1000 tr/min.
- Nombre des échantillons : 3200 points

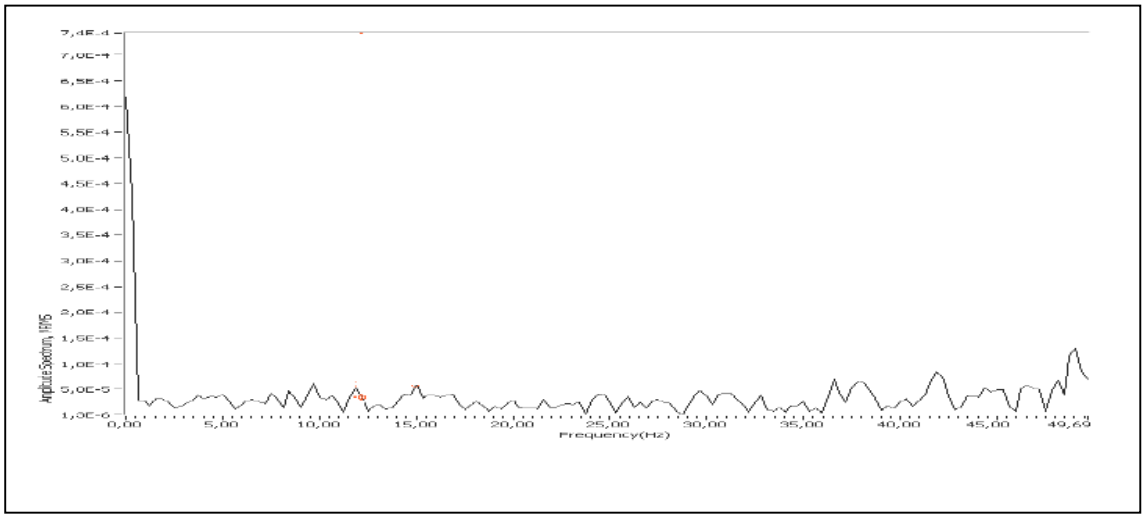


Figure 4.37. *Spectre fréquentiel (empreinte vibratoire) essai sans défaut.*

On constate dans cette étape l'absence du pic au tour des fréquences de rotation du rotor des essais précédant et cela explique l'absence du défaut par rapport à l'essai N°1 et N°2.

4.5. Conclusion :

Les résultats d'acquisition montrent que la carte fonctionne sur une grande gamme de fréquence, donc elle est capable de détecter des défauts vibratoires de hautes fréquences, d'une autre part nous avons déduits que le choix des paramètres de mesure vibratoire est un facteur important pour avoir une bonne acquisition, mais on doit trouver un compromis entre la fréquence de mesure et le nombre des points d'échantillonnage car il est inutile d'augmenter le nombre de point lors d'acquisition d'un signal de basse fréquence et pour cela nous avons utilisés 1024 points pour l'acquisition des signaux dans les deux essais.

Conclusion Générale

Dans le cadre de la maintenance préventive conditionnelle appliquée aux machines tournantes, les signaux vibratoires figurent parmi les meilleurs indicateurs d'état. Leur acquisition, leur suivi et surtout leur analyse constituent alors des étapes cruciales.

Nos travaux ont porté essentiellement sur la mise au point d'une méthodologie de conception d'une architecture câblée pour un système mécatronique destinée à l'acquisition des signaux vibratoire basée sur la création d'un système embarqué sur une carte FPGA. Nous constatons que la recherche dans ce domaine (la conception d'une carte d'acquisition implémentée sur un circuit numérique à architecture reconfigurable *FPGA*) est complexe, à cause de sa multidisciplinarité, car elle nécessite non seulement la maitrise des connaissances relatives aux technologies *FPGA* mais aussi des très bonnes connaissances dans de programmation et surtout les méthodes de traitement de signal afin d'arriver à la conception de l'architecture.

Avant de commencer les essais de l'étude pratique qui ont effectués sur un banc d'essai. Nous avons validé la carte en calculant FFT de quelques signaux usuels (sinusoïdal, carré et triangulaire). Puis nous avons faire deux testes en matérialise un défaut de balourd, et en variant la fréquence de rotation de moteur et le nombre des échantillons. Dans un second temps nous avons faire une comparaison entre les signaux vibratoires mesurés avec le défaut de balourd et un signal considérer comme empreinte vibratoire afin de voir l'augmentation du niveau fréquentiel (apparition des pics au fréquence de rotation).

Les résultats de l'analyse des signaux vibratoires prélevés par les capteurs nous ont permis de constater que le choix pertinent des paramètres de mesures peut influe sur la qualité de représentation des signaux vibratoires. Le contenu de ce travail est perfectible et il peut être élargi à l'étude des autres défauts comme les défauts d'engrenage, des roulements et même les défauts électromécaniques de nature vibratoire.

Ce travail nous a permis d'introduit les FPGA dans le domaine de surveillance vibratoire des machines industrielles et nous avons démontré la faisabilité d'implantation de ces cartes dans des application mécatronique, nos résultats attestent que les *FPGA* constituent une alternative sérieuse aux DSP et aux ASIC. On peut dire que FPGA est un moyen d'amélioration des performances d'acquisition avec un gain économique et un temps de développement réduit.

En perspective, ce travail peut être poussé encore plus loin pour la gestion d'un réseau de capteurs, ceci en intégrant une architecture sert à combinée les données de l'ensemble des capteurs en décomposant la tâche de la surveillance entre un FPGA puissant fonctionne comme un contrôleur maitre et d'autres pour chaque nœud fonctionnent comme esclaves afin de localisé la source de vibration dont l'émission des signaux de la carte maitre à l'ordinateur d'analyse s'effectué par une connexion sans fil à long portée pour résolue le problème de câblage si l'installation possédé des organes rotatifs .

Références bibliographiques

[1] A.Belhomme
« stratégie de Maintenance industriel »
Université forges les eau France 2012.

[2] Régles d'organisation de maintenance aéronautique.
OACI 1998. V.2

[3] B.Castanier.
« Modélisation stochastique et optimisation de la maintenance conditionnelle des système dégradations graduelles PHD »
thèse Université de Tech de Thoyes Fr. 2001.

[4] Kim Anh Ngnyer
« Développement de stratégies de maintenance prévisionnelle des système multi composant »
thèse Université de Tech de Thoyes Fr. 2015.

[5] Bonlanger, C.Pachaud
« Surveillance des machines par analyse des vibrations »
Dunod.2009

[6] Jacques.Morel
« Surveillance vibratoire et maintenance prédictive »
Technique de l'ingénieur R6100.

[7] Brulet Kjaer 1979
« Accéléromètre piézoélectrique préampli de Vibration »

[8] landolsi Foued
« Vibrations des Machines tournantes »
Ecole polytechnique Dar El Beida Maghreb.

[9] M. Kunt
« Traitement Numérique des signaux »
Dunod.2009

[10] Patrick Dira
« Signal processing theouy »
Série schum 1999.

[11] A. Boulange
« Aide memoire de maintenance conditionnelle »
Dunod.2009

[12] Belagoune Benyoucef
« Mémoire master paramétrage des mesures de vibration université Dr Yahia Faress Médéa »

[13] J. Morel

« Vibration des machines et diagnostic de leur état mécanique » Eyrolles 1992.

[14] Article publie par Ahmed Hamida Boudiner
http: //www. Proble mainto.com/IMG/pdf/art669_1.pdf

[15] A. Simion, R.V Livadru
« Electric Machine Modeling Conditional Monitoring and fauft diagnosis »
CRC press and Taylor & Francis Groupe édition 2012

[16] Zahin Ait ouali
« Mémoire Magister Application des FPGA à la commande d'un moteurs asynchrone UMMTO »

[17] Article publie par Professeur Manoj.G
« Le journal international des recherche avancés »
Université de Karunya.

[18] Messaoudi Kamel
« Thèse Doctorat : Traitement des signaux et images en Temps réel (Imp de H.264 sur MPSOC) »
Université Badji mokhtar Annaba.

[19] Chellali.S, Senahi.M
« Mémoire Master : Implémentation de l'algorithme FFT sur FPGA UDYFM ».

[20] L.H. Crockett, R.A. Elliot, M.A. Enderwitz, R.W. Stewart
« The Zynq Book: Embedded Processing with the ARM cortex A-9 on the xilinx Zynq-7000 all programmable Soc » Département d'électronique de génie électrique Université de Strathclyde Glasgow, Scotland, UK 1re Edition Louise Book FPGA.

[21] David Garcia
« Thèse Doctorat : Etude sur l'estimation et l'optimisation de la consommation de puissance des circuits logarithmique programmable du type FPGA Andrés »
École national supérieur de télécom Paris. France.

[22] Quick Logic notes. Lou power Clock Enabling Technique. Quick note difference 68 Quick Logic corporation 1999.

[23] M.Pedram Q.Wn. Bttery.
« Powered digital CMOS. Procedding of desigu antamation and test »
Europe March 1999.

[24] V.Rezard.
« SRAM lou power and ultra-Lou power »
Msc Dissertation ISEP and semiconductors of Paris Vi 1997.

[25] Philips
«semiconductors cool Rumer Data book »
Philips corporation 1998.

[26] K.N.Macpherson « low FPGA avec multiplier parallel FIR filters » Dec 2004

[27] Moncef Khitas
« Mémoire Master : Implémentation d'application de traite de signal sur mono-puce reconfigurable 'SoPC' »
Université Ferhat abbas. Setif

Annexes

Annexe I :

I .1 Communication entre les différent bloc du capteur :

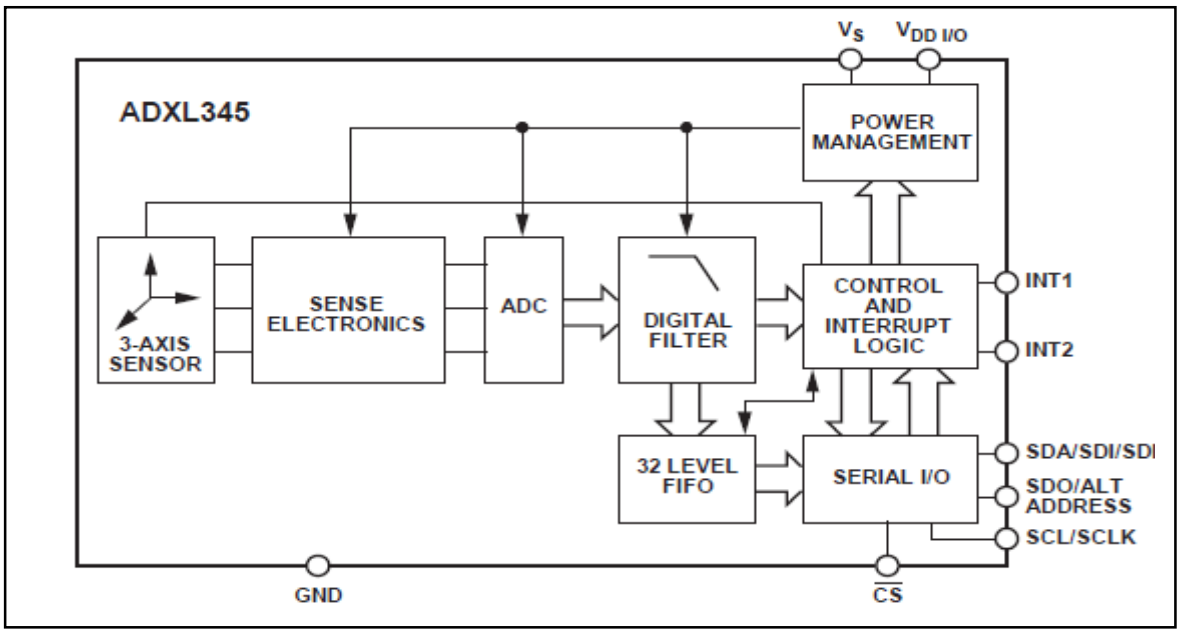


Figure I.1. *Schéma bloc de fonctionnement de ADXL345.*

I .2 le circuit intégré dans ADXL 345 :

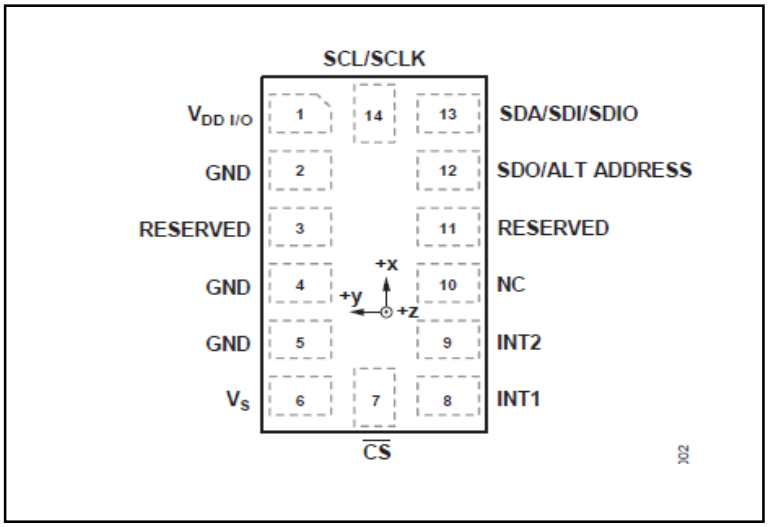


Figure I.2. *Les pins de configuration CI.*

Tableau I.1. *Description du fonctionnement des pins.*

N° pin	Mnémonique	Description
1	$V_{DDI/O}$	Tension d'alimentation de l'interface numérique
2	GND	Cette broche doit être reliée à la masse
3	Reserved	Cette broche doit être connectée à VS ou laissée ouverte
4	GND	Cette broche doit être reliée à la masse.
5	GND	Cette broche doit être reliée à la masse.
6	Vs	Tension d'alimentation.
7	$\overline{CS}$	Chip select
8	INT 1	Interput 1 sortie
9	INT 2	Interput 2 sortie
10	NC	Non connecté à l'intérieur
11	Reserved	Cette broche doit être connectée à VS ou laissée ouverte
12	SDO/ALT ADDRESS	Sortie de données en série (SPI à 4 fils) / Sélection d'adresse I2C (I2C) alternative
13	SDA/SDI/SDIO	Serial Data (I2C) / Entrée de données série (SPI 4-Wire) / Entrée et sortie de données série (SPI 3-Wire).
14	SCL/SCLK	Serial Communications Clock. SCL est l'horloge pour I2C, et SCLK est l'horloge pour SPI.

I .3 Nomenclature de ADXL 345 :



Figure I.3. *Information du produit.*

Tableau I.2. *Signification des codes du produit.*

Code de marque	Description
345B	Partie d'identification de ADXL 345**.**
#	Désignation RoHS
YWW	Code de la date.
VVVV	Code de lot d'usine.
CNTY	Pays d'origine

Annexe II :

II.1 éléments constitutifs de la carte Zybo Z-7010.

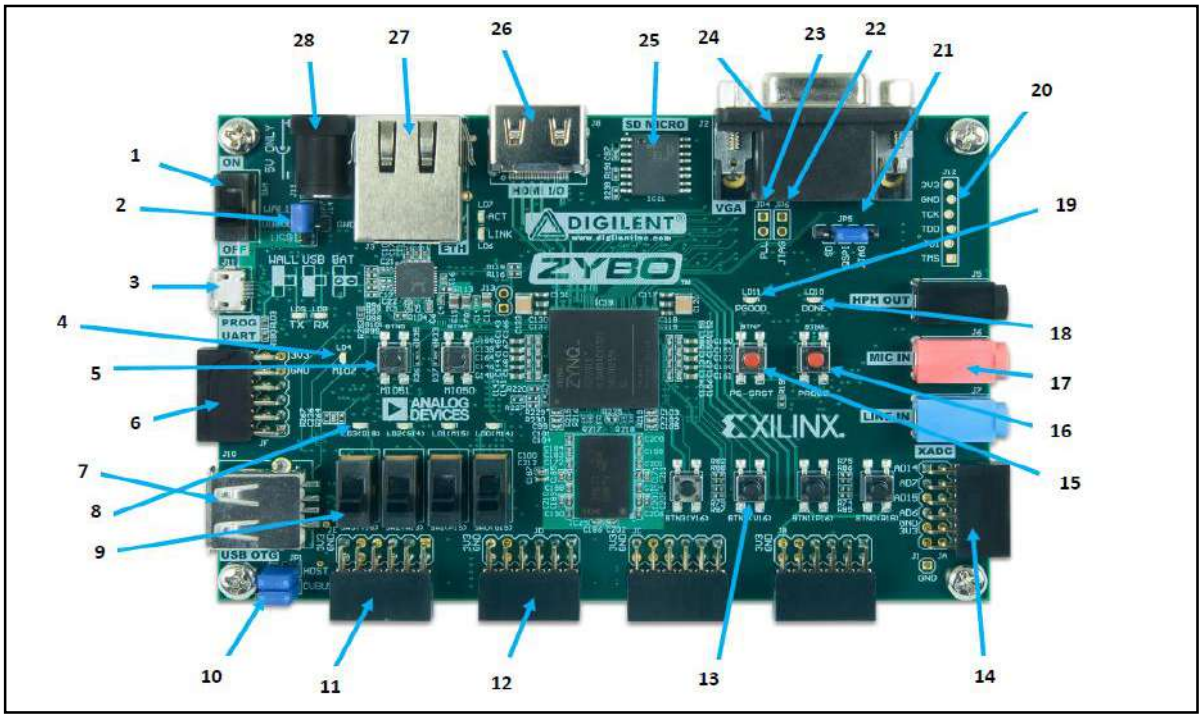


Figure II .1. *Déférents éléments de la carte Zybo Z-7010.*

Tableau II.1. *Les composants de la cartes Zybo Z-7010.*

N°	Description du composant	N°	Description du composant
1	Interrupteur d'alimentation	15	Bouton poussoir de réinitialisation Cpu
2	Sélectionneur d'alimentation	16	Bouton poussoir de réinitialisation de la configuration logique
3	Port USB UART / JTAG du partage	17	Connecteurs de codec audio
4	Voyant MIO	18	Configuration logique effectuée LED
5	Bouton-poussoir MIO (2)	19	LED alimentation carte
6	MIO Pmod	20	Port JTAG pour câble externe optionnel
7	Connecteurs USB OTG	21	Jumper de mode de programmation
8	Voyants logiques (4)	22	Activation indépendant mode JTAG
9	Interrupteurs à glissière logique (4)	23	PLL Bypass Jumper
10	USB OTG Host /sélectionneur	24	Connecteur VGA
11	Norme Pmod	25	Connecteur microSD (côté inversé)
12	Pmods haute vitesse (3)	26	HDMI Sink / Source
13	Bouton-poussoir logiques (4)	27	Connecteur Ethernet RJ45
14	XADC Pmod	28	Prise de courant

II.2 Circuit d'alimentation :

Toutes les alimentations embarquées sont activées ou désactivées par l'interrupteur SW4. La LED indicatrice d'alimentation (LD11) est allumée lorsque tous les rails d'alimentation atteignent leur tension nominale. Une vue d'ensemble du circuit de puissance est illustrée à la figure II.2.

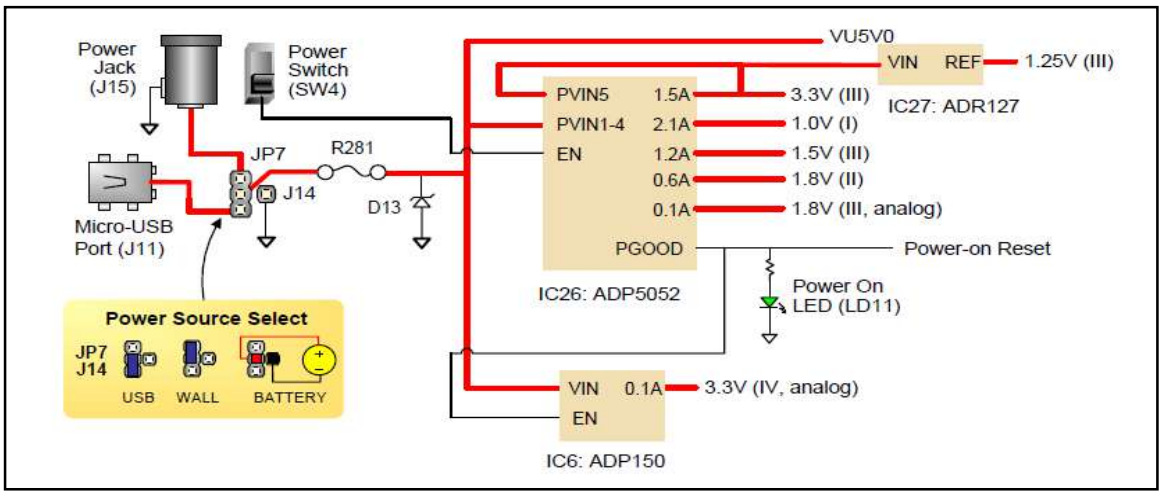


Figure II.2. *Vue d'ensemble du circuit d'alimentation*

II.3 Architucture Zynq AP SOC :

Le Zynk AP SoC est divisé en deux sous-systèmes : le système de traitement (PS) et la logique programmable (PL). La figure II.3 montre une vue d'ensemble de l'architecture Zynq AP SoC, avec le PS est coloré en vert claire et le PL en jaune.

Notez que le contrôleur PCIe Gen2 et les émetteurs-récepteurs multi-gigabit ne sont pas disponibles sur le périphérique Zynq-7010.

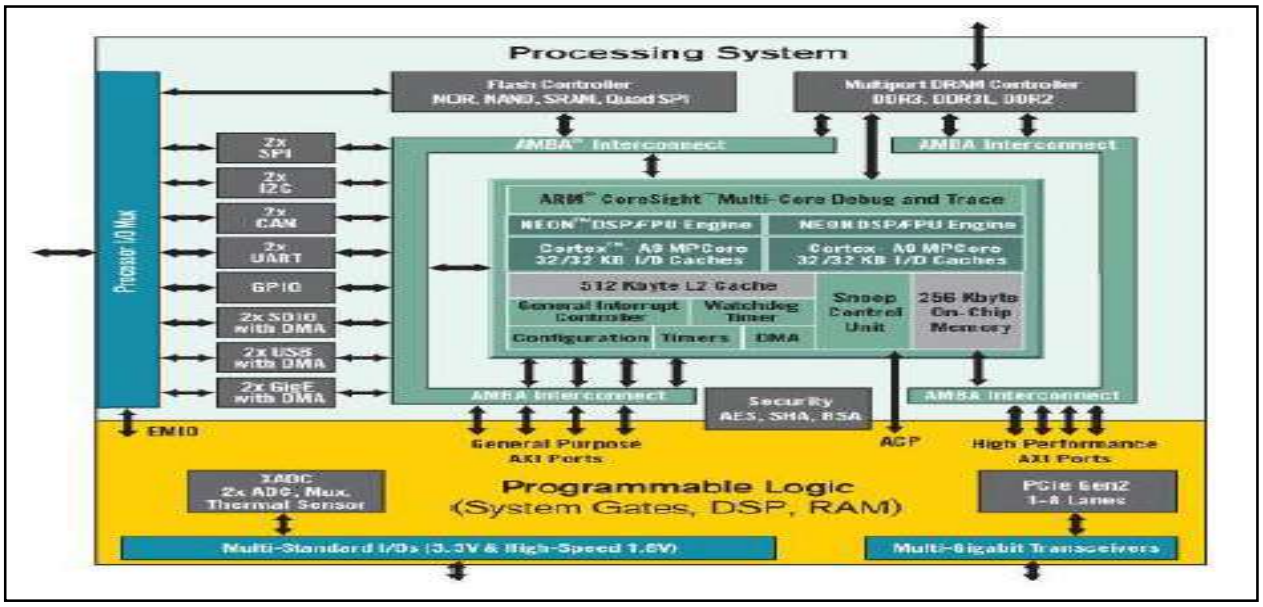


Figure II.3. *Architecture Zynq AP SOC*

II.4 Exemple de nomenclature d'une carte FPGA :

Les circuits FPGA suivent la nomenclature suivante qui nous permettre de choisir la carte adéquate :

XC2V1000 -5 FG 456 C

Type de la carte

Niveau de vitesse
(-4, -5, -6)

marge de température

C= Commercial (Tj= 0°C à +85°C)

I= Industriel (Tj= -40°C à +100°C)

Nombre de broche

Type d'emballage

Annexe III :

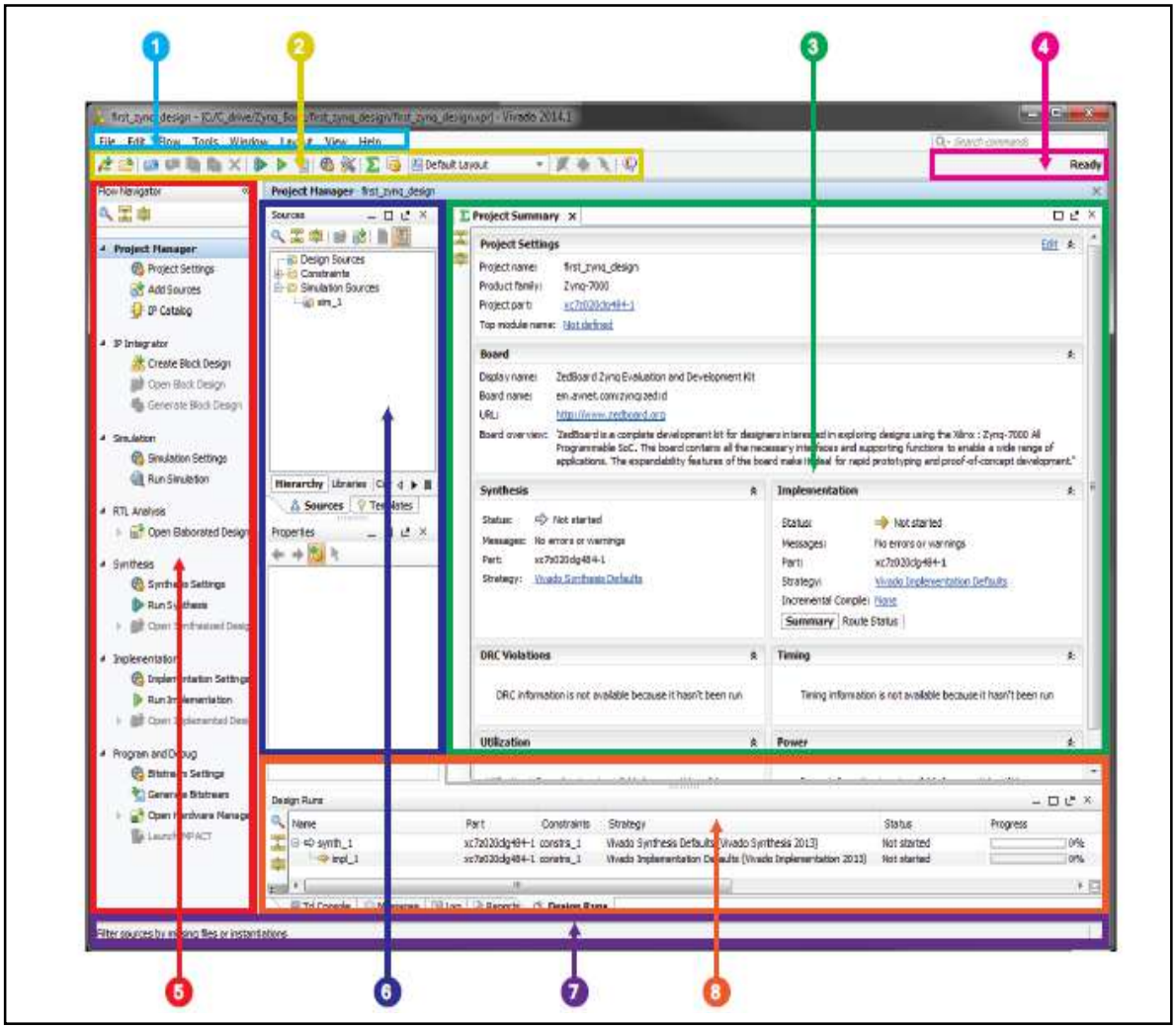


Figure III.1. *Les principaux composants de l'environnement Vivado IDE.*

Les principaux composants de l'environnement Vivado IDE sont représentés par les étiquettes numérotées de la Figure III.1.

1. Barre de menus : La barre d'accès principale donne accès aux commandes Vivado IDE.

2. Barre d'outils principale : La barre d'outils principale offre un accès facile aux commandes Vivado IDE les plus utilisées. On peut accéder à des info-bulles qui fournissent des informations pour chaque commande sur la barre d'outils en plaçant le pointeur de la souris sur le bouton correspondant.

3. Espace de travail : L'espace de travail fournit une zone plus grande pour les panneaux nécessitant un écran plus grand.

4. Barre d'état du projet : La barre d'état du projet affiche l'état de la conception actuellement active.

5. Flow Navigator : Le Flow Navigator offre un accès facile aux outils et aux commandes nécessaires pour guider votre conception du début à la fin, en commençant par la section Project Manager avec entrée de conception et se terminant par la génération de flux de bits dans la section Programme et Débogage. Les commandes d'exécution sont disponibles dans les sections Simulation, Synthèse et Mise en œuvre pour simuler, synthétiser et implémenter la conception active.

6. Volet fenêtres de données : Le volet Windows de données, par défaut, affiche des informations relatives aux données de conception et aux sources, y compris :

• Fenêtre Propriétés : Affiche des informations sur les objets logiques sélectionnés ou les ressources du périphérique.

• Fenêtre Netlist : Fournit une vue hiérarchique de la conception logique synthétisée ou élaborée.

• Fenêtre Sources : Affiche les sources de données, la hiérarchie, les bibliothèques et les vues de commande de compilation.

7. Barre d'état : La barre d'état affiche une variété d'informations, y compris :

• Des informations détaillées concernant la barre de menus et les commandes de la barre d'outils s'affichent en bas à gauche de la barre d'état lorsque la commande est accessible.

• En survolant un objet dans la fenêtre Schéma avec le pointeur de la souris, les détails de l'objet apparaissent dans la barre d'état.

• Pendant la contrainte et la création du placement dans les fenêtres Dispositif et Paquet, le type de validité et de contrainte sera affiché sur le côté gauche de la barre d'état. Les coordonnées du site et le type seront affichés sur le côté droit.

8. Zone de résultats : La fenêtre Résultats affiche l'état et les résultats des commandes dans un ensemble de fenêtres regroupées en bas de l'environnement Vivado IDE. Les informations correspondantes aux commandes, les messages qui sont générés, les fichiers journaux et les rapports créés sont affichées ici

Annexe IV :

IV.1. *Architecture détaillée du la carte d'acquisition.*

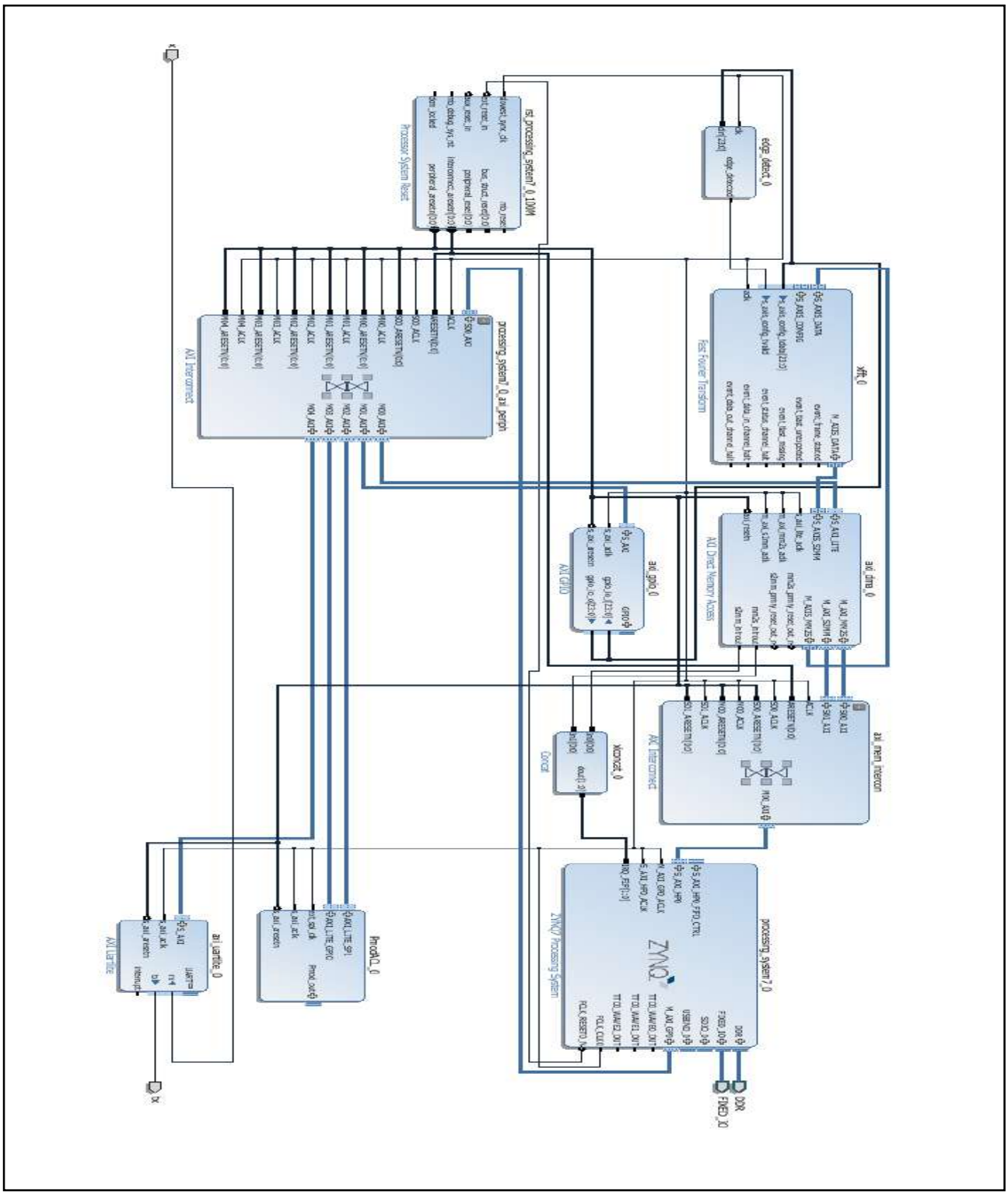


Figure IV.1 *Bloc design.*

Annexe V :

Tableau I.1. *Caractéristiques des éléments composant le banc d'essai*

Caractéristiques / Elément	**Diamètre ∅**	**Masse**	**Epaisseur**	**Longueur**	**Largeur**	***Matière***
Disque	100 mm	0.73 kg	20 mm	/	/	Acier xc38
Arbre	20 mm	/	/	530 mm	/	Acier xc38
Palier	20 mm	0.60 Kg	33.3 mm	127 mm	95 mm	fonte P204

Le banc d'essai est équipé d'un moteur asynchrone triphasé car il supporte des couples importants par rapport aux autres types de moteur, les caractéristiques de ce moteur sont les suivants :

- Puissance : 0.37 KW - Nombre de tours : 2765 tr/min
- ∅ de l'arbre du moteur =14 mm - Réseau électrique : 230/380 V ΔY 1.9/1.10 A
-Fréquence électrique : 50 Hz - Cos φ = 0.79

Le variateur de fréquence (type ALTIVAR312) est caractérisé par :

-Puissance : 0.37 kW ; -Réseau électrique : 220/230 V ; -Fréquence du réseau 50 Hz