N° d'ordre : ……

République Algérienne Démocratique et Populaire

Ministère de l'Enseignement Supérieur et de la Recherche Scientifique

Université Yahia Farès de Médéa
Faculté de Technologie
Département de Génie Électrique

THÈSE

En vue de l'obtention du diplôme de

Doctorat LMD en Electronique

Spécialité : Instrumentation

Présentée par :

BENGHERBIA Ayoub

THÈME :

Discrimination angulaire des signaux modulés par PLL d'ordre fractionnaire

Soutenue publiquement le : 28/09/2024

Devant le jury composé de :

M. LAIDI Kamel	**MCA**	**Université de Médéa**	**Président**
M. BATEL Noureddine	**Prof**	**Université de Médéa**	**Directeur de Thèse**
M. KHEDDAR Hamza	**MCA**	**Université de Médéa**	**Examinateur**
Mme. BENBLIDIA Nadjia	**Prof**	**Université de Blida 1**	**Examinatrice**

Thèse préparée au sein du Laboratoire des Systèmes Électroniques Avancés (LSEA)
de l'Université de Médéa, ALGÉRIE

Dédicaces

Cette thèse représente l'aboutissement du soutien et des encouragements que ma mère m'a prodigué tout au long de ma scolarité.

Je dédie aussi ce travail :

A ma petite famille.

A mon frère et sœurs et leurs enfants.

A tous mes amis.

Remerciements

Je commence mes mots, par remercier ALLAH le Tout-Puissant, pour l'aide, la force et la patience qu'il m'a fournies tout au long de mon étude.

Puis, j'adresse mes plus chaleureux remerciements à mon Directeur de thèse, **Pr. BATEL Noureddine**, pour avoir assuré de manière agréable le suivi de mon travail et pour m'avoir fait profiter de son expérience. Ses compétences scientifiques, ses conseils, sa disponibilité et ses qualités humaines ont largement contribué à l'aboutissement de ce travail. Monsieur, je suis reconnaissant et très fière d'avoir travaillé avec vous en Doctorat.

Je remercie profondément, Monsieur **LAIDI Kamel**. Maîtres de Conférence Classe A à l'Université de Médéa, qui m'a fait l'honneur de présider le jury de ce travail.

Je remercie également les membres de jury : Monsieur **KHEDDAR Hamza**, Maître de Conférence Classe A à l'Université de Médéa, et Madame **BENBLIDIA Nadjia**, Professeur à l'Université de Blida 1 d'avoir accepter et d'examiner ma thèse.

Les travaux présentés dans ce manuscrit ont été réalisés au sein du Laboratoire des Systèmes Électroniques Avancés (LSEA) de l'Université de Médéa. Je tiens pour cela à remercier le directeur **Pr. OULD ZMIRLI Mohamed** et tous les membres de Laboratoire.

J'exprime également ma gratitude à tous les enseignants qui ont collaboré à ma formation depuis mon premier et deuxième cycle d'étude universitaire.

Rien de ce travail n'aurait pu être réalisé sans le respect de mon travail, le soutien et l'aide de ma mère, ainsi qu'à tous les membres de ma petite famille.

Enfin, je ne saurais terminer cette liste sans adresser un remerciement particulier à tous mes amis.

ملخص

تركز هذه الدراسة على مساهمات الأتوماتيك في الأنظمة المؤازرة ذات الطور الخطي، من أجل إزالة التشكيل المتجانس للترددات التي تبلغ حوالي مائة ميغاهيرتز. أساس البنى التي تحقق هذه الوظيفة هو أساس الحلقات المقفلة الطور. يتم وضع هذا العمل فيما يتعلق بمختلف النماذج الموجودة من خلال مساهمته في متانة سلوك النظام المصمم، وهو ما تؤكده أدوات تحليل الاستقرار وتصحيح التردد. تم قياس الضوضاء المختلفة المنبعثة من الحلقة المقفلة الطور لتكون منخفضة حتى داخل عرض النطاق الترددي للأخيرة، وتم تنفيذ العمل أولاً على اثنين من أوامر PLL-VHF لأوامر غير صحيحة مع الحصول على نتائج جيدة في كلتا الحالتين. أصبح تنفيذ الترتيب الكسري ممكنًا بفضل طوبولوجيته المدروسة.

الكلمات المفتاحية : إزالة تشكيل التردد المتماثل ، VCO في VHF ، مصحح CAD ، PI بواسطة Pspice حلقة مقفلة الطور ، مرشح الترتيب الجزئي.

Résumé

Cette étude porte sur les apports de l'automatique dans les systèmes asservis linéaires de phase, pour la démodulation homodyne de fréquence de l'ordre d'une centaine de Mégahertz. La base des architectures qui réalisent cette fonction repose sur celle des boucles à verrouillage de phase (PLL). Ce travail se positionne par rapport aux différents modèles existants par sa contribution dans la robustesse de comportement du système conçu, confirmée par des outils d'analyse de stabilité et de correction en fréquence. Les différents bruits émanent du circuit de la PLL, ont été mesurés faibles même au sein de la bande passante de ce dernier. Les travaux menés d'abord sur deux PLL-VHF d'ordres entiers, s'étendent aux ordres non entiers avec de bons résultats obtenus dans les deux cas. L'implémentation de l'ordre fractionnaire est rendue possible grâce à sa topologie étudiée.

Mots Clés : Démodulation homodyne de fréquence, Boucle à verrouillage de phase, VCO en VHF, Correcteur PI, CAO par Pspice, Filtre d'ordre fractionnaire.

Abstract

This study focuses on the contributions of automation in linear phase-controlled systems, for homodyne demodulation of frequencies of the order of a hundred Megahertz.

The basis of the architectures that perform this function is based on that of phase-locked loops (PLL). This work is positioned in relation to the various existing models by its contribution in the robustness of the behavior of the designed system, confirmed by stability analysis and frequency correction tools. The various noises emanate from the PLL circuit, were measured low even within the bandwidth of the latter. The work carried out first on two PLL-VHF of integer orders, extends to non-integer orders with good results obtained in both cases. The implementation of the fractional order is made possible thanks to its studied topology.

Keywords : Frequency homodyne demodulation, Phase-locked loop, VHF VCO, PI corrector, CAD by Pspice, Fractional order filter.

Table des matières

Liste des figures …….. vii
Liste des tableaux ……... x

Introduction générale **1**
1. Objectif de la thèse …… 2
2. Contributions de la thèse ……. 2
3. Organisation de la thèse …… 3

Chapitre I : Généralités sur les boucles à verrouillage de phase **5**
I.1 Introduction …….. 6
I.2 Historique sur les radiocommunications …….. 6
I.3 Evolution récente des récepteurs radiofréquences ……... 7
I.4 Notions de base et spécifications imposées par l'UIT ……. 10
I.4.1 Définitions et caractéristiques de la FM standard …… 10
I.4.2 Termes qui définissent les qualités d'un récepteur radiofréquence ……..... 12
I.4.3 Schéma de principe d'un récepteur radio superhétérodyne ……..... 15
I.5 Le récepteur simple hétérodyne ……... 18
I.6 Le récepteur radio à discriminateur FM avec contre-réaction (FMFB) ……... 20
I.7 Le récepteur double hétérodyne ……... 21
I.8 Le récepteur homodyne (conversion directe de la fréquence) ……. 23
I.9 Le récepteur à mélange complexe de fréquences ……. 24
I.10 Conclusion ……. 26

Chapitre II : Conception et dimensionnement de la PLL-VHF **28**
II.1 Introduction ……..... 29
II.2 Aperçu sur le signal FM reçu ……..... 29
II.3 Choix et caractéristique du détecteur de phase …….. 30
II.3.1 Multiplieur AD834 ……..... 31
II.3.2 Filtre de boucle préliminaire ……..... 34
II.3.3 Interface VCO ……... 36
II.4 Choix et caractéristique du VCO ……... 38
II.4.1 Diode Varicap et caractéristique …….. 38
II.4.2 Conception du VCO ……..... 40
II.4.3 Amplificateur VHF ……... 46
II.5 Conclusion …… 52

Chapitre III : Etude et analyse de la PLL-VHF sous démodulation FM **53**
III.1 Introduction …….. 54
III.2 Mesures en boucle ouverte et en boucle fermée ……... 54
III.3 Multiplieur ABM2I …….. 57
III.4 Nouvelle PLL-VHF …….. 59
III.5 Fonctions de transfert de la PLL …….. 60

III.6 Démodulation FM homodyne par PLL …… 64
III.7 Propriétés de la PLL réalisée …… 66
III.8 Optimisation de la PLL …… 67
III.8.1 Perturbation fréquentielle éventuelle de la PLL …… 68
III.8.2 Correction de la PLL …… 69
III.8.3 Propriétés du filtre-correcteur conçu …… 71
III.9 Retour au multiplieur AD834 ……..…… 76
III.10 PLL en présence de perturbation fréquentielle ……... 79
III.10.1 Effet d'une impulsion fréquentielle ……... 79
III.10.2 Effet d'un échelon fréquentiel ……... 82
III.11 Conclusion …….. 85

Chapitre IV : Etude comparative de la PLL-VHF d'ordre entier et fractionnaire 87
IV.1 Introduction 88
IV.2 Intérêt des filtres d'ordre non entier 88
IV.2.1 Formalisme mathématique généralisé à la dérivation d'ordre non entier.. 89
IV.2.2 Applications……... 90
IV.2.3 Domaine d'intérêt pour la démodulation de fréquence…….. 91
IV.3 Méthodologie de synthèse d'un filtre d'ordre non entier ……..... 91
IV.3.1 Distribution récursive des zéros et des pôles ……..... 92
IV.3.2 De la récursivité à la dérivation non entière …… 92
IV.3.3 Implémentation des filtres d'ordre non entier bornés en fréquence …….. 99
IV.3.4 Contraintes de la forme récursive …….. 100
IV.4 Exemple de calcul du filtre de boucle d'ordre 1/2..... 101
IV.5 Tracés de Bode de la PLL fermée d'ordre entier……... 102
IV.6 Tracés de Bode de la PLL fermée d'ordre quelconque ……. 105
IV.7 Analyse de bruit du circuit PLL …… 107
IV.8 Démodulation FM homodyne à base d'une PLL-VHF d'ordre fractionnaire…… 109
IV.8.1 Démodulation par PLL d'ordre 1.5 …… 109
IV.8.2 Démodulation par PLL d'ordre 2.5 …… 111
IV.9 Conclusion ……..... 113

Conclusion générale 114
Liste des acronymes 117
Liste des symboles 118
Bibliographie 121
Annexes 125

Liste des figures

Figure I.1 : Emetteur-récepteur pour des applications GSM ……... 9
Figure I.2 : Une application typique de radiofréquence utilisant le circuit intégré SA620 …… 9
Figure I.3 : Le signal modulant lors d'une émission FM stéréophonique …… 11
Figure I.4 : Le schéma conceptuel d'un récepteur superhétérodyne …… 15
Figure I.5 : Le schéma de principe d'un récepteur radio simple hétérodyne …… 18
Figure I.6 : Le schéma de principe du récepteur FMFB ……... 20
Figure I.7 : Le schéma de principe du récepteur radio double hétérodyne …….. 21
Figure I.8 : Le schéma de principe du récepteur homodyne …… 23
Figure I.9 : Le mélangeur à réjection d'image ……... 24
Figure I.10 : Le schéma de principe du récepteur à mélange complexe de fréquences . 25
Figure I.11 : Les fréquences image du récepteur à mélange complexe de fréquences .. 26

Figure II.1 : Diagramme-bloc fonctionnel du AD834 ……..……... 32
Figure II.2 : Circuit d'E/S du multiplieur AD834 et sa polarisation ……. 32
Figure II.3 : Ensemble : détecteur de phase + filtre RC + amplificateur différentiel … 34
Figure II.4 : Caractéristique de phase du multiplieur AD834 …… 36
Figure II.5 : Interface entre détecteur de phase et VCO avec sortie filtre vers la circuiterie BF ……..... 37
Figure II.6 : Banc de mesure de la caractéristique de la diode Varicap ……. 39
Figure II.7 : Caractéristiques théorique et mesurée en superposition de la diode Varicap …….. 40
Figure II.8 : Schéma équivalent en dynamique de l'oscillateur et sa décomposition en quadripôles en parallèle ……... 42
Figure II.9 : à gauche : Circuit VCO à 98MHz et son étage tampon à charge 75 Ω à droite : Driver-modulateur du VCO à 128 kHz …… 45
Figure II.10 : Mesure de la valeur optimale du secondaire de transformateur d'amplificateur VHF ……. 47
Figure II.11 : Signal au repos du VCO et son spectre ……. 48
Figure II.12 : Analyse de distorsion de la fréquence d'oscillation jusqu'à 10 Harmoniques …….. 49
Figure II.13 : Caractéristique fréquence-tension du VCO (zoom au bas) ……... 50
Figure II.14 : Signal du driver et spectre d'une modulation FM à bande étroite au collecteur du transistor-oscillateur et à la charge du VCO …… 51

Figure III.1 : Simulation temporelle de la PLL en boucle ouverte ……. 55
Figure III.2 : Régime transitoire de la PLL en boucle fermée …… 56
Figure III.3 : Régime permanent de la PLL en boucle fermée ……... 57
Figure III.4 : Composant ABM2I comme détecteur de phase …… 58
Figure III.5 : Ensemble modifié du filtre + interface VCO …… 58
Figure III.6 : PLL en boucle fermée ……... 59
Figure III.7 : Schéma-synoptique de la PLL fermée de la figure (II.6) ……..... 60

Figure III.8 : Schéma-bloc fonctionnel de la PLL de la figure (III.6) …… 60
Figure III.9 : Schéma-bloc à retour unitaire de la PLL ……... 60

Figure III.10 : Diagrammes de Bode de la fonction de transfert en boucle fermée de la PLL ……... 63
Figure III.11 : Régime transitoire de la nouvelle PLL en boucle fermée ……. 64
Figure III.12 : Régime établi de la nouvelle PLL en boucle fermée …… 65
Figure III.13 : Régime établi de la nouvelle PLL en boucle fermée …… 66
Figure III.14 : Schéma-bloc de la PLL avec perturbation fréquentielle ……... 68
Figure III.15 : Schéma-bloc de régulation de la PLL perturbée ……... 68
Figure III.16 : Correcteur PI suivi de l'étage interface VCO ……... 69
Figure III.17 : Schéma-bloc d'asservissement de la PLL munie du correcteur PI ……... 70
Figure III.18 : Diagrammes de Bode de la PLL corrigée ……. 71
Figure III.19 : Schéma-bloc de PLL corrigée sous (a) perturbation fréquentielle, (b) perturbation de tension ……. 72
Figure III.20 : Schéma-bloc de régulation de la PLL munie du correcteur PI ……. 72
Figure III.21 : PLL-VHF avec correcteur PI et nouvel interface-VCO …… 73
Figure III.22 : Régime transitoire de la PLL optimisée ……... 74
Figure III.23 : Régime stationnaire de la PLL optimisée ……. 75
Figure III.24 : Spectres des signaux FM et VCO traités par la PLL optimisée …… 75
Figure III.25 : PLL-VHF avec correcteur PI munie de l'AD834 ……. 76
Figure III.26 : Régime transitoire de la PLL optimisée munie de l'AD834 ……. 77
Figure III.27 : Régime stationnaire de la PLL optimisée munie de l'AD834 …….. 78
Figure III.28 : Spectres des signaux FM et VCO traités par la PLL optimisée munie de l'AD834 ……. 79
Figure III.29 : VCO de la PLL de la figure (III.25) soumis à une perturbation fréquentielle ……... 80
Figure III.30 : Sortie V(F) d'interface-VCO et sorties superposées du filtre et détecteur de phase ……. 81
Figure III.31 : Sortie V(F) zoomée ……... 81
Figure III.32 : Signaux FM et VCO à la fin de la perturbation (autour de 250 µs) …….. 82
Figure III.33 : VCO de la PLL de la figure (III.25) soumis à une perturbation fréquentielle permanente ……... 83
Figure III.34 : Allure des signaux sans bruit aboutissant au régime établi ……... 84
Figure III.35 : Signaux avant et après l'arrivée de l'échelon fréquentiel de bruit …… 85

Figure IV.1 : Comparaison des diagrammes asymptotiques de Bode d'un filtre passe-bas d'ordre entier (en noir) et non entier (en rouge) ……. 88
Figure IV.2 : Diagrammes de Bode d'un dérivateur d'ordre réel positif ……..... 90
Figure IV.3 : Distribution récursive de pôles et de zéros avec lissage des diagrammes asymptotiques de gain et de phase ……..... 92
Figure IV.4 : Filtre passe bas RC de base ……... 93
Figure IV.5 : Intégrateur simple étudié ……... 94
Figure IV.6 : Structure RC récursive étudiée …….. 95
Figure IV.7 : Structure récursive simplifiée …… 96
Figure IV.8 : Diagramme asymptotique de l'admittance …… 98
Figure IV.9 : Filtre récursif à calculer ……. 101
Figure IV.10 : PLL avec source FM et filtre de boucle comme composants ABM …..... 102
Figure IV.11 : Indice de modaulation en fonction de la fréquence ……... 103

Figure IV.12 : Tracés de Bode du circuit de la figure IV.9 muni d'un filtre RC d'ordre n = 1…….... 104
Figure IV.13 : Tracés de Bode du circuit de la figure IV.9 avec n = 0.1 (mesure 1) jusqu'à 2.5 (mesure 10)…….. 106
Figure IV.14 : Bruit total à la sortie V(Filtre) et bruit équivalent à l'entrée de source V_3 de la figure IV.9 paramétrés par l'ordre du filtre de boucle……... 108
Figure IV.15 : PLL-VHF munie d'un filtre de boucle d'ordre 0.5 ……... 109
Figure IV.16 : Réponse d'amplitude en fréquence du filtre de boucle d'ordre 0.5 …….. 110
Figure IV.17 : Régime transitoire de la PLL-VHF d'ordre 1.5 …… 110
Figure IV.18 : PLL-VHF munie d'un filtre de boucle d'ordre 1.5 ……... 111
Figure IV.19 : Réponse en fréquence du filtre de boucle d'ordre 1.5 ……... 112
Figure IV.20 : Régime transitoire de la PLL-VHF d'ordre 2.5 …… 112

Figure A : Mesure sur abaque de Smith des paramètres S_{11} et S_{22} du transistor BFR92A monté en émetteur commun ……..... 125
Figure B : Mesure en coordonnées polaires des paramètres S_{12} et S_{21} du transistor BFR92A monté en émetteur commun ……..... 125
Figure C : Report sur un abaque complet de Smith des mesures à la fréquence 100 MHz des paramètres de dispersion des figures A et B ……..... 126
Figure D : Transformateur chargé par l'amplificateur BF du filtre et le correcteur PI 127
Figure E : Diagrammes de Bode du correcteur PI …….. 128
Figure F : Diagrammes de Bode de l'amplificateur BF du filtre ……..... 129

Liste des tableaux

Tableau IV.1 : Exemples d'ordre fractionnaire de filtre et leurs facteurs récursifs …….. 99

Introduction générale

La démodulation de fréquence reste à nos jours intensément utilisée, notamment dans les postes radio-récepteurs ou la partie son de certains téléviseurs. Différents types de discriminateurs de fréquence ont existaient ou existent toujours, allant des anciens comme le discriminateur de Foster-Seeley, le détecteur de rapport, etc, jusqu'aux récentes solutions intégrées comme la PLL (Phase Locked Loop), et le démodulateur FM (Frequency Modulation) à quadrature.

D'autre part, les convertisseurs FI (Fréquence Intermédiaire) abondent dans les émetteurs et récepteurs hétérodynes. Dans ces derniers par exemple, cela conduit à optimiser les amplificateurs FI appelés à amplifier suffisamment le signal reçu avant sa démodulation. Cependant dans les récepteurs softwares SDR (System Data Radio) par exemple, une conversion fréquentielle à zéro FI est utilisée, techniquement appelée « conversion homodyne ». Cette nouvelle technique permet l'abaissement direct de la porteuse haute-fréquence reçue, vers les basses fréquences du signal d'information, ou bande de base.

Les télécommunications visent toujours des performances plus élevées avec entre autres l'accroissement des fréquences de travail des circuits rendu possible grâce à la miniaturisation des transistors intégrés sur puce. Les technologies suivent ce courant avec des transistors prévus pour consommer moins sous des tensions d'alimentation toujours plus basses et optimisant les vitesses de commutation au détriment du bruit et des courants de fuite.

En raison de cette évolution technologique des fonctions analogiques, nous nous intéresserons ici à un système bien particulier mais très répandu : les boucles à verrouillage de phase ou PLL [1]. Ces systèmes se trouvent dans de nombreuses applications comme modulateurs ou démodulateurs de fréquence, restituteurs de porteuses ou de données, ou encore synthétiseurs ou multiplieurs de fréquence, etc… [2].

L'augmentation de l'ordre de la PLL influe positivement sur son comportement statique et dynamique à la condition de compenser par des correcteurs adéquats, ses éventuels insuffisances en stabilité ou en précision statique et dynamique (temps de réponse). L'ordre fractionnaire de la PLL a été jugé très intéressant par certains chercheurs, dans l'augmentation de la robustesse du comportement de la PLL vis-à-vis du bruit.

Toutes ces idées qui viennent d'être exposées, relèvent de notre étude à accomplir sous le thème de notre recherche.

1. Objectif de la thèse :

La robustesse est une notion très large qui traduit toujours la même idée, à savoir la quasi-insensibilité à la variation de certains paramètres du système étudié ou à l'action du bruit tout court. Aussi, dans un même domaine, il existe autant de types de robustesses que de grandeurs insensibles. Par exemple, il est fréquent de considérer la robustesse de la stabilité de la boucle à verrouillage de phase ou en d'autre terme, la garantie d'une valeur imposée du facteur de résonance de l'asservissement assuré par la PLL [3].

Dans l'approche fractionnaire, la robustesse est de nature plus sévère puisqu'il s'agit de la robustesse du degré de stabilité.

2. Contributions de la thèse :

Le sujet de cette thèse traite un domaine dont les origines théoriques sont très anciennes, alors que ses applications et leurs optimisations restent récentes. Il a pour but d'améliorer la robustesse des systèmes de boucles à verrouillage de phase classiques par l'introduction d'opérateurs d'ordres fractionnaires, par le biais de filtres de boucle d'ordres fractionnaires. L'intérêt d'introduction de ce type de filtre dans le circuit d'asservissement de phase, est motivé par les bonnes performances attendues des systèmes d'ordres fractionnaires relativement à celles des systèmes d'ordres entiers classiques [4,5].

Dans notre contribution, l'introduction des filtres d'ordres fractionnaires est réalisée par différentes techniques :

- ✓ L'utilisation d'un modèle mathématique d'ordre fractionnaire approximé par une fonction de transfert rationnel (méthode d'Alain OUTALOUP).
- ✓ Placement des pôles de l'ordre fractionnaire dans la boucle d'asservissement afin d'imposer des dynamiques fractionnaires, et profiter ainsi des propriétés intéressantes de robustesse et d'autres performances liées à ces filtres d'ordre fractionnaire.
- ✓ Introduction d'une nouvelle technique appelée « Fractionalisation », qui consiste à transformer le système entier classique en système fractionnaire par l'utilisation d'une cascade de sous-systèmes fractionnaires.

Cette démarche a montré l'amélioration du rendement et du comportement du processus de boucle à verrouillage de phase.

3. Organisation de la thèse :

La thèse se décompose en deux parties, une première partie présente les travaux de recherche effectués sur les architectures des différentes structure d'un récepteur FM, et une seconde partie traitant de l'optimisation du filtre de boucle en terme de correction et de fractionalisation de son ordre dans le cadre d'une démodulation FM homodyne. Par conséquent, cette thèse s'articule sur quatre chapitres :

Le premier chapitre consacré à la présentation des différentes structures d'un récepteur FM, est composé de dix sections. On commence par un historique sur les radiocommunications, l'évolution des récepteurs radiofréquences est donnée dans troisième partie, suivi des notions et des spécifications imposées par l'UIT (Union International des Télécommunication). En dernier, on a jugé utile de présenter des différentes structures existes dans la littérature des récepteurs FM.

Dans le chapitre deux, on se focalise sur la conception et le dimensionnement de la PLL analogique comme une boucle fermée d'asservissement de phase. La PLL à réaliser doit fonctionner en VHF (très hautes fréquences), afin d'assurer une démodulation FM homodyne.

L'étude et l'analyse des performances de cette PLL sont détaillées dans le troisième chapitre avec la présentation des différents résultats obtenus par des simulations établies sur Orcad Pspice (version 16.6). La CAO à l'aide de Pspice, a permis de satisfaire aux consignes préétablies dans notre cahier des charges.

Le quatrième chapitre présente l'optimisation du filtre de boucle pour un ordre entier ou non. Une introduction mathématique de l'ordre non entier ainsi que son historique y sont présentés. Il est démontré dans ce chapitre, comment réaliser pratiquement la fractionalisation de l'ordre du filtre de boucle en juxtaposant en parallèle de simples cellules RC bien calculées. Une mesure du bruit propre du circuit réalisé, est menée à l'aide Pspice.

Une conclusion générale récapitule les résultats obtenus dans la thèse, et donne aussi un aperçu sur les perspectives à envisager et les suggestions proposées dans la continuation de ce travail.

Chapitre I

Présentation des différentes structures d'un récepteur FM

I.1 Introduction :

Ce chapitre sera consacré à l'étude des différentes structures d'un récepteur FM intégré capable de recevoir les informations radiofréquences. Le récepteur généralement portable, doit en plus présenter des caractéristiques de faible tension d'alimentation et faible consommation. Les techniques présentées dans ce travail sont applicables à tout type de récepteur radiofréquence. La structure homodyne est retenue et implantée dans le cadre de notre étude.

1.2 Historique sur les radiocommunications :

Par rapport à d'autres branches de la science et de la technique, les communications électroniques sont un domaine assez récent. En effet, les bases théoriques des communications par le biais d'un champ électromagnétique utilisent les équations proposées par Maxwell en 1865. En 1877, Hertz apporte la vérification expérimentale de cette théorie [6].

Les premières communications à longue distance sont arrivées en 1895. Marconi développe le télégraphe sans fil et apporte des améliorations dans le système d'émission et réception. Au début du 20^{e} siècle, on remarque un essor considérable des transmissions par code de Morse, en utilisant des appareils embarqués composés d'émetteurs à arc électrique.

A la même époque, un scientifique nommé Fessenden propose une nouvelle technique qui a pour but d'améliorer les transmissions sans fil. Il appela cette technique hétérodyne, du grecque "hétéros" (différent) et "dynamis" (puissance). Dans le cadre d'une transmission par code de Morse, l'idée était de mélanger le signal reçu avec un signal issu d'un générateur local de sinusoïdes. Le signal obtenu, à la fréquence différence, était situé dans la gamme des signaux audibles. Cette technique est communément appelée aujourd'hui la conversion directe du signal à recevoir [6].

En 1915, en utilisant cette même idée de système hétérodyne, Alexanderson produit des alternateurs radio délivrant une puissance de 200kW à une fréquence de 150kHz. Il construit également les premiers récepteurs à tubes à vide, connus sous le nom de récepteurs TRF (Tuned Radio Frequency).

Un fort développement des communications radiofréquences a été induit par la première guerre mondiale. Un des promoteurs de ces idées a été Edwin Armstrong, qui était à l'époque major dans l'armée américaine. Le besoin s'est montré pour des récepteurs radio capables à capter le bruit d'armement des bombardiers, sachant que ce bruit est le plus intense

pour des fréquences de l'ordre de quelques méga-hertz. La technique imaginée par Armstrong était de réaliser une conversion de fréquence du signal reçu vers une fréquence intermédiaire d'environ 50kHz et ensuite traiter le signal ainsi obtenu. Ce nouveau type de système a été appelé superhétérodyne. La guerre est finie avant que le projet de défense anti-aérienne voit le jour [6].

Armstrong reste un des pères des radiocommunications. Dans les années 1913-1914, avec de Forest, Franklin, Meissner et Round, ils découvrent à peu près en même temps les oscillateurs à tubes à vide. Ceci lance la production en masse de récepteurs radio utilisant le nouveau principe superhétérodyne, qui est accepté comme le standard pour les systèmes de réception radio. Armstrong développe et répand également les systèmes à modulation de fréquence [6].

L'ère des semiconducteurs est ouverte après la deuxième guerre mondiale, avec l'invention du transistor (1948) par Bardeen et Brattain et la théorie de la jonction PN par Shockley (1949). Les encombrants tubes à vide présents dans les récepteurs radio sont remplacés par des transistors et diodes beaucoup plus petits.

La première puce de circuit intégré apparaît bien sûr avec le circuit multivibrateur réalisé par Jack Kilby en 1959. Quelques années après, les composants intégrés prennent la place petit à petit des transistors discrets utilisés jadis dans des multiples applications radioélectriques. Les récepteurs radio présentés dans le commerce commencent à être communément appelés "récepteurs radio à transistors" ou, plus populairement, "transistors", en ignorant le fait que le circuit imprimé afférent devient un support à moins en mois de composants [6].

1.3 Evolution récente des récepteurs radiofréquences :

Dans le cadre de cette thèse, nous ne nous intéressons qu'aux récepteurs à base d'une PLL, et plus particulièrement à ceux adaptés à des appareils portables et donc utilisant des composants intégrés.

Le degré d'intégration a augmenté de plus en plus avec les décennies qui ont passé. Il y a une dizaine d'années, les récepteurs de base disponibles sur le marché civil étaient construits à l'aide de circuits intégrés, comme l'exemple du récepteur FM à base du circuit intégré βM 3189 [7]. La puce amplifie, limite et démodule le signal FM autour d'une fréquence de 10.7MHz. Un filtre céramique assure en amont une extraction du canal désiré. La partie front-

end du récepteur (LNA, mélangeur de fréquences et filtre de réjection de la fréquence image) est réalisée avec un montage de composants discrets.

La grande majorité des récepteurs radio actuels utilisent encore des schémas hybrides, dans le sens où les composants actifs (tels que le LNA, les mélangeurs, le VCO, le contrôle automatique de gain et de fréquence et d'autres amplificateurs) sont intégrés sur une même puce et les autres composants (notamment filtres) sont des éléments externes à la puce. De même, les composants passifs qui déterminent la fréquence de l'oscillateur local et ceux des filtres sont aussi des composants externes.

La fréquence de l'oscillateur local est déterminée par un réseau LC accordé ou par une boucle à verrouillage de phase. Dans ce dernier cas, la PLL nécessite généralement une self externe ou alors une diode varicap.

Les filtres peuvent être des structures LC classiques avec des inductances accordés. Cette approche mène vers un circuit avec un grand nombre de composants externes, dont une grande partie son accordé à la main. Une autre alternative est 1'utilisation des filtres à onde acoustique de surface (mieux connus sous leurs nom anglais "SAW filters" Surface Acoustic Wave) ou encore des filtres à quartz. Ces solutions permettent de simplifier les structures des récepteurs, notamment en réduisant le nombre de composants. De plus, les tailles de ces composants externes diminuent constamment, ce qui permet la miniaturisation des appareils de communications. Par exemple, un filtre à onde acoustique de surface pour une fonction passe-bande à une fréquence intermédiaire de 130MHz, présente un encombrement de seulement $60mm^3$, et ceci pour une fonction de filtrage très sélective [8].

Dans la suite de cette thèse, ce type de récepteurs radio seront classifiés comme récepteurs radio classiques, par opposition aux récepteurs radio complètement intégrés. Deux exemples de récepteurs classiques sont donnés dans les deux figures (I.1) et (I.2). Le premier concerne un émetteur-récepteur pour des applications GSM [9] et le deuxième présente une application possible avec le circuit SA620 [10].

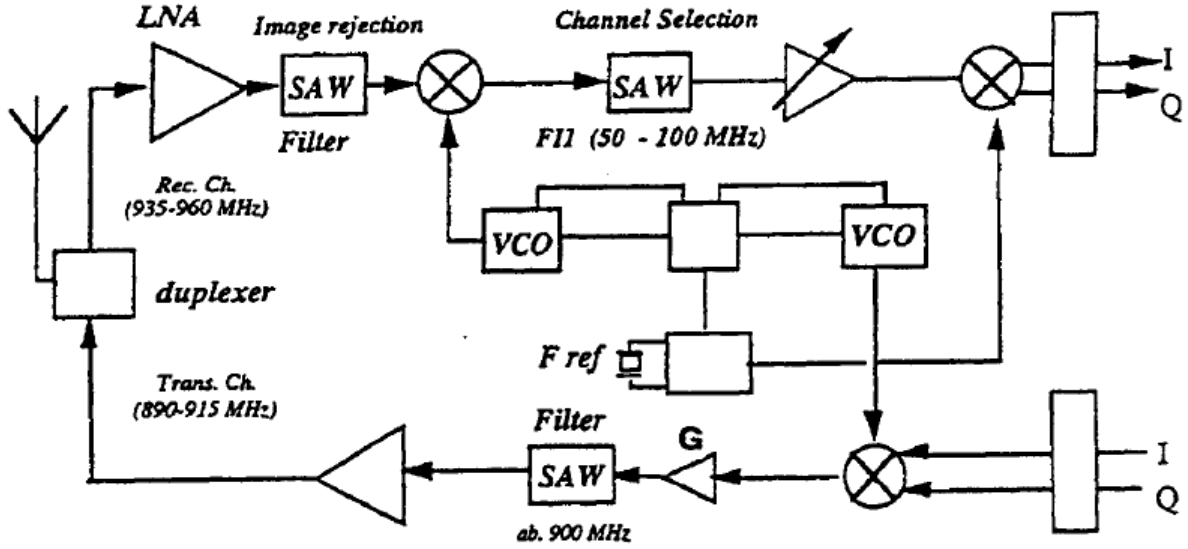


Figure I.1 : Emetteur-récepteur pour des applications GSM

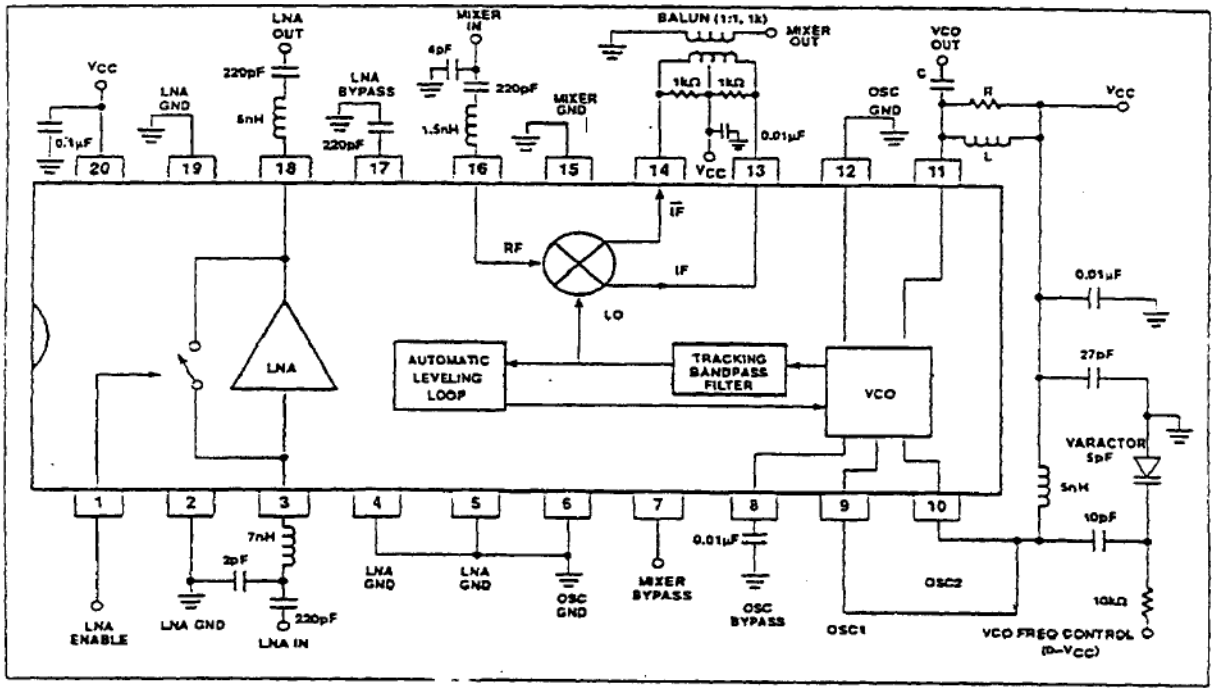


Figure I.2 : Une application typique de radiofréquence utilisant le circuit intégré SA620

Le développement actuel des communications mobiles de toute sorte: téléphonie sans fil et cellulaire, systèmes de radiomessagerie et autres, impose une cadence très serrée pour l'évolution des appareils d'émission et/ou de réception. Des contraintes de faible consommation, faible alimentation, faible taille et bonne robustesse imposent un nouveau défi sur le marché des produits de télécommunications: celui des solutions complètement intégrées dans des technologies submicroniques de plus en plus évoluées.

Cette thèse sera donc axée sur la présentation d'une solution de récepteur FM à base d'une PLL opérant en VHF. Le but de l'opération est d'obtenir un récepteur à faible consommation et faible alimentation, pour des appareils portables fonctionnant en VHF [11]. Une autre contrainte porte sur l'intensité du bruit généré par le circuit.

I.4 Notions de base et spécifications imposées par l'UIT :

I.4.1 Définitions et caractéristiques de la FM standard :

La bande FM standard ou commerciale est située entre 88 et 108 MHz, et correspond aux émissions grand public des stations de radio et autres émetteurs civils. L'équation de principe d'une onde modulée en fréquence (par un signal sinusoïdal) est la suivante :

$$v_{FM}(t) = A.\cos\left(\omega_c t + \frac{\Delta f}{f_m}.\cos\omega_m t\right) \qquad (1.1)$$

Avec :

$v_{FM}(t)$: le signal modulé en fréquence ;

A : 1'amplitude du signal FM ;

ω_c : la pulsation angulaire de la porteuse HF ;

Δf : l'excursion en fréquence du signal modulant ;

$\omega_m = 2\pi f_m$: la pulsation angulaire du signal modulant.

Le signal radiofréquence (RF), est constitué d'une porteuse haute fréquence modulée en fréquence par un signal en bande de base. L'excursion en fréquence (ou déviation maximale de fréquence) est de ±75kHz.

Généralement, le signal modulant FM en bande de base contient d'autres informations à part l'information audio (comprenant la musique). Toutes ces informations sont multiplexées en fréquence dans une bande comprise entre 50Hz et environ 80kHz. En conséquence, ce signal est généralement nommé le signal multiplexe stéréophonique. La figure (I.3) ci-dessous présente l'occupation spectrale de la bande de base modulante. Dans cette figure, plusieurs bandes de fréquence peuvent être distinguées [12] :

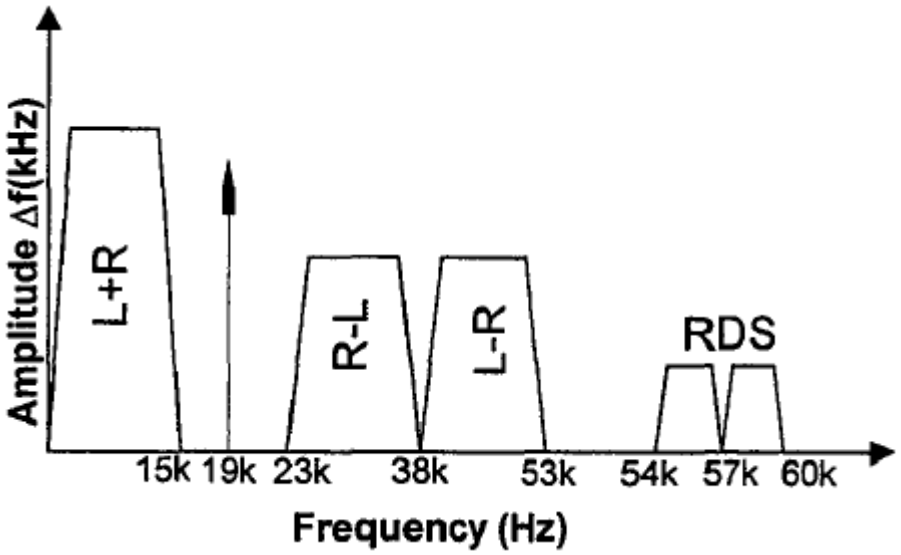


Figure I.3 : Le signal modulant lors d'une émission FM stéréophonique

a. Le signal "mono", appelé "L+R". Ce signal s'étale entre 50Hz et 15kHz, il est émis avec préaccentuation et sa valeur maximale est 90% de l'amplitude totale du signal; L et R sont en phase. Avec un amplificateur audio, ce signal peut être directement amplifié pour une restitution monophonique.

b. La bande de fréquence entre 23 et 53kHz contient l'information additionnelle nécessaire pour constituer le signal stéréo. La différence des deux signaux stéréo (L et R) module en amplitude une sous-porteuse à 38kHz. La sous-porteuse est par la suite supprimée. La valeur maximale de l'amplitude pour la somme des deux lobes est de 90% de l'amplitude totale du signal MPX. L et R sont en opposition de phase.

c. Pour faciliter la démodulation de l'information stéréo, un signal pilote à 19kHz est aussi transmis. Après une multiplication fréquentielle par deux, ce signal permet la génération d'une référence à 38kHz pour la démodulation AM synchrone. L'amplitude du signal pilote est 8 à 10% de l'amplitude totale du signal.

d. Une bande de 6kHz autour d'une troisième sous-porteuse à 57kHz est prévue pour transmettre des données numériques. La sous-porteuse est de nouveau supprimée. L'amplitude du signal RDS est généralement 2% de l'amplitude totale du signal.

Le principal objectif du Système de transmission radio de données (RDS, de l'anglais Radio Data System) est de créer un standard d'émission d'informations numériques pour les stations de radio. Par ce moyen, un récepteur radio FM peut être accordé automatiquement sur l'émetteur radio du programme désiré. Bien d'autre informations et applications sont disponibles par le biais du système RDS [13].

Une application possible pour le système RDS est la radiomessagerie [13]. Les possibilités suivantes sont offertes:

- la transmission de différents types de messages, y compris des communications internationales;
- la possibilité d'une utilisation simultanée de plusieurs canaux pour la transmission des messages ; ceci permet de résoudre le problème de la capacité de transmission de la voie de communications ;
- la possibilité d'un mode de veille sur l'appareil (économie importante d'énergie).

Comme la norme RDS permet d'utiliser le réseau déjà existant des transmetteurs radio, un système de radiomessagerie RDS peut être installé facilement. Ce type de système permet une large couverture géographique.

I.4.2 Termes qui définissent les qualités d'un récepteur radioélectrique :

Tout récepteur radioélectrique FM est caractérisé par un certain nombre de qualités [14]. L'Union Internationale des Télécommunications (UIT) définit des normes qui régissent toutes ces notions.

La **sensibilité** d'un récepteur définit son pouvoir de déceler des signaux en entrée avec une très faible amplitude. Elle est décrite par la valeur minimale du signal en entrée capable d'assurer en sortie du récepteur, un rapport signal à bruit déterminé.

La limite utile de propagation des ondes métriques correspondant à des porteuses autour de 100MHz est assez restreinte (50km) par rapport aux grandes ondes utilisées pour la modulation d'amplitude. Le signal reçu par l'antenne varie fortement avec l'orientation de l'antenne et la distance entre l'émetteur et le récepteur.

Les valeurs typiques pour des niveaux minimaux du signal à l'entrée de l'antenne, conformément aux Recommandations de l'UIT [12], sont :

-95dBm (0.3pW) pour une réception monophonique ;

-75dBm (31pW) pour une réception stéréophonique ;

-87 dBm (2pW) pour une réception RDS.

Ces valeurs sont fondées sur un rapport signal à bruit audiofréquence (donc en sortie du récepteur) de 40dB et une impédance de 50Ω pour l'antenne.

On décrit également les qualités d'un récepteur par son **facteur de bruit**, notion qui matérialise la détérioration du rapport signal à bruit de la source, due au passage du signal dans le récepteur.

Pour des récepteurs FM classiques, des valeurs raisonnables pour ce facteur de bruit se situent entre 3 et 5dB [15].

La **sélectivité** permet la réception, dans des conditions correctes, de deux stations émettrices dont les fréquences sont voisines. Elle se traduit par l'écart de fréquence minimal séparant deux stations, que peut distinguer sans brouillage le récepteur.

L'antenne reçoit en général des signaux issus de plusieurs émetteurs et le récepteur radio doit extraire seulement le signal désiré et filtrer tous les autres signaux parasites. Quand le récepteur est accordé sur un poste émetteur qui se situe assez loin de point de vue géographique, d'autres signaux non-désirés, issus d'émetteurs rapprochés, peuvent présenter une amplitude supérieure de quelques ordres de grandeur par rapport au signal désiré. Les Recommandations de 1 'UIT [12] définissent les niveaux des signaux à l'entrée d'un récepteur.

Le niveau maximum du signal à recevoir est de l'ordre de 10dBm, ce qui correspond à une tension de 0.707Vrms sous 50Ω.

Pour 1'émission FM standard, 1'espacement minimum entre deux canaux d'émission est de 200kHz.

La **linéarité** d'un récepteur définit son aptitude à recevoir un signal utile de faible amplitude, en présence de signaux bruiteurs de fort niveau.

Des non-linéarités dans le circuit physique génèrent des signaux parasites, qui peuvent être de forte amplitude, et qui perturbent le signal dit utile. Il s'agit des composantes d'intermodulation, et notamment de **l'intermodulation de troisième ordre**. Deux composantes fréquentielles captées dans le champ de l'antenne et éloignées de la fréquence désirée génèrent, à cause des non-linéarités du circuit, des composantes d'intermodulation. Les raies d'intermodulation les plus importantes en amplitude sont celles d'ordre trois. Ces signaux résultants peuvent se retrouver dans la bande du signal désiré et perturber la réception de l'émission souhaitée, d'autant plus que les produits d'intermodulation peuvent présenter d'assez fortes amplitudes.

Pour tout concepteur de circuits de radiofréquence, le défi permanent consiste à réaliser le meilleur **compromis entre la sensibilité et la linéarité** d'un récepteur [14].

La force électromotrice fournie par 1'antenne, est donnée par le produit entre la hauteur effective de 1'antenne et le champ électromagnétique présent au voisinage du récepteur. Il est clair que le rapport S/B sur l'antenne (S/B_{exteme}) ne dépend que de l'environnement. Le rapport S/B_{exteme} représente le rapport S/B que pourrait avoir, en sortie, un récepteur idéal. Pour pouvoir 1'atteindre, il faut que le bruit équivalent ramené à 1'entrée du circuit de son intérieur soit nettement inférieur au bruit externe capté par l'antenne. Les seuls moyens d'obtenir ce résultat sont soit d'augmenter la hauteur effective de l'antenne ou alors de diminuer le facteur de bruit du système.

Comme le facteur de bruit ne peut pas être réduit en dessous de quelques 4 ou 5dB, il faut assurer la hauteur effective nécessaire pour garder toujours le bruit externe supérieur au bruit interne du circuit, même pendant les périodes calmes.

D'un autre côté, le critère de linéarité impose une tenue maximale aux bruiteurs externes. La force électromotrice correspondant à ces bruiteurs externes, sera d'autant plus importante que la hauteur effective de l'antenne augmente.

En plus de toutes ces considérations, une autre contrainte entre en jeu dans le cas des récepteurs miniaturisés. L'encombrement physique de l'antenne doit être très réduit, ce qui implique une forte directivité [16]. Une solution pour une réception omnidirectionnelle (selon les axes φ et θ) est 1' antenne duale, composée de deux ferrites situées dans le plan horizontal et perpendiculaires entre elles.

La **fidélité** d'un récepteur traduit son aptitude à restituer à sa sortie, le signal modulant d'origine sans déformation. Elle se chiffre généralement en terme de distorsion harmonique globale sur le signal en bande de base.

Pour la réponse audiofréquence globale, une distorsion harmonique de 1% a été adoptée [12]. Le rapport signal à bruit audiofréquence, pour des forts signaux d'entrée, doit être d'au moins 56dB pour un niveau d'entrée de -50dBm (sur 50Ω).

La norme hi-fi impose des rapports signal à bruit en sortie de valeurs plus élevées : 70dB pour une restitution mono et 50dB pour la stéréo. Pour la réception des signaux d'information additionnels (RDS), un facteur signal à bruit de -6dB est suffisant pour décoder les données; ceci correspond à un taux d'erreur binaire de 10^{-4} à la réception, avant correction [12].

La **stabilité** du récepteur définit son aptitude à conserver son réglage sur une fréquence fixe, dans le temps, quand les conditions d'environnement se modifient (température, tension d'alimentation, ...).

Les récepteurs actuels, dotés d'un asservissement automatique de fréquence et d'un réglage électronique de la fréquence, présentent une stabilité de quelques dizaines de kHz.

I.4.3 Schéma de principe d'un récepteur radio superhétérodyne :

La figure (I.4) présente le schéma de principe d'un récepteur radio superhétérodyne [17]. Les fonctions de base réalisées sont les suivantes:

- La pré-amplification du signal radio d'entrée, reçu par l'antenne.
- La translation du signal radiofréquence (RF) situé autour de 100MHz dans le cas d'une FM standard vers la fréquence intermédiaire (FI). En pratique, cette opération de translation de fréquence est réalisée par un mélange avec un signal issu d'un oscillateur local (OL).
- L'extraction de l'information utile du large spectre électromagnétique reçu par l'antenne, avec l'aide du filtrage passe-bande.
- L'élimination de toute modulation parasite d'amplitude, à l'aide d'un amplificateur-limiteur.
- La démodulation du signal radio vers l'information (sonore ou numérique) désirée.

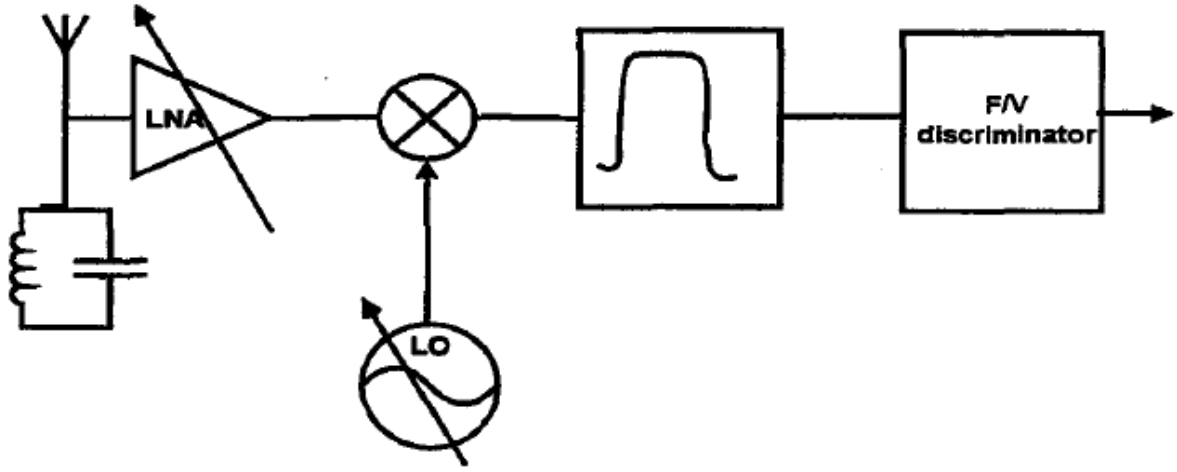


Figure I.4 : Le schéma conceptuel d'un récepteur superhétérodyne

Quelques explications s'imposent.

a. La pré-amplification du signal radio d'entrée

Cette fonction est réalisée par un préamplificateur à faible bruit (LNA pour Low Noise Amplifier), qui permet d'amener le signal radiofréquence incident à un niveau de tension qui peut être traité facilement par les blocs suivants. Ces amplificateurs ont souvent un gain variable selon l'amplitude du signal incident, où la variation du gain peut être réglée par le contrôle automatique de gain. Le LNA doit présenter également une très bonne linéarité [18], sachant que des signaux parasites de très forte amplitude (par rapport à celle du signal utile) peuvent être présents en entrée. Son impédance d'entrée doit être calculée de telle manière que le transfert de puissance entre l'antenne et le reste du circuit soit optimal. Le facteur de bruit du LNA détermine en bonne partie, le facteur de bruit global du circuit.

b. La translation de fréquence

Les récepteurs FM classiques contiennent un oscillateur local (LO) avec une fréquence variable et un mélangeur (multiplieur de fréquences) qui transpose l'information radiofréquence (RF) vers une fréquence intermédiaire (FI). Pour les récepteurs FM classiques, la fréquence intermédiaire (FI) la plus courante est 10.7MHz.

En sortie du mélangeur, le signal présente les fréquences somme et différence des deux tensions à l'entrée du mélangeur. La fréquence somme est par la suite filtrée.

Tout signal parasite, espacé de deux fois la FI par rapport à un signal donné, s'appelle la fréquence image du signal désiré. Après passage par le mélangeur de fréquences, ce signal donne une composante à la même fréquence que celle correspondant au signal utile. Cette fréquence image doit donc être éliminée avant le mélange des fréquences. Les Normes Internationales imposent une atténuation de la fréquence image d'au moins 50dB [12].

La fréquence de l'oscillateur local peut être inférieure ou supérieure à celle du signal radiofréquence reçu, tout comme la Fréquence Intermédiaire [14]. Dans le cas d'une FI basse (on appelle le système infradyne), le principal avantage vient du fait que le traitement du signal à la fréquence intermédiaire est fortement facilité et des composantes standard peuvent être employées. Les désavantages viennent de l'immunité aux fréquences parasites : la fréquence image, la fréquence intermédiaire et la fréquence de l'oscillateur local tombent dans la gamme de fréquences que peut recevoir le récepteur.

Dans le cas d'une FI élevée (récepteur supradyne), il n'y a plus de problèmes relatives à 1'élimination des trois types cités de fréquences parasites. Dans ce cas, le traitement de l'information à la fréquence intermédiaire doit être réalisé en très haute fréquence, ce qui n'est pas facilement réalisable dans une technologie Silicium.

Pour permettre l'accord du récepteur sur les différentes stations de radio, l'oscillateur local (OL) et éventuellement la structure de suppression de la fréquence image doivent être accordables en fréquence. En général, après le mélangeur, toutes les fréquences de travail sont fixes.

c. La sélection du canal désiré et la réjection des canaux adjacents

Un filtrage passe-bande très étroit est nécessaire pour extraire seulement l'information concernant le canal désiré, sachant que l'espacement minimum entre deux canaux adjacents est de 200kHz. D'un autre côté, la bande passante nécessaire pour restituer correctement un signal FM modulé selon les normes en vigueur (stéréo), est également d'environ 200kHz [19]. Pour des fréquences intermédiaires supérieures à quelques mégahertz, ce filtrage n'est plus réalisable avec des circuits intégrés sur Silicium et des valeurs acceptables de consommation et de tension d'alimentation. Les récepteurs classiques, avec une FI de 10.7MHz, utilisent des filtres externes céramiques d'ordre très élevé (~20^{e} ordre).

d. L'élimination de la modulation parasite d'amplitude

Des imperfections dans le circuit du récepteur génèrent un bruit qui module en amplitude le signal utile. Pour éliminer cette modulation AM résiduelle, le signal présent à l'entrée du bloc de discrimination est amplifié et limité en amplitude. A l'issue du bloc d'amplification et limitation, le signal a une forme plus ou moins carrée et toute information contenue dans l'amplitude est éliminée.

e. La démodulation (ou encore discrimination)

Le discriminateur FM est un bloc qui transforme les variations de fréquence de son entrée en une tension de sortie qui constitue le signal modulant de bande de base. De point de vue fonction de transfert, un discriminateur de fréquence présente une réponse fréquentielle linéaire autour d'une fréquence centrale f_0. Pour obtenir une démodulation correcte d'un signal FM dans un récepteur superhétérodyne, la valeur de la fréquence centrale du discriminateur doit être égale à la fréquence intermédiaire.

En sortie du discriminateur, le signal modulant en bande de base est disponible. Pour faciliter le traitement ultérieur de cette information, un bloc amplificateur et buffer est souvent prévu. La sortie audiofréquence d'un récepteur FM est souvent dénommée "sortie MPX" (signal multiplex pour la stéréophonie).

I.5 Le récepteur simple hétérodyne :

La figure (I.5) présente le schéma de principe d'un récepteur radio simple hétérodyne. Le circuit comprend un amplificateur de faible bruit (LNA), un filtre de réjection de la fréquence image, un mélangeur avec un oscillateur local, un filtre de sélection de canal, un amplificateur-limiteur et enfin un discriminateur de fréquence. Dans une réalisation pratique, un bloc de contrôle automatique de gain et de réglage automatique de fréquence sont prévus. Ce type de circuit matérialise la structure d'un récepteur radio classique, avec des composants externes passifs.

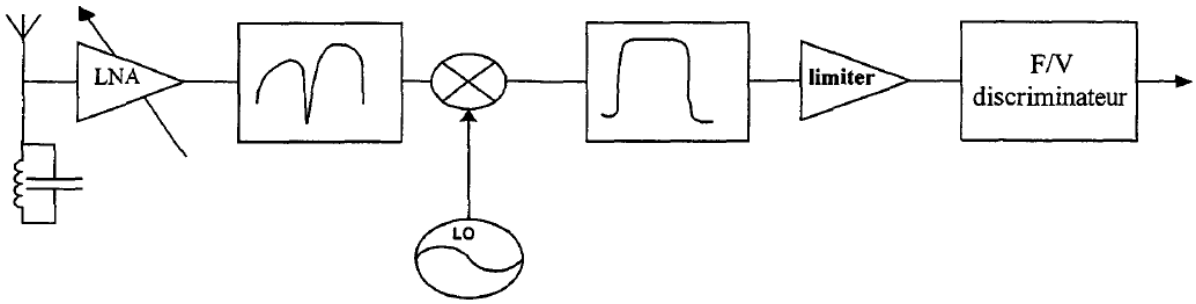


Figure I.5 : Le schéma de principe d'un récepteur radio simple hétérodyne

L'intégration du bloc de réjection de la fréquence image est un des problèmes majeurs dans le cadre d'une solution complètement intégrée, surtout lorsqu'on pose des contraintes de faible consommation et faible tension d'alimentation. Les fréquences utilisées pour la bande FM standard sont suffisamment élevées pour que des techniques basses fréquences soient impropres. D'un autre côté, les fréquences autour de 100MHz ne peuvent pas non plus être considérées comme de très hautes fréquences. Pour ces fréquences, la seule solution possible est l'intégration sous la forme de filtre continu.

Quant au filtre de sélection de canal, celui-ci doit présenter une sélectivité fréquentielle très importante. Le facteur de qualité des filtres continus réalisables avec les technologies actuelles ne peut pas dépasser une valeur d'environ 10, compte tenu de la valeur de la fréquence intermédiaire, qui peut se situer entre quelques mégahertz et quelques dizaines de mégahertz. Suite à ce fait, le filtre passe-bande de sélection du canal n'est faisable que pour des fréquences centrales (FI) de seulement quelques mégahertz, compte tenu des contraintes de faible alimentation et faible consommation. Des solutions de filtre passe-bande de sélection de canal fonctionnant entre 5 et 10MHz ont déjà été présentées dans la littérature, mais elles mènent à des circuits avec une forte consommation [20,21].

D'un autre côté, comme le facteur de qualité du filtre à réjection d'image est aussi limité, sa réponse en fréquence ne peut pas non plus être très raide. La différence entre la fréquence d'entrée et la fréquence image doit être d'au moins 20%, pour garder un rapport raisonnable entre la fréquence utile et la fréquence image. Conformément à 1'expression (15), ceci implique que la fréquence intermédiaire (FI) doit être au moins 10% de la fréquence d'entrée, donc environ 10MHz.

$$f_{image} = f_c + 2.FI \Longrightarrow FI = \frac{|f_{image} - f_c|}{2} \qquad (1.2)$$

Il en résulte très clairement que le choix de la fréquence intermédiaire (FI) est un compromis entre les besoins de ces deux filtres. Avec une technologie Silicium "classique" (comprenant des transistors, capacités et résistances), ce compromis n'est pas réalisable. Le choix de la fréquence intermédiaire ne permet pas, en même temps, la faisabilité des deux filtres. Le récepteur simple hétérodyne n'est donc pas faisable actuellement dans une solution complètement intégrée, avec les contraintes données de faible consommation et faible alimentation.

Au cours des deux dernières années, une nouvelle tendance tend à s'imposer dans le cadre des technologies existantes. Il s'agit de l'intégration d'inductances dont le facteur de qualité varie de quelques unités pour des fréquences de quelques centaines de mégahertz jusqu'à quelques dizaines pour des fréquences dans le domaine des gigahertz [22-26].

Les selfs intégrées sont réalisées soit sous forme de spirales de métal [22], soit sous forme de surface plane métallique avec des trous équidistants [27]. L'utilisation de technologies à plusieurs niveaux de métal (trois, quatre ou même cinq) permet l'obtention de fortes valeurs pour le facteur de qualité des inductances, pour des fréquences de 1'ordre du gigahertz.

On utilise ces nouveaux composants intégrés pour des parties front-end de récepteurs, travaillant à des hautes fréquences. Les résultats actuels, qui restent dans une phase expérimentale avec une faible reproductibilité, indiquent le fait que l'utilisation des inductances intégrées devient intéressante seulement pour des fréquences dans le domaine des gigahertz. Les parties concernées par l'utilisation des selfs sont les amplificateurs à faible bruit (LNA) [27] ou bien des filtres à réjection d'image [28,29]. On utilise également des selfs pour la réalisation de filtres passe-bande, dans des fréquences de quelques centaines de mégahertz [30].

I.6 Le récepteur radio à discriminateur FM avec contre-réaction (FMFB)

Un des premiers récepteurs radio complètement intégrés disponible sur le marché au début des années 90 est construit autour du concept de discriminateur FM avec contre-réaction [31] (ou FMFB: "Frequency Modulation Feedback Loop Discriminator" en anglais).

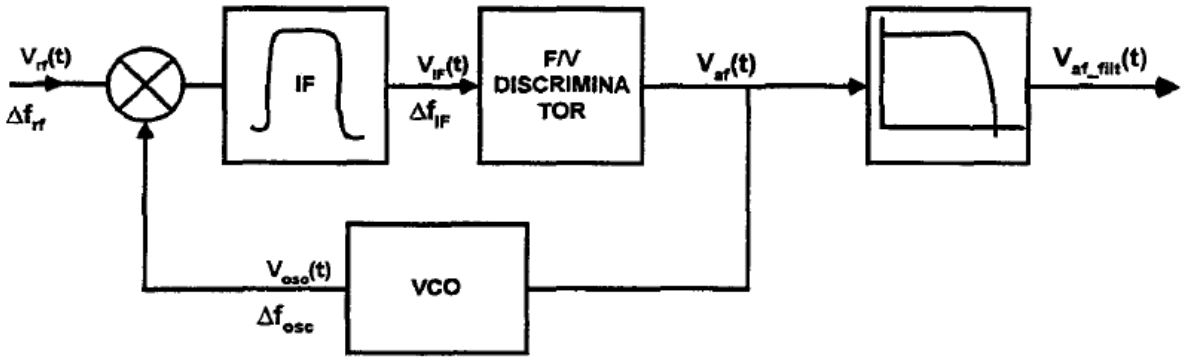


Figure I.6 : Le schéma de principe du récepteur FMFB

La figure (I.6) présente le schéma de principe du récepteur FMFB. Dans ce circuit, le discriminateur est placé dans une boucle à fort gain, contenant aussi un VCO, un mélangeur et un filtre. Les variations de fréquence à 1'entrée du discriminateur vont entraîner une variation de tension à sa sortie. Cette variation de tension commande l'oscillateur de la boucle et le signal issu de ce bloc est aussi modulé en fréquence. La variation instantanée de fréquence de l'oscillateur compense en grande partie celle du signal d'entrée radiofréquence. De cette manière, la variation instantanée de fréquence Δf à 1'entrée du discriminateur est virtuellement réduite. Le facteur de réduction est égal au gain de la boucle.

Conformément à l'expression de Carson (1.3) [31], ce fait permet une réduction de la bande passante du filtre de sélection du canal et aussi le choix d'une fréquence intermédiaire (FI) plus basse.

$$BW = 2.(\Delta f_{max} + f_{max}) \qquad (1.3)$$

Avec :

BW : la largeur de la bande passante d'un signal FM permettant d'extraire 98% de la puissance initiale du signal ;

Δf_{max} : la déviation maximale du signal modulant ;

f_{max} : la fréquence maximale du signal modulant émis.

Le système FMFB ne prévoit aucune atténuation pour la fréquence image, donc l'utilisation d'un filtre haute-fréquence de réjection d'image s'impose. Comme la fréquence

intermédiaire (FI) est fixe, la fréquence image varie avec celle du signal radio d'entrée, d'où la nécessité d'un accord en fréquence pour ce filtre.

Si la fréquence intermédiaire du récepteur est choisie inférieure à la moitié de la plage de fréquences allouée pour un émetteur FM, la fréquence image du récepteur sera située dans la bande de fréquences allouée à ce même émetteur, donc à une fréquence où il n'y a aucun signal parasite. Dans ce cas, le filtre de réjection d'image peut être omis. Plus en détail, les signaux des autres émetteurs ne produisent aucune fréquence image sur le signal désiré d'un émetteur si :

$$FI < \frac{\text{Espacement_ canaux} - \Delta f_{max}}{2} \qquad (1.4)$$

Un seul désavantage majeur existe pour cette solution: les signaux mono ou stéréo peuvent être reçus correctement, mais pas le RDS (la bande n'est pas assez large).

I.7 Le récepteur double hétérodyne

Le récepteur double hétérodyne présenté dans la figure (I.7), peut résoudre en quelque sorte le dilemme posé par le récepteur simple hétérodyne.

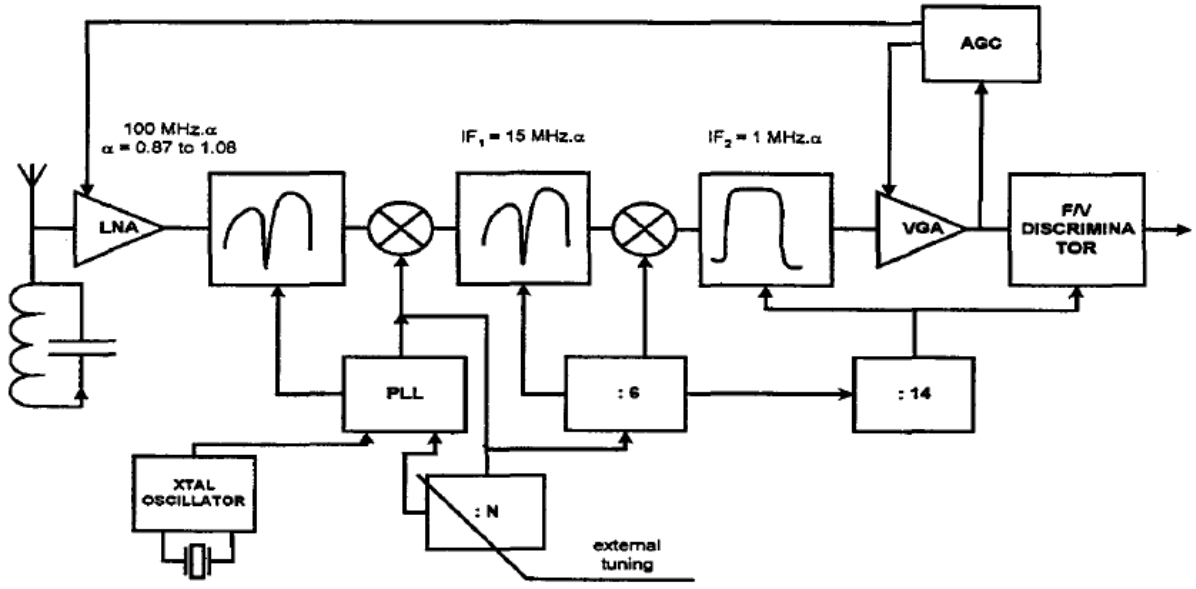


Figure I.7 : Le schéma de principe du récepteur radio double hétérodyne.

Dans ce circuit, le signal est deux fois transposé en fréquence [32], à l'aide de deux mélangeurs et deux oscillateurs locaux. A chaque mélange de fréquences opéré sur le signal correspond une fréquence image déterminée par la fréquence de l'oscillateur local respectif.

Le système présente donc deux filtres de réjection de la fréquence image, implantés en amont de chacun des deux mélangeurs.

Le choix d'un système à double hétérodyne (c'est dire un système avec deux étages de mélangeurs et donc deux fréquences intermédiaires) réalise un bon compromis entre les deux règles de base pour la conception des récepteurs hétérodynes [33,34].

La première loi indique que pour une bonne réjection de la fréquence image, il faut avoir une fréquence intermédiaire la plus élevée possible. Effectivement, comme le signal utile d'entrée et le signal image sont espacés de 2.IF, il est évident qu'au plus la fréquence intermédiaire est élevée, au mieux le filtrage image s'effectuera.

La deuxième loi de base pour la conception de récepteurs hétérodynes indique que pour une bonne sélectivité dans l'extraction du canal désiré, la fréquence intermédiaire doit être la plus basse possible. En effet, comme l'espacement minimum entre deux canaux de transmission adjacents est de 220kHz, le filtre passe-bande qui extrait le signal à discriminer doit avoir une caractéristique très raide.

Dans ce qui suit, un possible jeu de fréquences à adopter pour le circuit double hétérodyne est présenté. Dans le premier étage, le signal est converti de 100MHz vers environ 15MHz. Dans la deuxième étape, le signal est reconverti vers 1MHz.

Ainsi, 1'écart relatif entre la fréquence porteuse à chaque étage du circuit et sa fréquence image peut se chiffrer comme suit :

- pour la première fréquence intermédiaire FI_1 :

$$\left|f_{signal} - f_{image1}\right| = 30\%.\, f_{signal} \tag{1.5}$$

- pour la deuxième fréquence intermédiaire FI_2 :

$$\left|f_{signal} - f_{image2}\right| = 13.4\%.\, FI_1 \tag{1.6}$$

Dans ces deux cas de figure, les filtres d'atténuation de la fréquence image respectives sont faisables dans le cadre des technologies intégrées sur Silicium. Un signal image arrivant à l'entrée d'un mélangeur peut avoir une amplitude beaucoup plus grande que celle du signal utile, et donc doit être atténué d'au moins 50dB. Les contraintes sur les deux filtres de réjection de la fréquence image restent toujours très sévères. De même, le choix de la deuxième fréquence image permet la réalisation du filtre passe-bande dans une structure complètement intégrée.

On peut donc conclure que ce type de récepteur FM est faisable, pour le moins de point de vue conceptuel, dans le cadre d'une réalisation complètement intégrée sur Silicium

utilisant les technologies actuelles. Des solutions partiellement intégrées (tout sauf les filtres) existent également [35].

I.8 Le récepteur homodyne (conversion directe de la fréquence) :

Un autre type de structure, largement présentée dans les publications actuelles concernant les communications radio [36,37], est le récepteur homodyne ou à fréquence intermédiaire nulle, figure (I.8). Dans ce circuit, le signal d'entrée est mélangé avec deux signaux en quadrature issus de l'oscillateur local (OL). La fréquence de l'oscillateur local est toujours égale à celle du signal radiofréquence d'entrée, ce qui implique que la fréquence intermédiaire (FI) est égale à zéro. Conformément à l'expression (1.2), la fréquence image coïncide alors avec la fréquence du signal d'entrée et donc aucun signal parasite ne peut se propager vers le discriminateur de fréquence. L'avantage de cette opération sera donc le fait de ne pas avoir besoin du filtre haute-fréquence de réjection d'image. La combinaison des deux signaux issus des mélangeurs, contient l'information nécessaire pour déterminer l'amplitude et la fréquence du signal d'entrée au discriminateur FM.

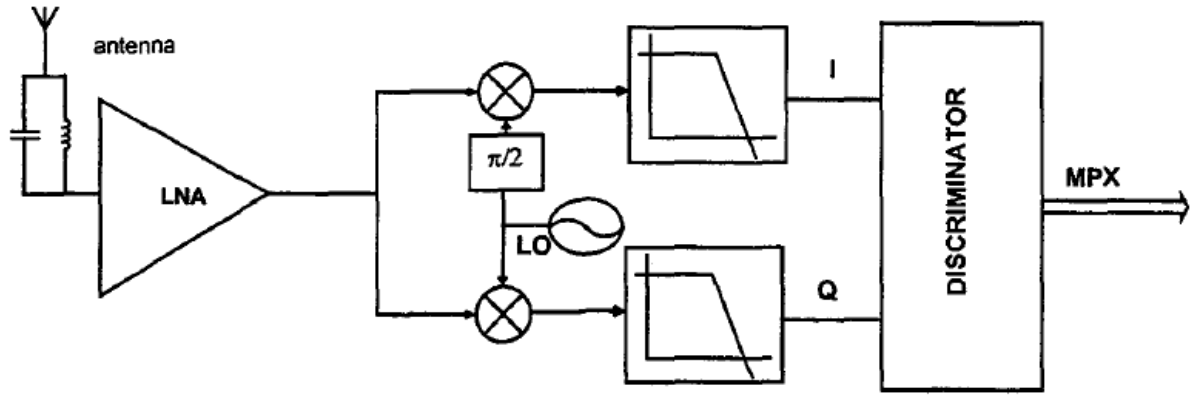


Figure I.8 : Le schéma de principe du récepteur homodyne

Cette solution présente également quelques désavantages. Le premier vient du fait que la bande radiofréquence est translatée directement vers le continu sans aucune compression fréquentielle. Comme conséquence, les filtres analogiques passe-bas utilisés en bande de base auront besoin d'une plage dynamique très importante.

Le deuxième problème à résoudre concerne des offsets DC non-systématiques qui résultent en sortie des mélangeurs, et qui se superposent donc sur le signal utile translaté vers la fréquence nulle. Pour éviter ces phénomènes et donc pouvoir assurer une bonne sensibilité et sélectivité pour le récepteur, des solutions engendrant d'importantes surfaces layout et une assez forte consommation doivent être mises en place.

I.9 Le récepteur à mélange complexe de fréquences :

Le principal désavantage du récepteur double hétérodyne est le besoin de filtrage haute-fréquence, pour éliminer le signal image. Une solution pour éviter cette opération haute-fréquence est présentée par le récepteur homodyne, qui, à son tour, n'est pas approprié pour la réception correcte des signaux FM. Une autre manière de faire est d'utiliser un système qui réalise la même opération de filtrage de la fréquence image que le récepteur homodyne, mais en travaillant à une fréquence intermédiaire de très faible [38,39]. Ce système s'appelle le mélangeur à réjection d'image et il est présenté dans la figure (I.9).

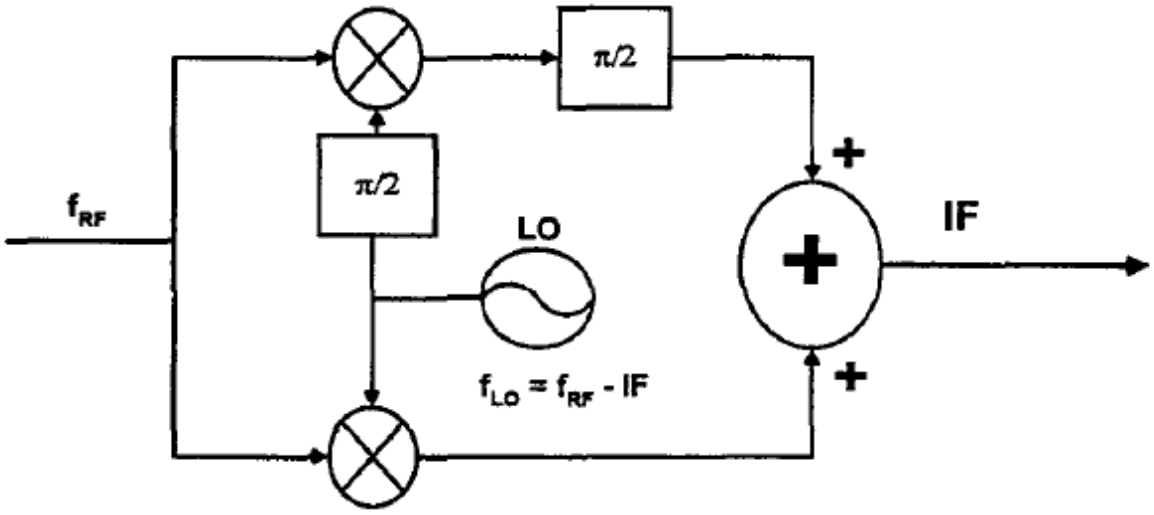


Figure I.9 : Le mélangeur à réjection d'image

Le signal radio d'entrée (f_{RF}) est directement translaté vers une fréquence intermédiaire beaucoup plus basse par un mélange avec deux signaux en quadrature issus d'un oscillateur local. La structure ne présente aucun filtre haute-fréquence de réjection d'image. Les deux signaux issus des mélangeurs sont en opposition de phase. Ensuite, l'une des deux voies est retardée d'un quart de période et les deux signaux, qui redeviennent en phase, peuvent être simplement sommés.

Les blocs de retard (90°) sont les parties critiques du système, sachant que le système de réjection d'image se base sur la compensation parfaite entre les deux voies. Ce fait demande une forte précision sur la phase et un bon pareillement du gain des deux voies. Une façon de réaliser le déphasage de 90° est la combinaison entre un intégrateur RC et un différentiateur CR [40,41]. De même, un réglage automatique pour le gain et la phase doivent être prévus.

Une autre solution pratique pour implémenter ce principe est présentée dans la figure (I.10) [42]. Réaliser deux sorties en quadrature à partir d'un oscillateur local n'est plus un

problème, car la plupart des oscillateurs ont cette caractéristique. Le deuxième retard, présent sur le chemin du signal, peut être réalisé à l'aide d'un second bloc de mélangeurs, contrôlé par deux autres signaux en quadrature. Cette deuxième paire de signaux en quadrature est obtenue à partir d'un deuxième oscillateur local. Le signal est donc translaté vers une deuxième fréquence intermédiaire, qui habituellement est supérieure à la première FI, mais qui reste largement inférieure aux fréquences radio incidentes.

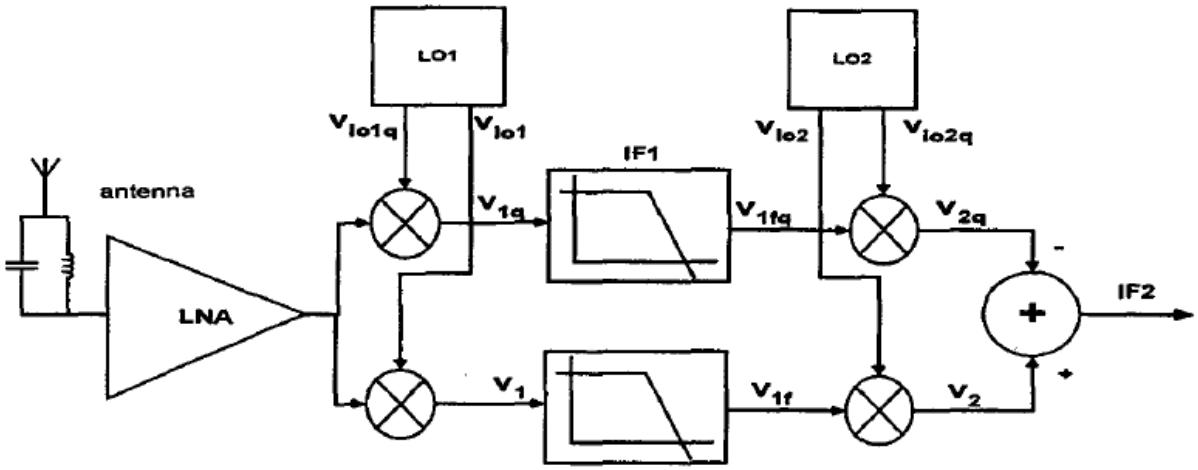


Figure I.10 : Le schéma de principe du récepteur à mélange complexe de fréquences

Comme le système est devenu maintenant un récepteur à double hétérodyne, il présente au moins deux fréquences image (voir la figure (I.11)). La première fréquence image (le signal B dans la figure) est associée au premier oscillateur local (OL). Ce signal générera, après passage par les deux blocs de mélangeurs, deux signaux de même amplitude et phase, qui seront donc éliminés par l'opérateur différence. La deuxième fréquence image, associée au deuxième oscillateur local, nécessite un filtrage de type passe-bas avant le deuxième bloc de mélangeurs. De cette manière, seulement le signal désiré A se propage jusqu'à l'entrée du discriminateur.

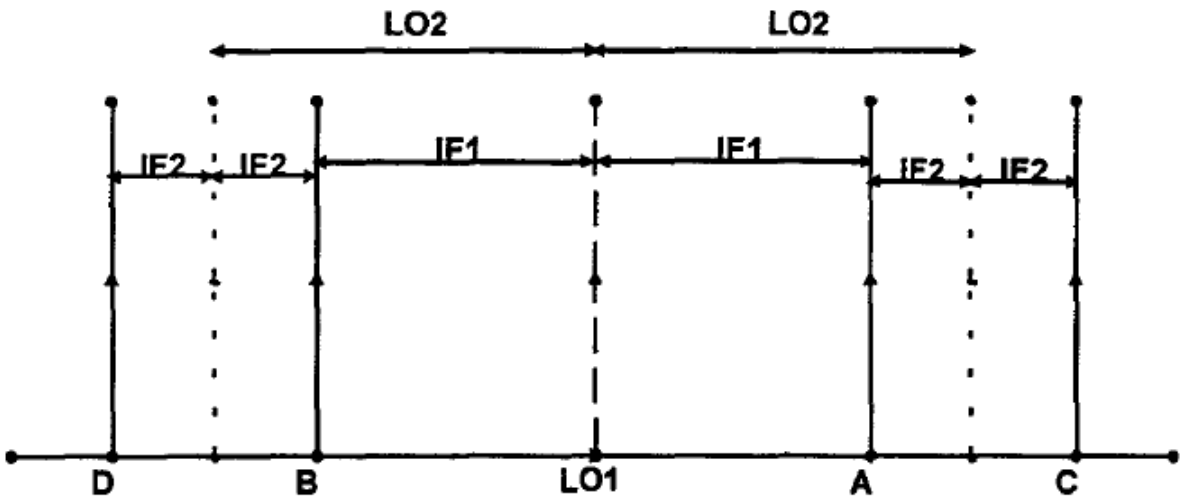


Figure I.11 : Les fréquences image du récepteur à mélange complexe de fréquences

Ce type de circuit ne contient aucun traitement de filtrage au niveau radiofréquence. Comme conséquence, il peut être utilisé pour des applications radio (récepteurs radio FM, récepteurs GSM, …) à très haute fréquence d'entrée [43]. Les deux fréquences intermédiaires sont fixes. L'accord en fréquence nécessaire pour la sélection du canal doit agir seulement sur le premier oscillateur local. Les bonnes performances de ce type de récepteur dépendent également du choix du jeu de fréquences adopté, sachant que pour des valeurs très basses de la première FI, il peut y avoir repliement du spectre initial du signal.

I.10 Conclusion :

Ce chapitre a présenté l'état de l'art réunissant les différentes structures de récepteurs radiofréquences, dans le contexte de la réception de signaux en modulation de fréquence. Pour cette présentation, plusieurs aspects ont été abordés.

Une première partie rappelle les définitions et caractéristiques de la modulation de fréquence, pour la bande de transmission commerciale 88 à 108MHz. Outre les aspects classiques de la FM, cette présentation met en évidence la possibilité de transmission de données numériques par le biais du standard RDS. La section suivante passe en revue les principaux termes employés dans le cadre des récepteurs radioélectriques. Et enfin, cette première partie présente le schéma de base pour tout récepteur radio super-hétérodyne, en abordant toutes les opérations essentielles nécessaires pour aboutir en sortie à un signal démodulé.

La deuxième partie de ce chapitre présente plusieurs types possibles de récepteurs radiofréquence FM, dans le cadre d'une structure complètement intégrée. Les différentes

solutions sont traitées dans un ordre "logique", en partant d'un schéma de base de récepteur simple hétérodyne et en lui apportant pas à pas des modifications pour améliorer ses performances et son intégrabilité.

La solution homodyne semble intéressante pour ses avantages apportés, notamment la simplicité du circuit à réaliser. Les chapitres suivants se proposent d'examiner plus en détail, sa faisabilité, ses multiples implémentations, ainsi que son examen sous différents angles.

Chapitre II

Conception et dimensionnement de la PLL-VHF

II.1 Introduction :

Chaque système PLL à mettre en œuvre présente une solution optimale pour sa conception. Par exemple, il y a des applications de PLL dans les communications où le système est utilisé pour démoduler un signal FM éventuellement bruité. Dans une telle application, la suppression de bruit est capitale. Une autre application différente est la synthèse de fréquence. Ici l'effet de bruit n'a pas d'importance, mais le synthétiseur doit être capable de commuter rapidement d'une fréquence à l'autre, mettant en exergue l'ordre du filtre de boucle comme l'ultime paramètre. Pour ces raisons, Notre conception de PLL ne présente pas un caractère universel à suivre mais sert plutôt comme un guide de conception.

II.2 Aperçu sur le signal FM reçu :

La bande de base de l'information à moduler en FM atteint 15kHz, à l'encontre de la AM où la bande de base est tronquée à 4.5kHz. Dans notre étude, la fréquence maximale est encore étendue jusqu'à F = 22kHz normalisée.

En prenant l'excursion en fréquence standard, ΔF = 75kHz, l'indice de modulation devient :

$$\delta = \frac{\Delta F}{F} = \frac{75}{22} = 3.4 \qquad (2.1)$$

L'indice étant supérieur à 1, indique que la FM obtenue est à large bande (environ 9 raies spectrales pour une modulation sinusoïdale), avec une bande fréquentielle occupée par le signal modulé en FM :

$$B = 2(\Delta F + F) = 194\ \text{KHz} \qquad (2.2)$$

Une plage de fréquence de 88MHz à 108MHz, est allouée aux émetteurs FM. En fixant une fréquence porteuse au milieu de cette plage, soit 98 MHz, la fréquence instantanée du signal modulé devient :

$$f(t) = f_p \pm \frac{B}{2} = 98\ \text{MHz} \pm 97\ \text{KHz} = [97.903\ \text{MHz à } 98.097\ \text{MHz}] \qquad (2.3)$$

Dans un premier temps de simulation, on préfère commencer par un simple cas d'une modulation FM à bande étroite. Dans ce cas, on adopte une fréquence modulante assez élevée afin de suivre aisément son spectre obtenu en simulation. Soit donc une modulation sinusoïdale en FM, où F = 128 kHz. L'indice de modulation devient inférieur à 1 :

$$\delta = \frac{75}{128} = 0.586 \qquad (2.4)$$

Indiquant un spectre comportant principalement deux raies autour de la fréquence porteuse, et occupant une bande :

$$B = 2(\delta + 1)F \approx 2F = 256\ \text{KHz} \tag{2.5}$$

Ce qui fixe l'intervalle de variation de la fréquence instantanée du signal modulant :

$$f(t) = 98\ \text{MHz} \pm 128\ \text{KHz} = [97.872\ \text{MHz à } 98.128\ \text{MHz}] \tag{2.6}$$

Dans le cas d'une modulation FM sinusoïdale, l'information BF s'écrit :

$$V_0 = E_0 \cos \Omega t \text{ où } \Omega = 2\pi F = 2\pi \times 128\ \text{KHz} \tag{2.7}$$

Le signal modulé en FM, s'écrit quant à lui :

$$V_1 = E_1 \cos(\omega_p t + \varphi_1) \text{ où } \begin{cases} \varphi_1 = \delta \sin \Omega t \text{ avec } \delta = 0.586 \\ \omega_p = 2\pi f_p = 2\pi.98\ \text{MHz} \end{cases} \tag{2.8}$$

Au récepteur, la PLL verrouillée présente à la sortie de son VCO :

$$V_2 = E_2 \cos(\omega_p t + \varphi_2) \text{ où } \varphi_2 = \delta \sin(\Omega t + \frac{\pi}{2}) = \delta \cos(\Omega t) \tag{2.9}$$

Le déphasage $\frac{\pi}{2}$ provient du circuit multiplieur pris comme détecteur de phase dans la PLL, à la sortie du circuit multiplieur, on aura :

$$V_d = kV_1V_2 = k\frac{E_1E_2}{2}\left[\cos(2\omega_p t + \varphi_1 + \varphi_2) + \cos(\varphi_1 - \varphi_2)\right] \tag{2.10}$$

Le terme utile de l'équation (2.10) est gardé par filtrage :

$$V_F = U\cos(\varphi_1\text{-}\varphi_2) = U\cos\{\delta[\sin \Omega t - \cos \Omega t]\} \tag{2.11}$$

Soit :

$$V_F = U\cos\left[\sqrt{2}\delta \sin\left(\Omega t - \frac{\pi}{4}\right)\right] = U \sum_{n=-\infty}^{+\infty} J_n(\sqrt{2}\delta) \cos\left[n\left(\Omega t - \frac{\pi}{4}\right)\right] \tag{2.12}$$

Où $J_n(..)$ représentent les fonctions de Bessel de 1ère espèce d'ordre n et d'argument $\sqrt{2}\delta$.

Comme la FM est à bande étroite ($\delta < 1$), deux raies principalement $\pm F$, sont situées autour de 0, c'est la bande de base démodulée.

Avec n = 1, l'équation (2.12) devient :

$$V_F = \frac{\delta U}{\sqrt{2}} \cos\left(\Omega t - \frac{\pi}{4}\right) \tag{2.13}$$

Qui représente l'information BF de l'équation (2.7), déphasée de $\frac{\pi}{4}$.

II.3 Choix et caractéristique du détecteur de phase :

Les meilleurs détecteurs de phase sont de nature numérique, mais la plage fréquentielle de fonctionnement étant en VHF, un détecteur de phase analogique reste plus économique. Il s'agit d'un circuit multiplieur opérant en VHF.

Initialement, le choix était porté sur le multiplieur VHF AD835 dont la largeur de bande minimale annoncée par le constructeur arrive à 150 MHz. Cependant la constance du gain à −0.1 dB près, n'excède pas 15 MHz. Ce qui peut affliger une variation intolérable en produit de tension, menée à 100MHz.

Le multiplieur quatre-quadrant UHF, AD834, répond aisément au besoin d'un produit entre signaux VHF. C'est un circuit monolithique opérant jusqu'à 500 MHz à partir d'entrées en tension différentielle, et dont l'erreur typique en pleine-échelle est de 0.5 %. Plus de détails sont donnés dans le sous-titre suivant. Soit le produit entre deux tensions sinusoïdales, assuré par un multiplieur de gain $k_m(V^{-1})$:

$$k_m . E_1 \cos(\omega_1 t + \varphi_1) . E_2 \cos(\omega_2 t + \varphi_2)$$

$$= \frac{k_m E_1 E_2}{2} \{con[(\omega_1 + \omega_2)t + \varphi_1 + \varphi_2] + \cos[(\omega_1 - \omega_2)t + \varphi_1 - \varphi_2]\} \quad (2.14)$$

Le filtre de boucle de la PLL étant de nature passe-bas, élimine la composante HF issue du détecteur de phase et retient celle utile de fréquence plus basse. La PLL s'engage alors à assurer l'égalité entre fréquences d'entrées, avant de passer à celle entre phases. Soit donc le terme utile du détecteur de phase :

$$U_d = \frac{k_m E_1 E_2}{2} \cos(\varphi_1 - \varphi_2) = k_d \cos\Delta\varphi \quad (2.15)$$

Avec k_d, sensibilité du détecteur de phase en V/rd.

C'est une caractéristique sinusoïdale, donc non linéaire, mais devient linéaire pour un faible écart de phase $\Delta\varphi$ autour de $\pi/2$. En d'autres termes, le comparateur de phase à base d'un multiplieur, assure au sein d'une PLL, une quadrature de phase en régime établi entre ses deux tensions d'entrées à fréquences égales.

II.3.1 Multiplieur AD834 :

La figure (II.1) illustre le schéma fonctionnel d'un circuit AD834, où les deux entrées différentielles X et Y subissent une conversion tension-courant avant d'être appliquées au bloc de multiplication. La sortie W repose sur une paire différentielle en courant, à base de transistors à collecteurs ouverts. La fonction de transfert est ajustée afin que le courant différentiel de sortie est ± 4mA sous X = Y = ±1V.

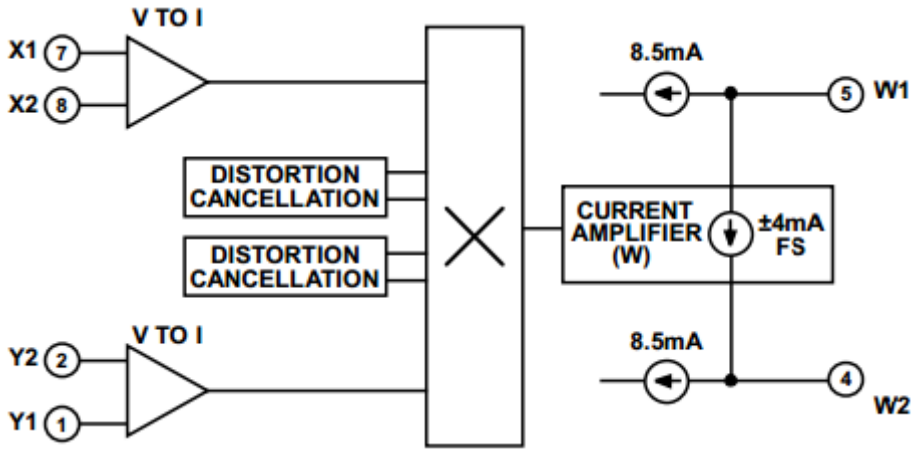


Figure II.1 : Diagramme-bloc fonctionnel du AD834

La figure (II.2) montre le sens du circuit de sortie lorsque les deux tensions d'entrée X = X_1−X_2 et Y = Y_1−Y_2, sont positives. Les courants des collecteurs au repos sont typiquement de 8.5mA sous une alimentation ±5V, à travers des résistances de 50Ω. Le constructeur recommande l'insertion d'une résistance terminale de 50Ω à chaque entrée différentielle. Le courant d'entrée de polarisation étant typiquement de 45µA, peut générer une tension d'offset significative à moins qu'elle soit compensée par l'insertion d'une autre résistance de 25Ω avant connexion de la masse aux entrées X_1 et Y_2, figure (II.2). Les impédances d'entrée X_2 et Y_1, deviennent donc normalisées à 75Ω.

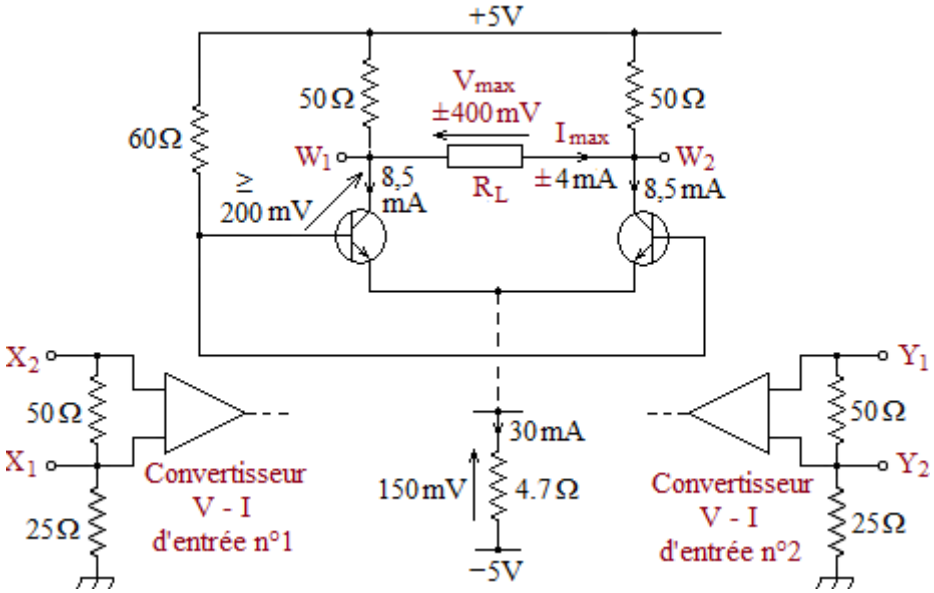


Figure II.2 : Circuit d'E/S du multiplieur AD834 et sa polarisation

Les tensions d'entrées sont d'abord converties en courants, afin de diminuer le bruit et la dérive. Des circuits d'élimination de distorsion sont aussi utilisés, ce qui améliore encore

les performances du circuit. Afin d'éviter la saturation des transistors de sortie, les tensions aux collecteurs doivent être supérieures ou égales à 200mV relativement à celles des bases. Utilisant des résistances de 50Ω aux deux collecteurs, cela donne une tension de sortie différentielle de ±400mV pleine-échelle, et il suffit de placer une résistance de 60Ω pour assurer une bonne polarisation des deux bases. La résistance 4.7Ω limite un courant d'environ 30mA, en destination de l'alimentation négative du circuit.

L'important est de noter que l'écrêtage du signal différentiel de sortie, est évitée lorsque pour chaque transition de sortie est vérifiée :

- durant l'alternance < 0 de sa sortie,

  à $I_{c_{max}} = 8.5 + 4 = 12.5\ mA$, on a $V_{CB_{min}} \geq 200\ mV$, Soit :

  $$V_{c_{min}} - V_{B_{max}} = (5V - 50 \times 12.5mA) - (5V - 60 \times I_{DC}) \quad (2.16)$$

  Où bien :

  $$\begin{Bmatrix} 60 \times I_{DC} - 50 \times 12.5mA \geq 200\ mV \\ I_{DC} \geq 13.75\ mA \end{Bmatrix} \quad (2.17)$$

- Durant l'alternance > 0 de sa sortie,

  à $I_{c_{min}} = 8.5\text{-}4 = 4.5\ mA$, on a $V_{CB_{max}} \geq 200\ mV$, Soit :

  $$V_{c_{max}} - V_{B_{min}} = (5V - 50 \times 4.5mA) - (5V - 60 \times I_{DC}) \quad (2.18)$$

  Où bien :

  $$\begin{Bmatrix} 60 \times I_{DC} - 50 \times 4.5mA \geq 200\ mV \\ I_{DC} \geq 7.083\ mA \end{Bmatrix} \quad (2.19)$$

Ainsi, la condition la plus sévère devant être respectée, est : $I_{DC} \geq 13.75\ mA$.

De plus, le constructeur du circuit AD834 informe que la sortie devient également écrêtée lorsque la tension d'entrée arrive à ±1.3 V, et que la tension nominale en pleine-échelle est limitée à ±1V. Ceci dit, la fonction de transfert du circuit AD834 ou l'équation de sa sortie W en fonction de ses deux entrées X et Y, est donnée par :

- Sortie en courant :

  $$W = \frac{XY}{(1V)^2}.4\ mA \quad (2.20)$$

- Sortie en tension :

  $$W' = W.250\ \Omega = \frac{XY}{1V} \quad (2.21)$$

II.3.2 Filtre de boucle préliminaire :

Le filtre de boucle est essentiel pour deux raisons. Pour la première, il doit éliminer le terme HF parasite issu du multiplieur et garder le terme BF utile, équation (2.14). Pour cela, il doit être un passe-bas. La seconde raison est d'apporter une correction éventuelle à la réponse de la PLL, afin d'améliorer ses performances statiques et dynamiques. Cette dernière étape sera abordée à la fin de la conception de la PLL, une fois que toutes les données soient réunies.

Ici, est discutée la réalisation d'un simple filtre RC du 1er ordre suivi d'un étage différentiel assurant le rôle d'un circuit Balun (balanced-unbalanced output).

Les données de la sortie différentielle du circuit de la figure (II.2), donnent la résistance de charge minimale, $R_L = \frac{400\ mV}{4\ mA} = 100\Omega$.

Cette résistance est suivie d'un condensateur C en série, de manière à réaliser le filtre passe-bas du 1er ordre dont la fréquence de coupure F_C est fixée légèrement inférieure à la fréquence modulante F = 128kHz. Soit donc :

$$F_c = 100KHz = \frac{1}{2\pi R_L C} \Longrightarrow C \approx 16nF \qquad (2.22)$$

Cette capacité est réalisée par trois condensateurs en série, de valeur égale à 3C = 48 nF chacune.

La figure (II.3) rassemble le détecteur de phase, le filtre RC et l'amplificateur différentiel assurant une sortie asymétrique par rapport à la masse.

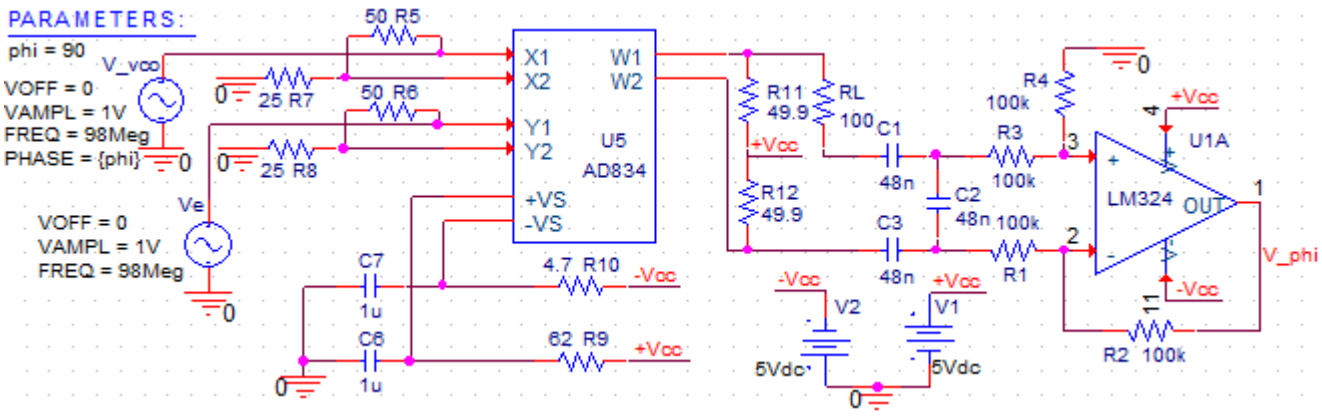


Figure II.3 : Ensemble : détecteur de phase + filtre RC + amplificateur différentiel

De légères modifications sont apportées à certaines résistances du détecteur de phase, afin d'assurer les intensités aux colleteurs ainsi que d'autres valeurs mentionnées à la figure

(II.2). Les trois condensateurs du filtre RC sont disposés de manière à assurer une liaison AC avec l'amplificateur de différence de type LM324.

EN notant V_{c_1} la tension se sortie de la capacité C_1 et V_{c3} celle de la capacité C_3, figure (II.3), la sortie de l'amplificateur opérationnel BF s'exprime pour des résistances égales :

$$V_s = \frac{R_4}{R_1}\frac{R_1+R_2}{R_3+R_4}V_{c_1} - \frac{R_2}{R_1}V_{c_3} = V_{c1} - V_{c3} = V_{c_2} \qquad (2.23)$$

Ainsi la tension différentielle aux bornes de C_2, se retrouve en sortie de l'amplificateur opérationnel par rapport à la masse. Cette tension représente donc la tension utile filtrée du détecteur de phase, donnée par l'équation (2.15).

Pour des tensions d'entrées du détecteur de phase, fixées à 1V et à la même fréquence 98MHz, un déphasage « phi » est cependant prévu entre elles.

Le circuit de la figure (II.3) est soumis dans Pspice, au profil de simulation suivant :

- type d'analyse : domaine temporel, de 8µs à 8.1µs par un pas de 0.1ns.
- balayage paramétrique : paramètre global (phi), type linéaire du balayage de 0 à 180° par incrémentation de 2°.

La mesure commence donc à partir de 8 µs qui est le temps de réponse du filtre associé au détecteur, estimé être à 5RC = 5×100Ω × 16nF = 8µs.

La caractéristique de phase obtenue du détecteur, est fournie à la figure (II.4), où elle s'annule pour phi = 90° (tension résiduelle mesurée à −159µV). On mesure une sensibilité du détecteur égale à : $K_d = -26\frac{mV}{degrée} \approx -1.5\ V/rd.$

Le signe négatif étant dû à l'allure inversée du cosinus de la caractéristique obtenue. Dans le domaine temporel, la tension de sortie d'amplificateur st jugée faible, 9µV pic à pic.

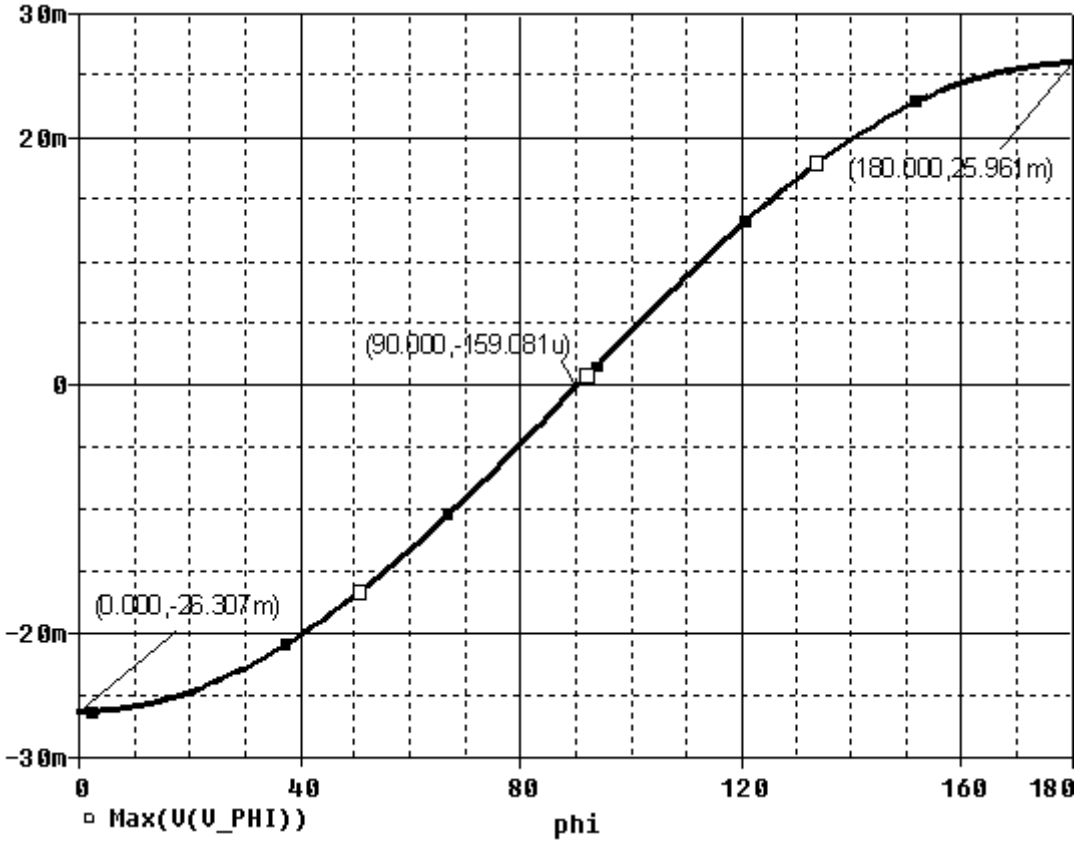


Figure II.4 : Caractéristique de phase du multiplieur AD834

II.3.3 Interface VCO :

L'impédance d'entrée du AD834 étant fixée à 75Ω, le VCO doit être capable d'alimenter cette charge et par conséquent, devient lui aussi gourmand en courant.

Il est donc sage de prévoir une amplification en courant à la sortie de l'amplificateur différentielle associé au filtre RC. Il s'agit d'un étage tampon à collecteur commun de type 2N2222 classique, figure (II.5). Pour pouvoir traiter les signaux alternatifs issus de l'amplificateur différentiel, la charge à l'émetteur du 2N2222 est liée à –Vcc. Cette charge est essentiellement inductive, due à un transformateur assurant une liaison AC avec deux amplificateurs séparés.

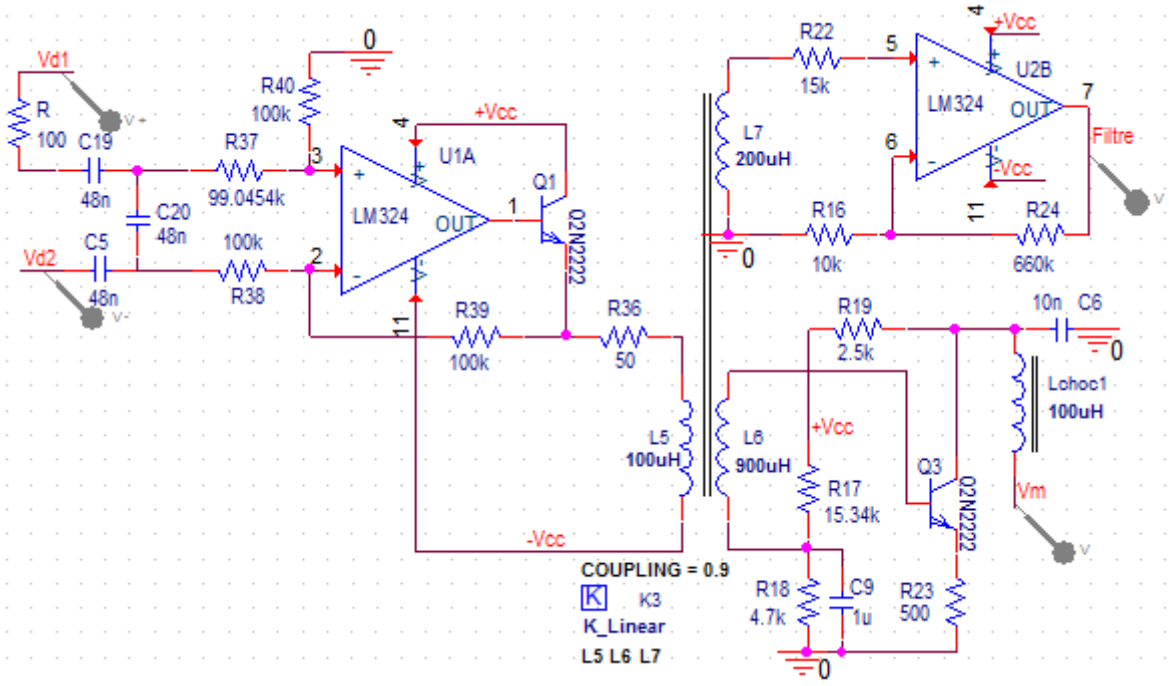


Figure II.5 : Interface entre détecteur de phase et VCO avec sortie filtre vers la circuiterie BF

Un amplificateur à base d'un 2ème amplificateur opérationnel LM324, assure la sortie du signal démodulé en destinée de la voie BF du poste récepteur. Son gain en tension est fixé à : $1 + \frac{660\ \text{k}}{10\ \text{K}} = 67$.

La résistance de polarisation théorique est $R_{22} = R_{16}//R_{24} = 9.9\ \text{k}\Omega$, ajustée à 15 kΩ par simulation afin de compenser le courant d'offset.

L'autre amplificateur à base d'un transistor 2N2222, est un driver du VCO avec une amplification en tension de $\frac{-2.5\ \text{K}}{0.5\ \text{K}} = -5$ du signal filtré.

Une self d'arrêt fixée à 100 µH, laisse passer d'un côté, une tension continue positive vers le VCO afin de polariser ses diodes Varicap. D'un autre côté, elle interdit le passage de la fréquence VHF du VCO vers le driver, dont un condensateur de 10 nF lui est associé en vue de réaliser un filtre passe-bas du 2ème ordre avec une fréquence de coupure :

$$\frac{\frac{1}{jC\omega}}{jL\omega + \frac{1}{jC\omega}} = \frac{1}{1 - LC\omega^2} \Rightarrow f_c = \frac{1}{2\pi\sqrt{LC}} = \frac{1}{2\pi\sqrt{0.1\text{mH}.\,10\text{nF}}} = 159\ \text{KHz} \qquad (2.24)$$

Cette valeur est choisie afin de laisser passer le signal modulant BF avec sa composante continue, sans pour autant, autoriser le passage dans l'autre sens du signal VHF du VCO.

Comme la fréquence de repos du VCO est choisie au milieu de la bande VHF allouée à la FM standard, 98MHz, la tension de polarisation des diodes Varicap du VCO est également choisie à la moitié de Vcc, soit +2.5V. Au collecteur du driver, on a donc : V_c = 2.5V et I_c = 1mA fixé, ce qui donne R_c = 2.5kΩ, et $V_{CE_0} = 2V$ pour R_E = 0.5kΩ. En posant $R_B = R_{17} // R_{18}$ comme résistance du pont de base, la tension de base devient :

$$V_B = V_E + 0.6 = 1.1\ V \approx \frac{R_{18}}{R_{17} + R_{18}} Vcc = \frac{R_B}{R_{17}} Vcc \Longrightarrow \frac{R_B}{R_{17}} = \frac{1.1}{5} = 0.22 \qquad (2.25)$$

Le facteur de stabilité en courant de la polarisation par pont de base, s'écrit pour : $\beta = 100$ et S_I = 7 choisi :

$$S_I = \frac{R_B + R_E}{R_E + \frac{R_B}{\beta}} \Longrightarrow R_B = \frac{(S_I - 1)R_E}{1 - \frac{S_I}{\beta}} = 3.23K\Omega \qquad (2.26)$$

De (2.25) : $R_{17} = \frac{R_B}{0.22} = 14.66k\Omega$ ajustée par simulation à 15.34kΩ.

Et : $R_{18} = \frac{R_{17}.R_B}{R_{17}-R_B} = 4.14k\Omega$ ajustée par simulation à 4.7kΩ, figure (II.5).

En dynamique, la capacité 10 nF associée à la self de choc fait diminuer le gain du driver calculé à −5. Cette capacitance à la fréquence BF, 128kHz, devient :

$$\frac{1}{C\omega} = \frac{1}{2\pi.10n.128k} = 124\Omega \qquad (2.27)$$

La charge au collecteur devenant $R_C // \frac{1}{C\omega}$ = 118Ω, d'où le nouveau gain en tension du driver : $G_V = -\frac{118}{500} \approx -0.24$ .Cette atténuation est compensée partiellement par un secondaire pris neuf fois supérieur au primaire fixé à 100µH, figure (II.5), avec une amplitude au primaire d'au moins 90mV.

II.4 Choix et caractéristique du VCO :

II.4.1 Diode Varicap et caractéristique :

Le VCO faisant partie de la PLL, réclame un élément fixant sa fréquence à l'aide d'une tension de contrôle. Parmi les moyens simples utilisés en pratique, se trouve l'emploi d'une diode Varicap. La diode MV2201 sélectionnée dans la bibliothèque EVAL de Pspice, est analysée dans un banc de mesure illustré dans la figure (II.6). En plus de sa polarisation inverse, la diode est soumise à une oscillation à la fréquence 98MHz d'amplitude ne compromettant pas son état bloqué. Ainsi sa caractéristique de capacité en fonction de la tension de polarisation inverse est à relever dans des conditions se rapprochant le mieux de son fonctionnement au sein de l'oscillateur VHF. Le banc de mesure permet aussi de tracer la

caractéristique théorique de la diode, obtenue par ajustage manuel des paramètres de construction établis dans sa fonction de transfert :

$$C_D = \frac{C_{j0}}{(1+\frac{V_r}{V_j})^M} \qquad (2.28)$$

Où :

C_{j0} : la capacité de jonction au repos.

V_j : la tension-seuil en direct de la jonction.

V_r : la tension de la polarisation inverse de la jonction.

M : un exposant réel.

Cette fonction de transfert configure un élément ABM, figure (II.6), qui est piloté par la tension de polarisation V_r, fournit la caractéristique de la diode à la sortie C_theorique.

Après ajustage, la figure (II.7) montre une superposition parfaite des caractéristiques théorique et mesurée de la diode, avec un écart maximal de 0.3pF. L'ajustage des paramètres donne : C_{j0} = 8.9pF, V_j = 0.7V, M = 0.318, avec une mesure de C_D = 5.49pF à V_r = 2.5V.

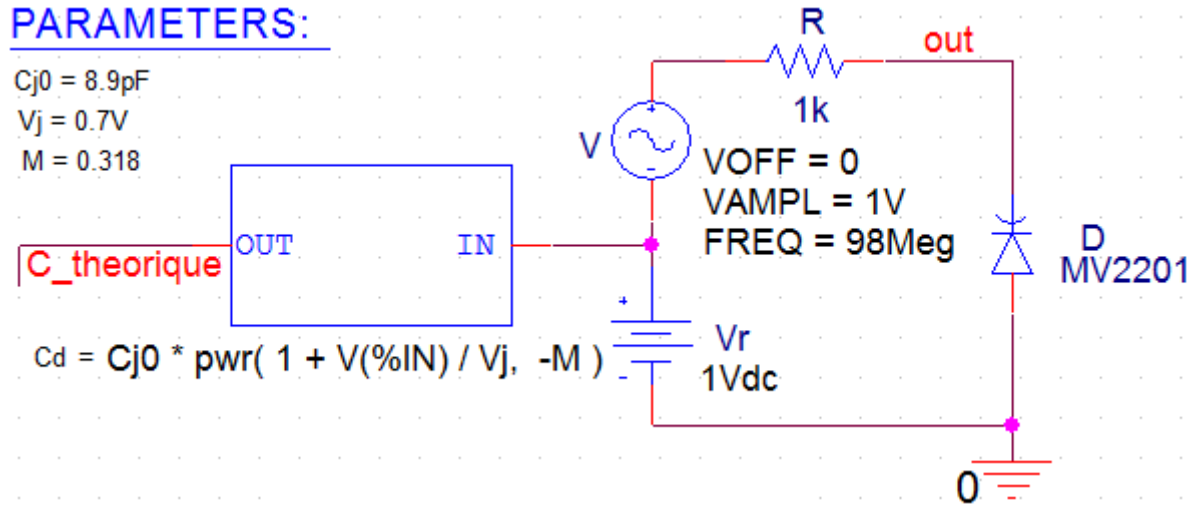


Figure II.6 : Banc de mesure de la caractéristique de la diode Varicap

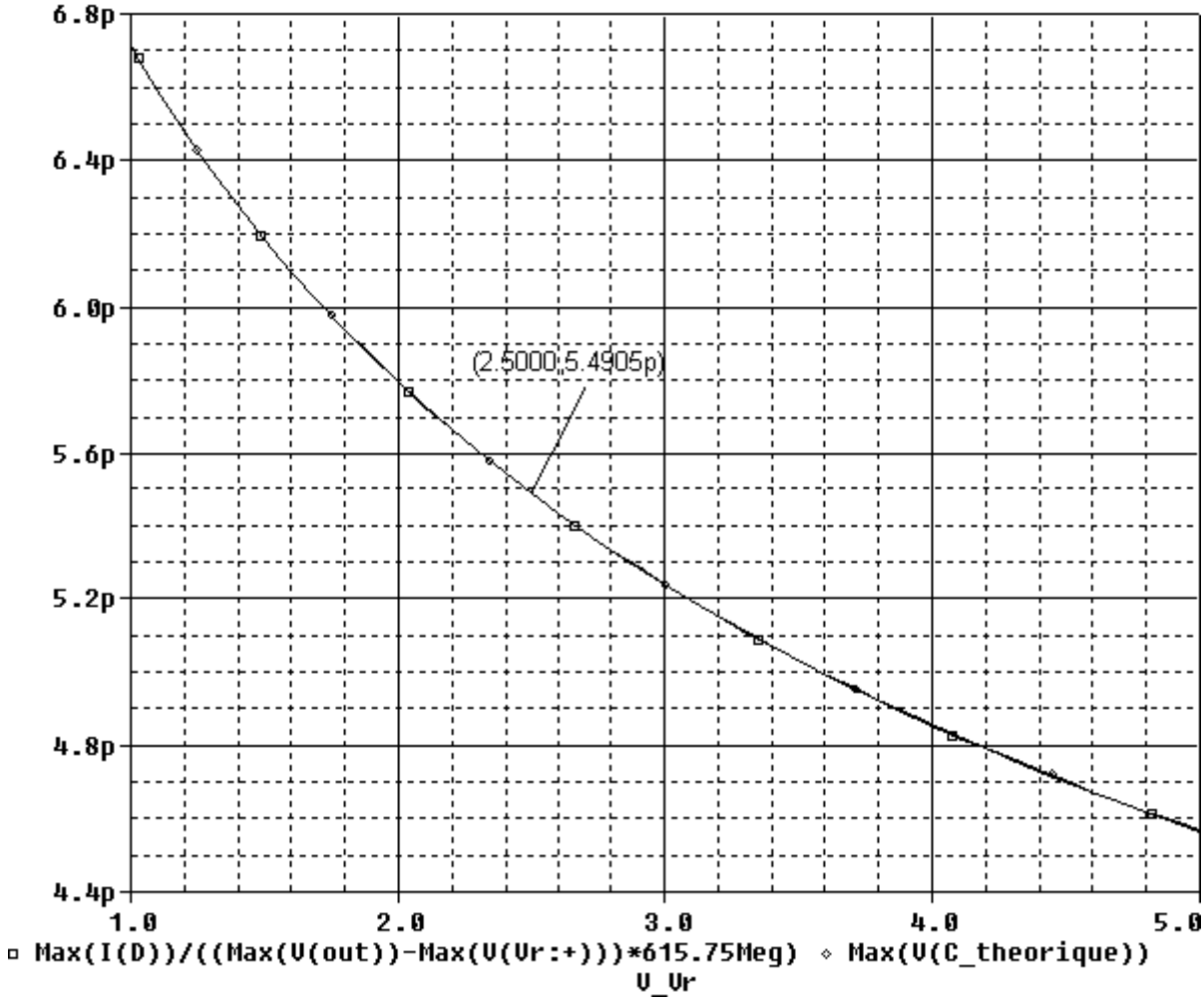


Figure II.7 : Caractéristiques théorique et mesurée en superposition de la diode Varicap

II.4.2 Conception du VCO :

Pour monter en fréquence, un transistor adéquat doit être choisi. Le transistor BFR92A à large bande couvre aisément la bande VHF, et dont les abaques de Smith mesurant ses coefficients de dispersion se trouvent en annexe, figures A et B. De ces mesures graphiques, un seul point est d'intérêt, celui à la fréquence de 100MHz. Ainsi, ces points sont reportés vers un vraie abaque de Smith dont les valeurs approximatives des S_{ij} réduites ont pu être relevées, figure C en annexe.

$$\begin{Bmatrix} S_{11} = 1.1\text{-}1.2j \\ S_{12} = 0.02e^{j70^\circ} = (6.84 + j18.79).10^{-3} \\ S_{21} = 23e^{j140^\circ} = -17.62 + j14.78 \\ S_{21} = 2.6\text{-}j52 \end{Bmatrix} \quad (2.29)$$

Avec :

$$\Delta S = S_{11}S_{22}\text{-}S_{12}S_{21} = -59.14 + j60.1 \quad (2.30)$$

En VHF, un court circuit peut être réalisé et non un circuit ouvert à cause des capacités parasites. Ainsi, la représentation du transistor à l'aide des paramètres admittances est admissible, puisque ces paramètres sont définis relativement à des courts-circuits.

Le transistor devant être adapté à l'impédance d'entrée de $Z_0 = 75\Omega$ du détecteur de phase, la conversion des S_{ij} en Y_{ij} donne :

$$\begin{pmatrix} Y_{11} = \frac{1}{z_0}\frac{1+S_{22}-S_{11}-\Delta S}{1+S_{11}+S_{22}+\Delta S} = g_{11}+jx_{11} \\ Y_{12} = \frac{1}{z_0}\frac{-2S_{12}}{1+S_{11}+S_{22}+\Delta S} = g_{12}+jx_{12} \\ Y_{21} = \frac{1}{z_0}\frac{-2S_{21}}{1+S_{11}+S_{22}+\Delta S} = g_{21}+jx_{21} \\ Y_{22} = \frac{1}{z_0}\frac{1+S_{11}-S_{22}-\Delta S}{1+S_{11}+S_{22}+\Delta S} = g_{22}+jx_{22} \end{pmatrix}$$

$$\Rightarrow \begin{Bmatrix} g_{11} = -3.72.10^{-3}\ \Omega^{-1} \\ g_{12} = 4.22.10^{-6}\ \Omega^{-1} \\ g_{21} = -1.2.10^{-3}\ \Omega^{-1} \\ g_{22} = -13.3.10^{-3}\ \Omega^{-1} \end{Bmatrix} \text{et} \begin{Bmatrix} x_{11} = 5.47.10^{-3}\ \Omega^{-1} \\ x_{12} = 4.19.10^{-7}\ \Omega^{-1} \\ x_{21} = -4.73.10^{-3}\ \Omega^{-1} \\ x_{22} = 5.12.10^{-4}\ \Omega^{-1} \end{Bmatrix} \quad (2.31)$$

Le quartz à 100MHz existe, mais celui à 98MHz ne l'est pas. Notre oscillateur VHF sera donc à circuit LC dont la configuration retenue, est celle de Hartley à transformateur. Le circuit équivalent en dynamique d'un tel oscillateur, est montré en figure (II.8) avec sa décomposition en deux quadripôles en parallèle, séparant les parties réelles des parties imaginaires des composants. La boucle issue de cette association, assure une réaction positive nécessaire à l'entretien des oscillations. Le transformateur doit être inverseur de phase, afin de compenser l'inversion de phase causée par le transistor monté en émetteur commun et la rotation de la phase à 2π devient ainsi accomplie. La condition d'oscillation du circuit dicte que le déterminant de sa matrice admittance doit être nul. Commençons par la détermination de la matrice admittance de chaque quadripôle.

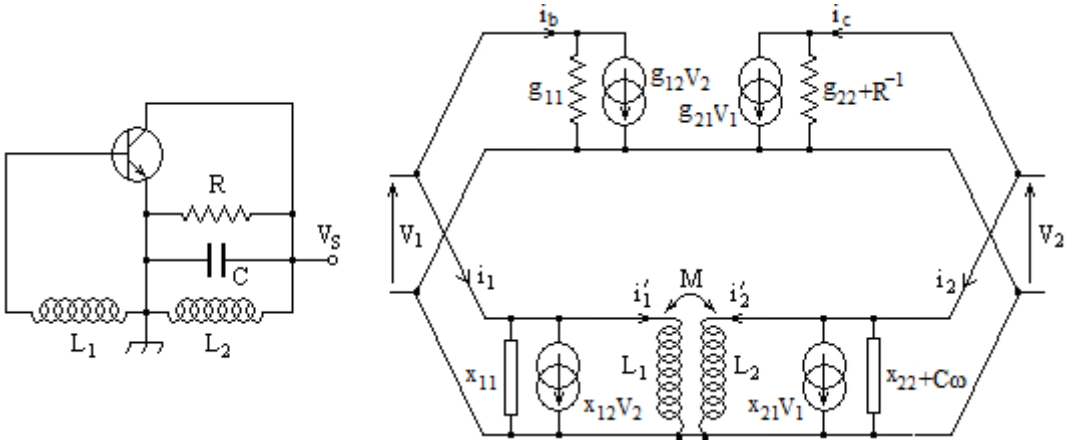


Figure II.8 : Schéma équivalent en dynamique de l'oscillateur et sa décomposition en quadripôles en parallèle

Quadripôle réel :

$$\begin{pmatrix} i_b \\ i_c \end{pmatrix} = \begin{pmatrix} g_{11} & g_{12} \\ g_{21} & g_{22}R^{-1} \end{pmatrix} \begin{pmatrix} v_1 \\ v_2 \end{pmatrix} \tag{2.32}$$

Quadripôle imaginaire : soit l'induction magnétique mutuelle entre primaire L_1 et secondaire L_2 du transformateur, $M = \alpha\sqrt{L_1 L_2}$ où α est le coefficient de couplage magnétique, $\alpha < 1$:

$$\begin{Bmatrix} v_1 = jL_1\omega i'_1 + jM\omega i'_2 \\ v_2 = jL_2\omega i'_2 + jM\omega i'_1 \end{Bmatrix} \tag{2.33}$$

Avec :

$$\begin{Bmatrix} i'_1 = i_1 = j(x_{11}v_1 + x_{12}v_2) \\ i'_2 = i_2 = j[x_{21}v_1 + (x_{22} + C\omega)v_2] \end{Bmatrix} \tag{2.34}$$

L'équation (2.34) dans l'équation (2.33), donne :

$$\begin{Bmatrix} jL_1\omega i_1 + jM\omega i_2 = Av_1\text{-}Bv_2 \\ jL_2\omega i_1 + jL_2\omega i_2 = \text{-}Dv_1 + Ev_2 \end{Bmatrix} \tag{2.35}$$

Où :

$$\begin{Bmatrix} A = 1 - L_1\omega x_{11} - M\omega x_{21} \\ B = L_1\omega x_{12} + M\omega(x_{22} + C\omega) \\ D = L_2\omega x_{21} + M\omega x_{11} \\ E = 1 - L_2\omega(x_{22} + C\omega) - M\omega x_{12} \end{Bmatrix} \tag{2.36}$$

On divise la première équation de (2.35) par jMω et sa deuxième équation par $jL_2\omega$, afin d'isoler i_2:

$$\begin{Bmatrix} \frac{L_1}{M} i_1 + i_2 = \frac{Av_1 - Bv_2}{jM\omega} \\ \frac{M}{L_2} i_1 + i_2 = \frac{-Dv_1 + Ev_2}{jL_2\omega} \end{Bmatrix} \tag{2.37}$$

Dont la différence donne :

$$\left(\frac{L_1}{M}-\frac{M}{L_2}\right)i_1=\left(\frac{A}{jM\omega}+\frac{D}{jL_2\omega}\right)v_1-\left(\frac{B}{jM\omega}+\frac{E}{jL_2\omega}\right)v_2 \qquad (2.38)$$

De même, on divise cette fois-ci la première équation de (2.33) par $jL_1\omega$ et sa deuxième équation par $jM\omega$, afin d'isoler i_1:

$$\left.\begin{aligned} i_1+\frac{M}{L_1}i_2&=\frac{Av_1-Bv_2}{jL_1\omega}\\ i_1+\frac{L_2}{M}i_2&=\frac{-Dv_1+Ev_2}{jM\omega}\end{aligned}\right\} \qquad (2.39)$$

Dont la différence donne :

$$\left(\frac{M}{L_1}-\frac{L_2}{M}\right)i_2=\left(\frac{A}{jL_1\omega}+\frac{D}{jM\omega}\right)v_1-\left(\frac{B}{jL_1\omega}+\frac{E}{jM\omega}\right)v_2 \qquad (2.40)$$

D'autre part, on a :

$$\left.\begin{aligned} \frac{L_1}{M}-\frac{M}{L_2}&=\frac{L_1}{M}(1-\alpha^2)\\ \frac{M}{L_1}-\frac{L_2}{M}&=\frac{L_2}{M}(\alpha^2-1)\end{aligned}\right\} \qquad (2.41)$$

Les deux équations (2.38) et (2.40) donnent alors :

$$\begin{pmatrix} i_1\\ i_2\end{pmatrix}=\frac{M}{j\omega(1-\alpha^2)}\begin{bmatrix} (\frac{A}{M}+\frac{D}{L_2})\frac{1}{L_1} & -(\frac{B}{M}+\frac{E}{L_2})\frac{1}{L_1}\\ -(\frac{A}{L_1}+\frac{D}{M})\frac{1}{L_2} & (\frac{B}{L_1}+\frac{E}{M})\frac{1}{L_2}\end{bmatrix}\begin{pmatrix} v_1\\ v_2\end{pmatrix} \qquad (2.42)$$

Les courants totaux i_1+i_b et i_2+i_c débités respectivement sous $v_1$et v_2, permettent de déterminer la matrice admittance de l'oscillateur.

$$\begin{pmatrix} i_1+i_b\\ i_2+i_c\end{pmatrix}=[Y_{tot}]\begin{pmatrix} v_1\\ v_2\end{pmatrix} \qquad (2.43)$$

Comme ces courants doivent s'annuler pour un système clos comme l'oscillateur, ce qui implique un déterminant nul de la matrice Y_{tot}..On note que :

$$(Y).(v)=(i)=(0)\Longrightarrow(v)=(Y)^{-1}.(i)=\frac{1}{\det(Y)}\mathrm{com}(Y)^{T}.(i)=\frac{(0)}{(0)}\ \text{état indéterminée}$$

Pour $(v)\neq 0$. Ainsi, la matrice (Y) est singulière, c'est à dire qu'elle est carrée avec déterminant nul.

La matrice admittance totale du circuit est la somme des matrices admittances des deux quadripôles en parallèle, (2.32) et (2.42), soit :

$$Y_{tot}=\begin{bmatrix} g_{11}+\frac{M}{jL_1\omega(1-\alpha^2)}(\frac{A}{M}+\frac{D}{L_2}) & g_{12}-\frac{M}{jL_1\omega(1-\alpha^2)}(\frac{B}{M}+\frac{E}{L_2})\\ g_{21}-\frac{M}{jL_2\omega(1-\alpha^2)}(\frac{A}{L_1}+\frac{D}{M}) & g_{22}+\frac{M}{jL_2\omega(1-\alpha^2)}(\frac{B}{L_1}+\frac{E}{M})\end{bmatrix} \qquad (2.44)$$

Avec déterminant nul, et en séparant les parties réelles des parties imaginaires, deux équations émanent après développement :

$$A[Mg_{12} + L_2(g_{22} + R^{-1})] + B(Mg_{11} + L_2 g_{21}) + D[L_1 g_{12} + M(g_{22} + R^{-1})] + E(Mg_{21} + L_1 g_{11}) = 0 \quad (2.45)$$

$$[g_{11}(g_{22} + R^{-1}) - g_{12}g_{21}]\, L_1 L_2 \omega^2 (1 - \alpha^2) + BD - AE = 0 \quad (2.46)$$

Qui deviennent respectivement, avec (2.36) :

$$L_1 L_2 C g_{11}(1 - \alpha^2)\omega^2 + L_1 L_2 (1 - \alpha^2)[g_{11}x_{22} + (g_{22} + R^{-1})x_{11} - g_{12}x_{21} - g_{21}x_{12}]\omega - L_1 g_{11} - M(g_{12} + g_{21}) - L_2(g_{22} + R^{-1}) = 0 \quad (2.47)$$

$$L_1 L_2 C x_{11}(1 - \alpha^2)\omega^3 - [C + L_1(1 - \alpha^2)(g_{11}R^{-1} + \Delta g - \Delta x)]L_2\omega^2 - (L_1 x_{11} + L_2 x_{22} + M x_{12} + M x_{21})\omega + 1 = 0 \quad (2.48)$$

En posant cette fois-ci :

$$\left\{ \begin{array}{c} A = L_1 L_2 C x_{11}(1 - \alpha^2) \\ B = L_1 L_2 (1 - \alpha^2)[g_{11}x_{22} + (g_{22} + R^{-1})x_{11} - g_{12}x_{21} - g_{21}x_{12}] \\ D = -[L_1 g_{11} + M(g_{12} + g_{21}) + L_2(g_{22} + R^{-1})] \end{array} \right\} \quad (2.49)$$

Et comme :

$$-4AD > 0 \implies \sqrt{B^2 - 4AD} > B \quad (2.50)$$

La fréquence d'oscillation est la solution de l'équation (2.47) :

$$\omega_0 = \frac{\sqrt{B^2 - 4AD} - B}{2A} = 2\pi.98\text{MHz} \quad (2.51)$$

En injectant l'équation (2.51) dans l'équation (2.48), et comme les paramètres g_{ij} et x_{ij} du transistor sont déterminés, il reste à choisir certains éléments de l'oscillateur, tel que : $\alpha = 0.9$ et C = 12 pF +2.75 pF (où $\frac{C_D}{2} = 2.75$ pF), voir figure (II.9).

Les résistances sont à calculer à partir de l'étude statique, entamée ci-dessous, Pour ne rester comme inconnues, que les bobines L_1 et L_2 du transformateur. Ces deux inconnues sont à déterminer à partir des deux équations (2.46) et (2.48), où tous les autres paramètres de ces deux équations sont connus.

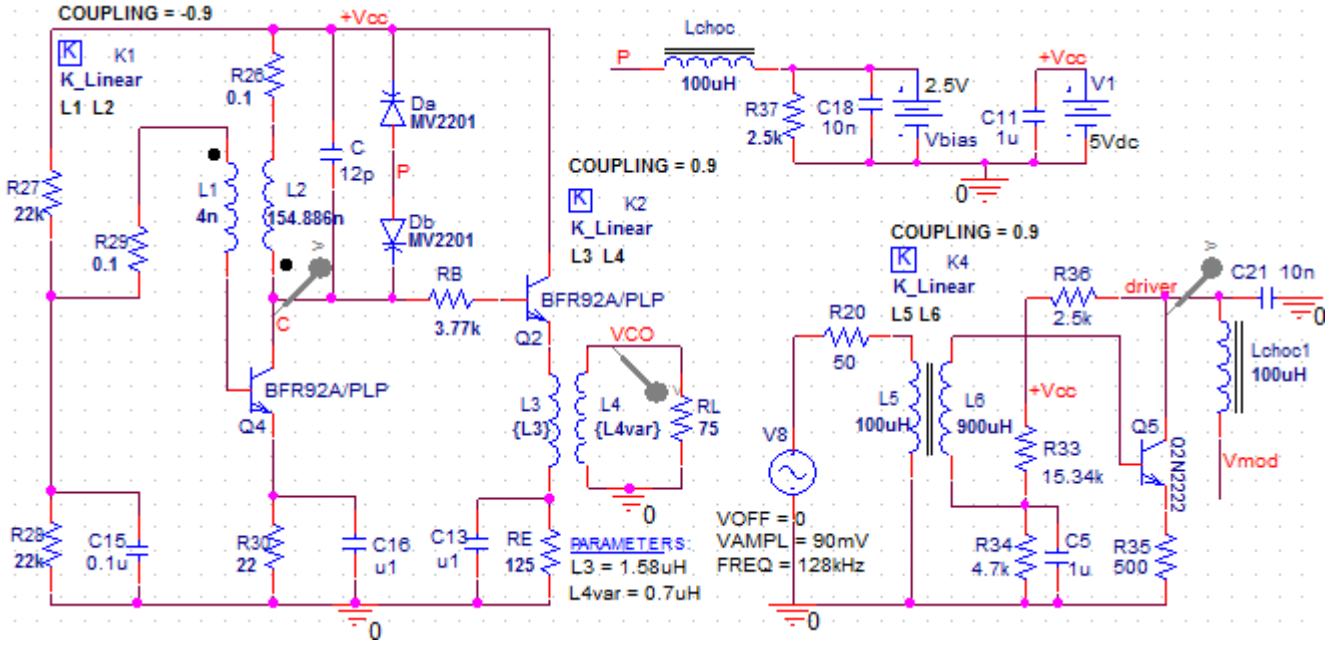


Figure II.9 : à gauche : Circuit VCO à 98 MHz et son étage tampon à charge 75Ω
à droite : Driver-modulateur du VCO à 128kHz

Les caractéristiques du transistor BFR92A, sont tirées se son data-sheet :

$$I_{c\,max} = 25mA\,;\ \beta_0 = 90\,;\ P_{tot} = 300mW\,;\ \text{Fréqience de transition } F_T = 1GHz\,;$$

$$F = 2.1\ dB \qquad (2.52)$$

L'oscillateur étant appelé à débites de forts courants, le courant émetteur de repos est fixé à $I_{c0} = 12mA \approx \frac{I_{C\,max}}{2}$. Ce qui donne un courant de base $I_{B0} = 12\ mA/90 = 133uA$.

Soit une tension de base $v_{B0} = 1V$, la tension d'émetteur devient : $v_{E0} = 1V\text{-}0.7V = 300mV$.

La résistance d'émetteur est $R_E = \frac{300\ mV}{(12+0.133)mA} = 24.7\Omega$ ajustée par simulation à 22 Ω, figure (II.9), car β_0 est mesuré à 83.6 ou lieu de 90. Le modèle de Thévenin appliqué au circuit de polarisation d'entrée, permet d'écrire :

$$E_{Th} = R_B I_{B0} + v_{B0} \qquad (3.53)$$

où R_B est la résistance équivalente du pont de base, constitué des résistances R_{27} et R_{28}.

Soit :

$$R_{27} = R_{28} = 2R_B \text{ et } E_{Th} = \frac{Vcc}{2} = 2.5V \qquad (3.54)$$

On a donc :

$$R_B = \frac{2.5V\text{-}1v}{133\ uA} = 11\ K\Omega \implies R_{27} = R_{28} = 22K\Omega \qquad (3.55)$$

. La contrainte du VCO est d'assurer au niveau de sa charge (75Ω à l'entrée du détecteur de phase), une tension nominale d'amplitude 1V, ou un courant de charge 1V/75 Ω ≈ 13mA d'amplitude, qui sont nécessaires. Pour ce faire, il est prudent de prévoir un étage tampon garantissant une amplification en courant et qui est développé ci-après.

II.4.3 Amplificateur VHF :

Le transistor pris étant toujours du type BFR92A, le courant collecteur choisi avoisine $I_{c\,max}$. Soit : $I_{c0} = 24mA$, $v_{E0} = 3V$. D'où : $I_{B0} = \frac{24\ mA}{83.6} = 287uA$ et $R_E = \frac{3v}{24\ mA} = 125\Omega$.

La tension de base devient $v_{B0} = 3V + 0.8V = 3.8V$, ce qui permet le calcul de la résistance de base $R_B = \frac{Vcc\text{-}v_{B0}}{I_{B0}} = \frac{5V\text{-}3.8V}{0.287mA} = 4.18k\Omega$ ajustée par simulation à 3.77kΩ, figure (II.9), à cause de β_0 qui change avec I_{c0} et qui est mesuré ici à 78 au lieu de 83.6.

En dynamique, on tolère une charge d'émetteur arrivant à 1kΩ, développée par le primaire du transformateur, figure (II.9). Soit :

$$L_3\omega_0 = 1k\Omega \implies L_3 = \frac{1\ k\Omega}{2\pi.98MHz} = 1.58\mu H \qquad (3.56)$$

La charge 75Ω du VCO étant câblée au secondaire L_4, ce dernier est initialement pris variable afin d'optimiser sa valeur. Pour cela et en plus des indications portées dans l'analyse temporelle commençant la simulation de 170µs à 170.1µs par pas de 0.1ns, l'option de balayage paramétrique est cochée afin de mentionner le nom « L_4var » comme paramètre global. Le type de balayage linéaire est sélectionné, allant de 0.1µH à 1µH par pas de 0.05 µH, figure (II.10).

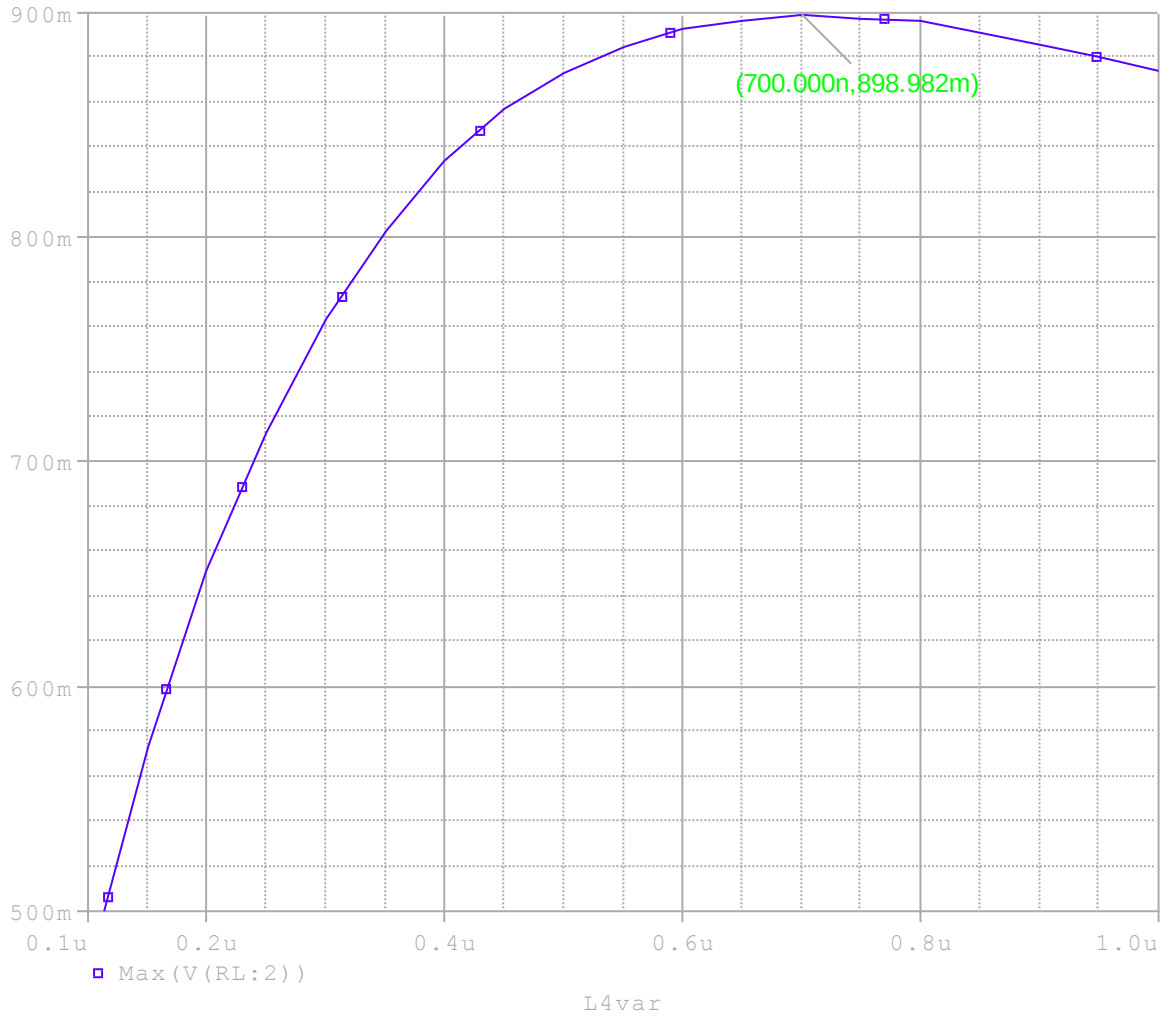


Figure II.10 : Mesure de la valeur optimale du secondaire de transformateur d'amplificateur VHF

$L_4 = 0.7\mu H$ est la valeur du secondaire qui assure une amplitude maximale de tension égale à 0.9V à l'entré du détecteur de phase, aux bornes de son impédance d'entrée normalisée à 75Ω.

En remontant vers le transistor-oscillateur, sa charge dynamique constituée par l'amplificateur VHF doit être déterminée afin d'être fixée, la résistance R de la figure (II.8). Cette résistance rentre parmi tant d'autres paramètres, dans le calcul de la fréquence d'oscillation (2.51), et de sa condition d'entretien (2.48).

Le calcul du transformateur au sein de l'oscillateur à partir de ces deux équations, promet d'être fastidieux et oblige de terminer la conception du VCO en s'aidant de Pspice. D'où les valeurs des bobines (L_1 et L_2) du transformateur du VCO, trouvées par tâtonnement en figure (II.9).

Le VCO une fois accompli, a été sujet à des mesures reportées en figure (II.11). Le signal de repos du VCO mesuré en régime établi à la fréquence 98MHz, lui est associé son spectre en fréquence où deux raies apparaissent. Il s'agit du fondamental d'amplitude 4.4V à la fréquence 98MHz, et son deuxième harmonique d'amplitude 69mV à la fréquence double 196MHz. L'apparition d'harmoniques dans le spectre du signal périodique renseigne sur la distorsion harmonique, qui est mesurée sur 10 harmoniques est vaut 1.6 %, figure (II.12).

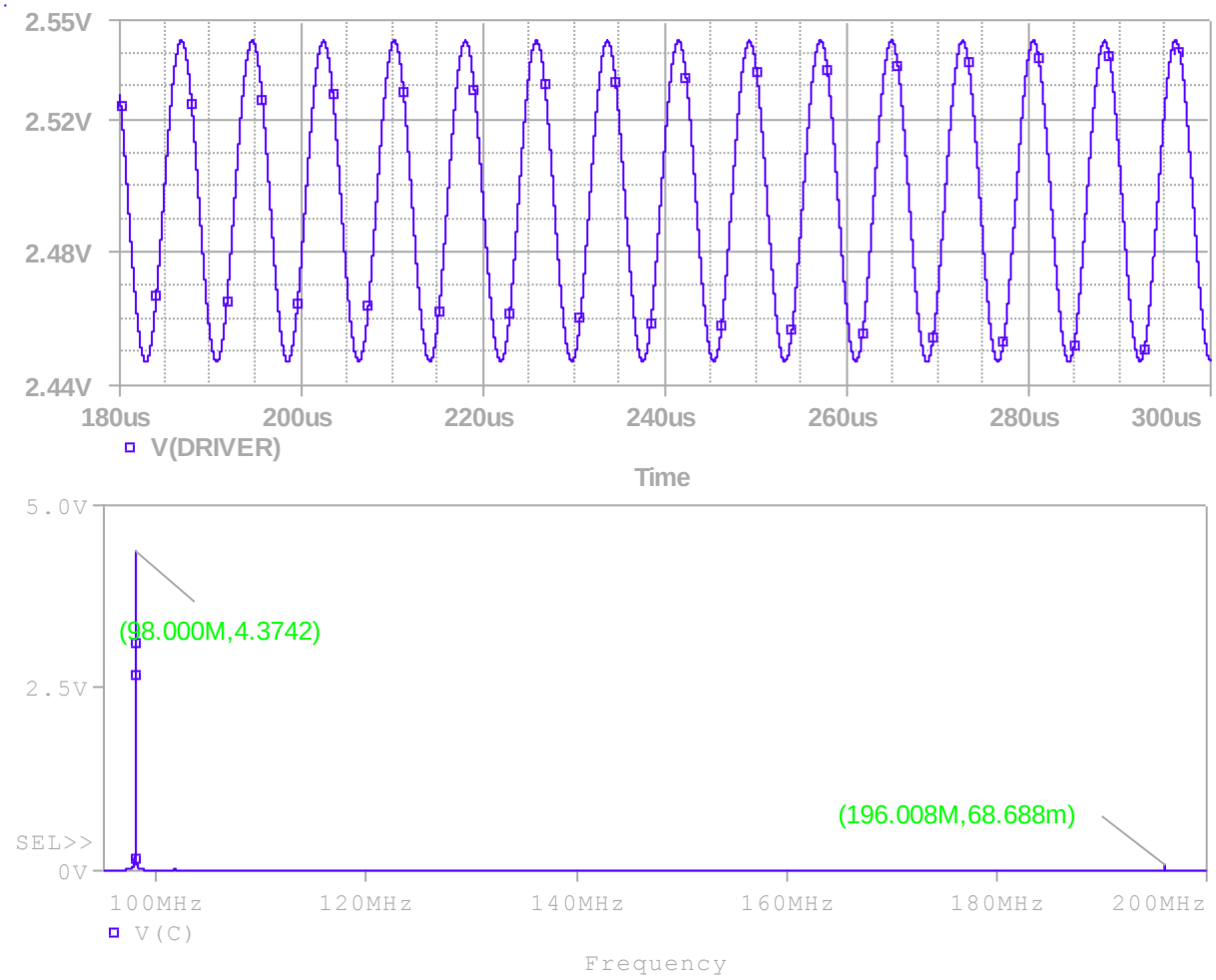


Figure II.11 : Signal au repos du VCO et son spectre

DC COMPONENT = 5.024108E+00

HARMONIC NO	FREQUENCY (HZ)	FOURIER COMPONENT	NORMALIZED COMPONENT	PHASE (DEG)	NORMALIZED PHASE (DEG)
1	9.800E+07	5.150E+00	1.000E+00	-1.617E+01	0.000E+00
2	1.960E+08	6.906E-02	1.341E-02	-1.170E+02	-8.468E+01
3	2.940E+08	2.006E-02	3.895E-03	-6.812E+01	-1.962E+01
4	3.920E+08	1.239E-02	2.405E-03	2.361E+01	8.828E+01
5	4.900E+08	2.104E-02	4.086E-03	8.285E+01	1.637E+02
6	5.880E+08	2.530E-02	4.912E-03	1.242E+02	2.212E+02
7	6.860E+08	2.156E-02	4.186E-03	1.644E+02	2.776E+02
8	7.840E+08	1.126E-02	2.187E-03	-1.534E+02	-2.410E+01
9	8.820E+08	1.524E-03	2.958E-04	2.172E+00	1.477E+02
10	9.800E+08	9.660E-03	1.876E-03	8.999E+01	2.517E+02

TOTAL HARMONIC DISTORTION = 1.635517E+00 PERCENT

Figure II.12 : Analyse de distorsion de la fréquence d'oscillation jusqu'à 10 harmoniques

Si la charge du VCO est moins importante que l'impédance d'entrée 75Ω du détecteur de phase, le signal alternatif du VCO serait moins distordu. Par exemple pour une charge de 5kΩ, le signal sinusoïdal du VCO au repos était plus pur avec une distorsion harmonique descendue à 1.3%.

La fréquence de repos 98MHz du VCO, est fixée à l'aide des diodes Varicap polarisées par la source de tension V_{bias} = 2.5V, et appliquée au point P entre les anodes des deux diodes, figure (II.9).

Pour tracer la caractéristique tension-fréquence du VCO, le profil de simulation temporel est configuré de 100µs à 100.1µs par pas de 0.1ns. L'option balayage paramétrique est cochée, afin d'indiquer la source de tension V_{bias} comme variable sous un type linéaire de balayage de 0.1V à 3.5V avec 0.1V d'incrémentation.

La caractéristique obtenue du VCO est indiquée en figure (II.13). La fréquence du VCO en fonction de la tension de polarisation V_{bias} des diodes Varicap, est non linéaire. Mais pour une faible variation de la fréquence instantanée du signal modulant, allant de 97.872MHz à 98.128MHz autour de la fréquence de repos 98MHz, la caractéristique du VCO devient tout à fait linéaire, figure (II.13).

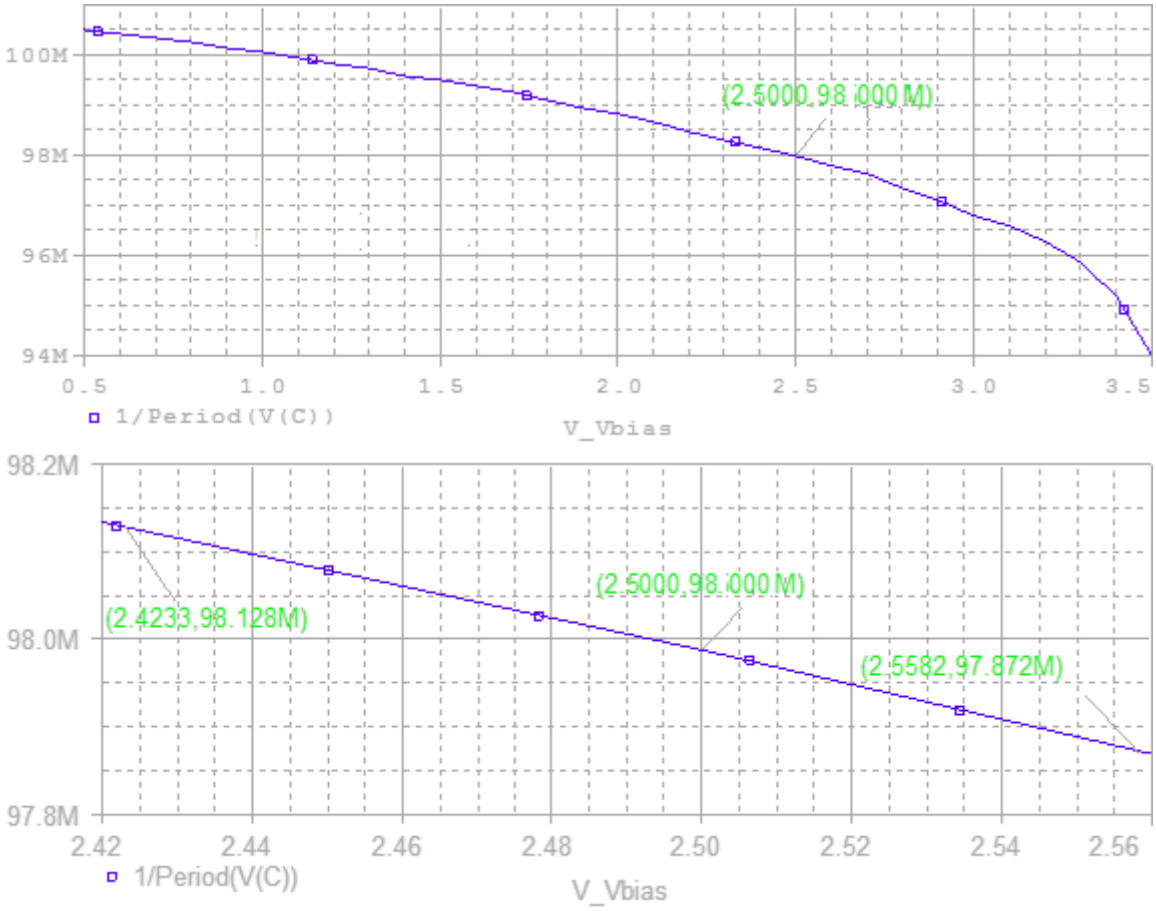


Figure II.13 : Caractéristique fréquence-tension du VCO (zoom au bas)

À partir de cette caractéristique, la sensibilité du VCO est tirée :

$$K_0 = \frac{2\pi.\Delta f}{\Delta V_{bias}} = \frac{2\pi(98.128 - 97.872)\text{MHz}}{(2.5582 - 2.4233)\text{V}} = 11.9.10^6 \left(\frac{\text{rd}}{\text{Vs}}\right) \qquad (2.57)$$

La figure (II.9) contient en plus du circuit VCO et son amplificateur VHF, un étage driver pour piloter le VCO en modulation de fréquence. Le signal modulant étant fixé à 128 KHz pour une modulation à bande étroite, (2.4) et (2.5), le circuit driver est le même discuté et présenté en figure (II.5). Sa sortie V_{mod} est à appliquer en place et lieu du point P du circuit VCO de la figure (II.9).

En régime établi, le signal modulé en fréquence du VCO par V_{mod} ou v(driver) est illustré en figure (II.14). La faible tension issue du driver, varie bien autour de V_{bias} = 2.5V.

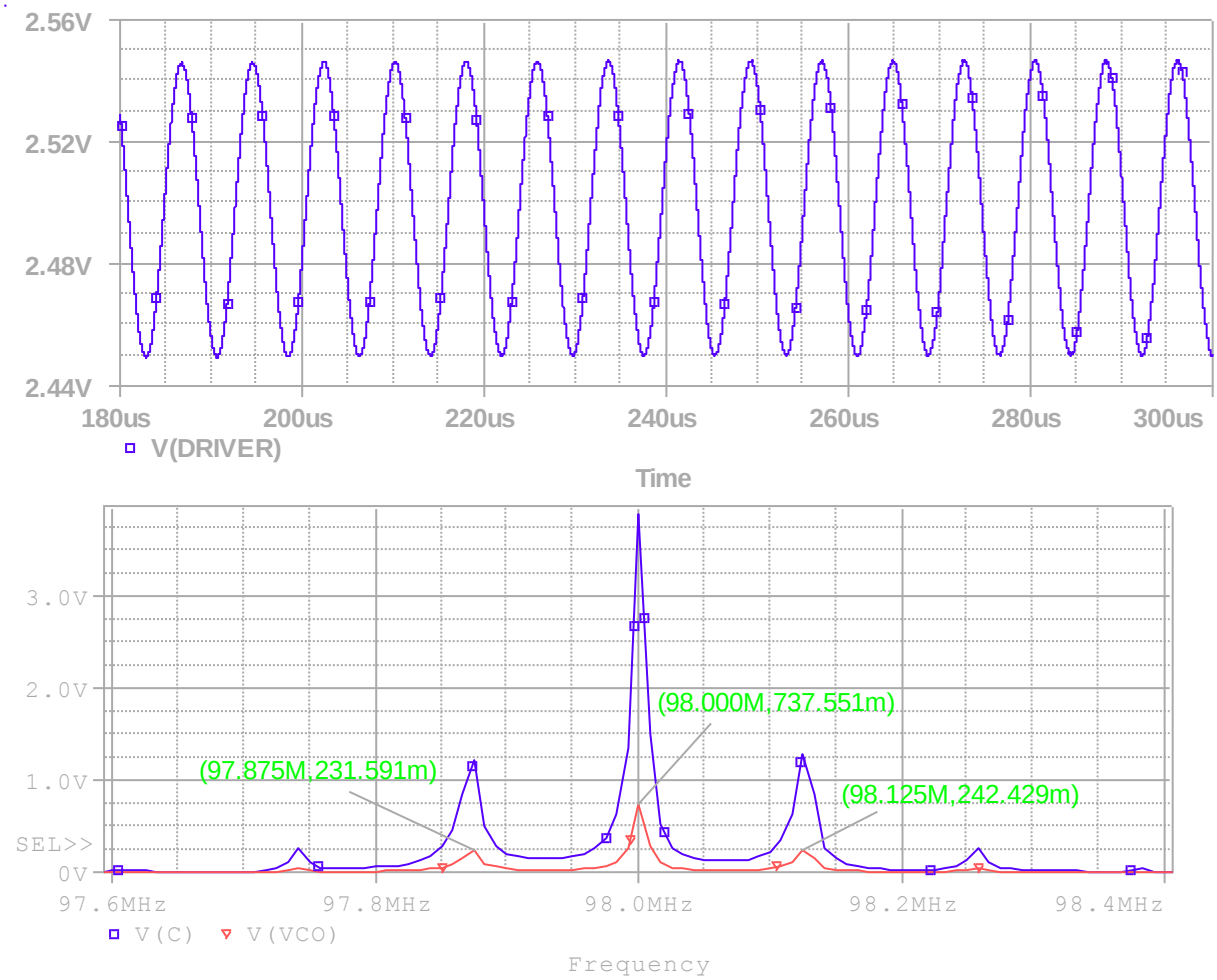


Figure II.14 : Signal du driver et spectre d'une modulation FM à bande étroite au collecteur du transistor-oscillateur et à la charge du VCO

Les spectres des signaux modulés, au collecteur du transistor-oscillateur et aux bornes de sa charge 75Ω de la figure (II.9), sont superposés en figure (II.14). Le spectre d'une modulation FM à bande étroite est réduit naturellement à deux raies à ±128 kHz autour de la porteuse, mais l'indice δ (2.4) n'est pas vraiment négligeable devant 1, deux autres raies considérées faibles sont présentées à $\mp 2 \times 1.28$ KHz autour de la porteuse.

Les deux raies principales du spectre sont mentionnées aux fréquences 98MHz −125kHz = 97.875MHz et 98MHz+125kHz = 98.125MHz, au lieu de 98MHz ± 128kHz dans la figure (II.14). Ceci revient au temps de simulation considéré relativement court. Un temps de simulation plus long permet la convergence précise sur les fréquences attendues des deux raies.

II.5 Conclusion :

Dans ce chapitre, une conception assistée par Pspice (version 16.6) est menée afin d'aboutir à une PLL optimisée dans son comportement statique et dynamique. Elle contient un multiplieur de type AD834 comme un détecteur de phase, ce dernier est considéré parmi les détecteurs les plus simple à réaliser, qui est associé au filtre de boucle. La partie relevant de l'oscillateur contrôlé par tension est traitée, aboutissant à la linéarisation de sa caractéristique tension-fréquence.

Chapitre III

Etude et analyse de la PLL-VHF sous démodulation FM

III.1 Introduction :

Tous les blocs constituants notre PLL ont été présentés et discutés un par un, aboutissant à leur dimensionnement. Ainsi au chapitre II, a été choisi le détecteur de phase de type AD834 selon la figure (II.3) suivi d'un filtre RC et un amplificateur différentiel, le détecteur de phase présente une caractéristique linéaire autour de $\pi/2$, sa sensibilité était calculée avec la valeur -1.5V/rd. Au paragraphe II.5, un VCO était conçu lié à son étage driver suivant la figure (II.9). Notre intérêt dans ce chapitre est de faire une étude analytique de la PLL-VHF présentant ses propriétés attendues afin d'améliorer leur performances.

III.2 Mesures en boucle ouverte et en boucle fermée :

Le détecteur de phase de la figue (II.3) suivi de filtre passe-bas et circuit d'interface de la figure (II.5) avec le VCO de la figure (II.9), sont réunis en cascade afin de constituer la PLL en boucle ouverte. Une source BF à 128kHz module donc le VCO, dont la sortie alimente l'entrée X du détecteur. L'entrée Y lui est appliquée le signal FM modulé par l'information à 128kHz.

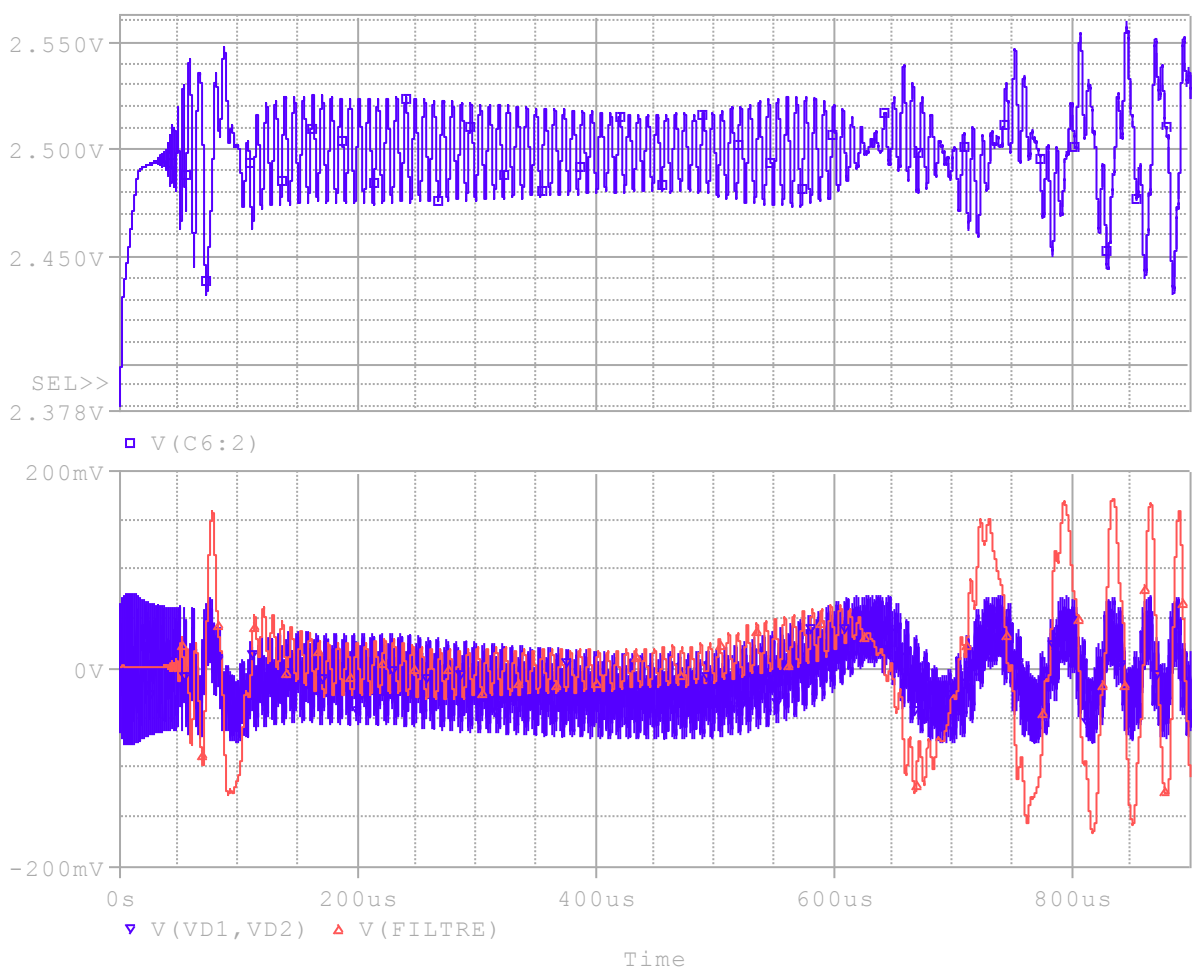


Figure III.1 : Simulation temporelle de la PLL en boucle ouverte

Une simulation dans le domaine temporel s'étendant jusqu'à 900µs par pas de 0.1ns, est menée en figure (III.1).Dans cette figure sont reportées, la tension V(C6) aux bornes de condensateur C_6 de la figure (II.5), ainsi pour les tensions de la sortie différentielle v_{D1} et v_{D2} et la sortie de filtre V(filtre) amplifiée par l'amplificateur opérationnel de la figure (II.5), sont reportées dans la figure (III.1). Le régime transitoire prenant fin à environ 110µs, est suivi du régime permanent qui montre bien le signal démodulé à 128kHz. Malheureusement, le régime permanent cède la place à une tension parasite qui apparaît vers 620µs, figure (III.1).

On sait que la PLL en boucle fermée agit comme un filtre passe-bas ayant l'ordre de son filtre de boucle augmenté d'une unité, soit d'ordre 2. On espère qu'une fois en boucle fermée, la PLL sera en mesure d'éliminer les parasites montrés en figure (III.1).

Le même régime transitoire allant jusqu'à 900µs de la PLL en boucle fermée, est montré en figure (III.2). La démodulation d'un signal BF de 128kHz se fait par paquets, dont le régime permanent commence éventuellement à partir de l'instant 800µs.

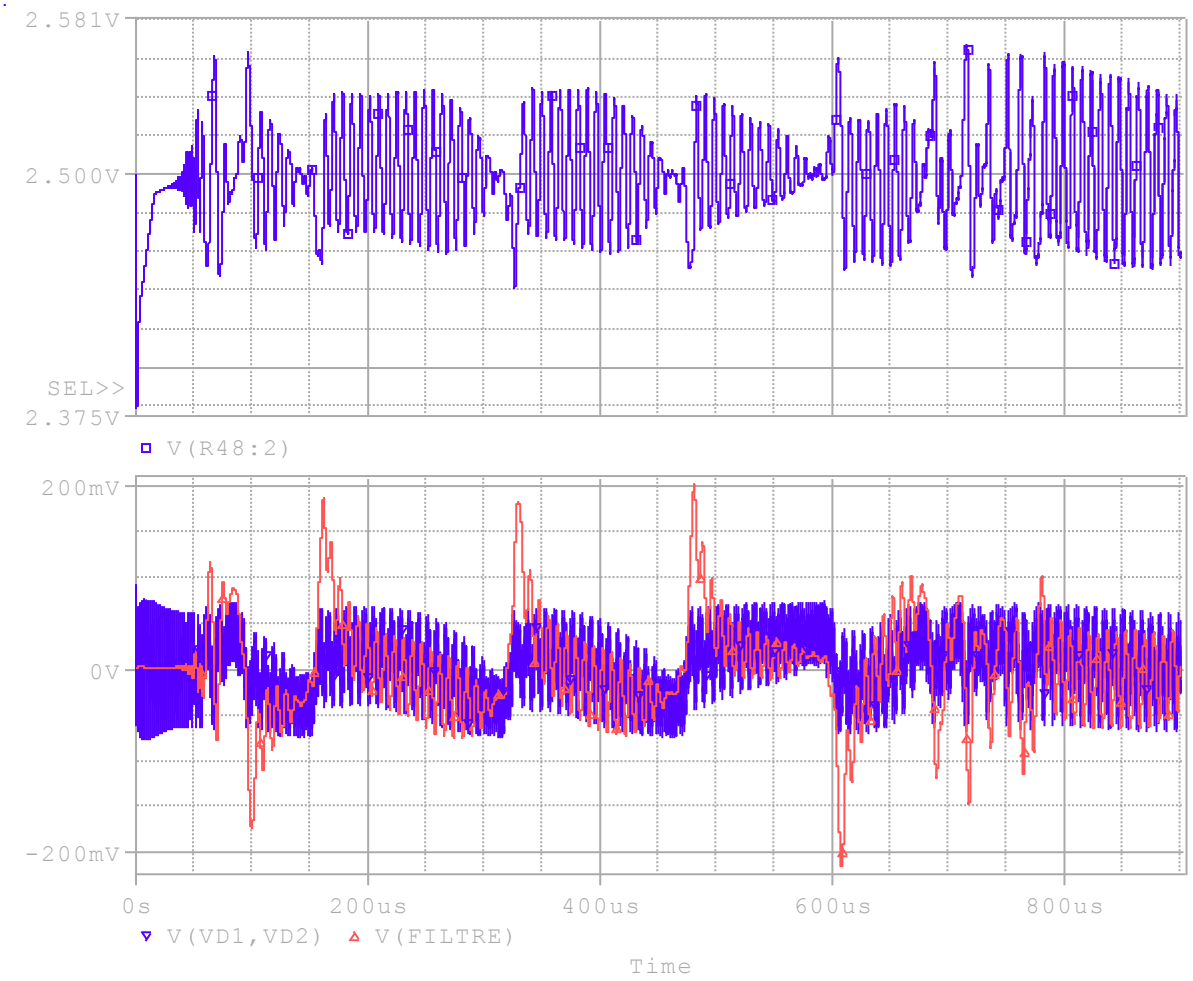


Figure III.2 : Régime transitoire de la PLL en boucle fermée

Afin de s'assurer, la mesure de ce régime permanent est reprise en figure (III.3) à partir de 800µs jusqu'à 1.5ms. Encore une fois, la démodulation s'effectue d'une façon discontinue par paquets.

Le détecteur de phase AD834 est incriminé dans ce fonctionnement erronée de la PLL, à cause de ses imperfections notamment, la tension et courant d'offset éventuellement mal-compensés. Pspice offre dans ses bibliothèques, des composants théoriques tels que les multiplieurs.

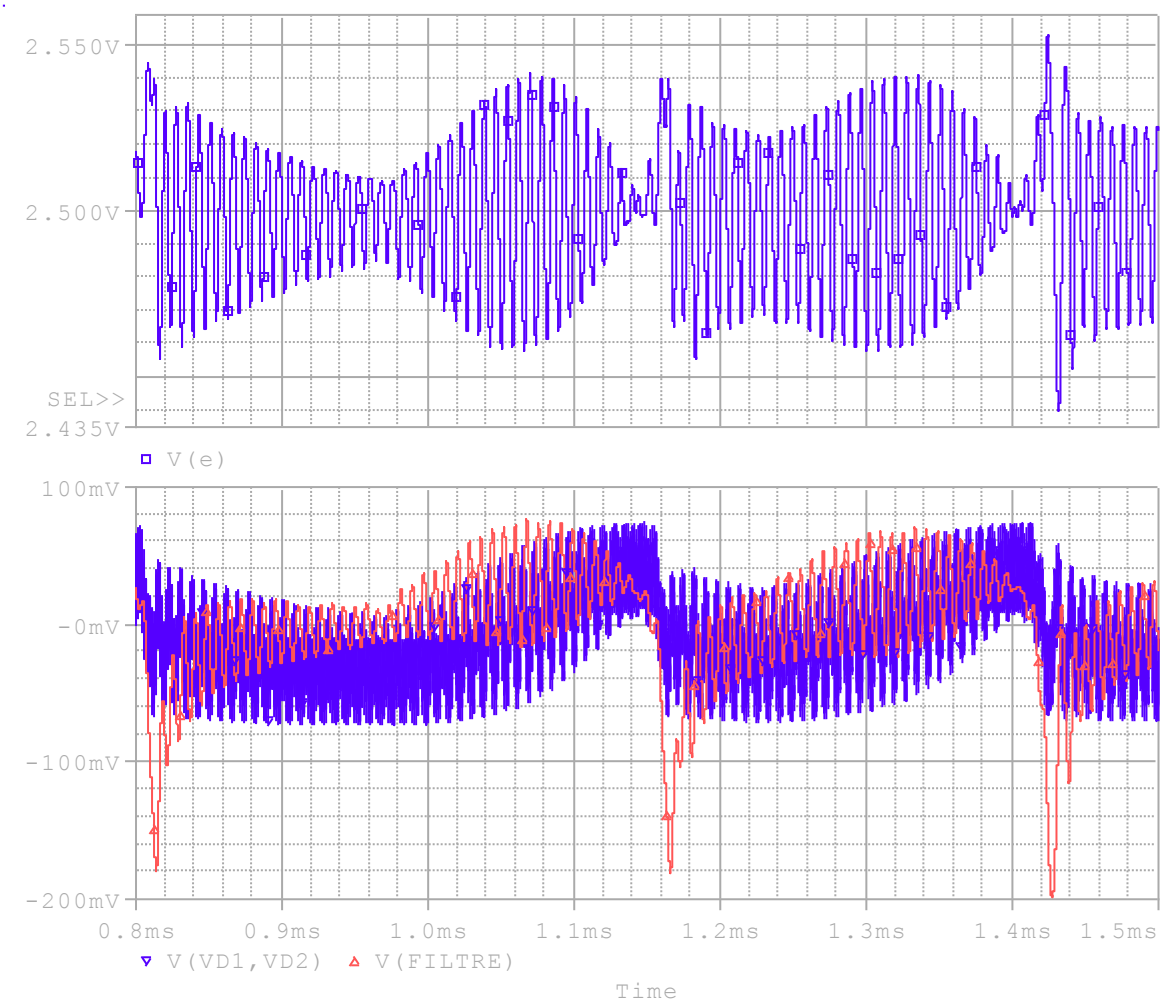


Figure III.3 : Régime permanent de la PLL en boucle fermée

III.3 Multiplieur ABM2I :

Parmi les multiplieurs offerts par Pspice, a été sélectionné le composant ABM2I qui se rapproche le mieux dans son fonctionnement de celui du circuit AD834. Ce composant convertit le produit des deux tensions d'entrée en un courant proportionnel en sortie, figure (III.4). Il est muni à ses deux entrées, de résistances 75Ω comme l'AD834, et à sa sortie asymétrique par une résistance $R_L = 100\Omega$ par analogie toujours au AD834. La fonction de transfert d'un tel détecteur de phase peut s'écrire :

$$I = \frac{V_{FM} \cdot V_{VCO}}{K} \qquad (3.1)$$

Avec un coefficient k en (V.Ω), la valeur de ce coefficient sera fixée ultérieurement.

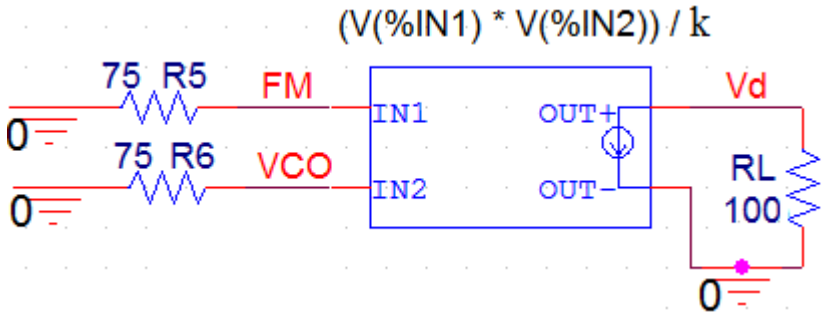


Figure III.4 : Composant ABM2I comme détecteur de phase

La disponibilité d'une sortie définie relativement à la masse du nouveau détecteur de phase, simplifie grandement les circuits qui le suivent. A part le circuit VCO de la figure (II.9) qui est conservé, le simple filtre RC est suivi d'un seul étage tampon à amplificateur opérationnel monté en suiveur. Le primaire du transformateur ayant une borne à la masse (au lieu de −Vcc), figure (III.5), reste connecté à deux secondaires dont l'un alimente l'amplificateur BF à amplificateur opérationnel qui reste le même qu'en figure (II.5). L'étage interface au VCO est transformé en un collecteur commun dont le calcul des résistances de polarisation doit conserver une polarisation de 2.5V au niveau de l'émetteur, destinée aux diodes Varicap du VCO afin d'assurer une fréquence de repos égale à 98MHz.

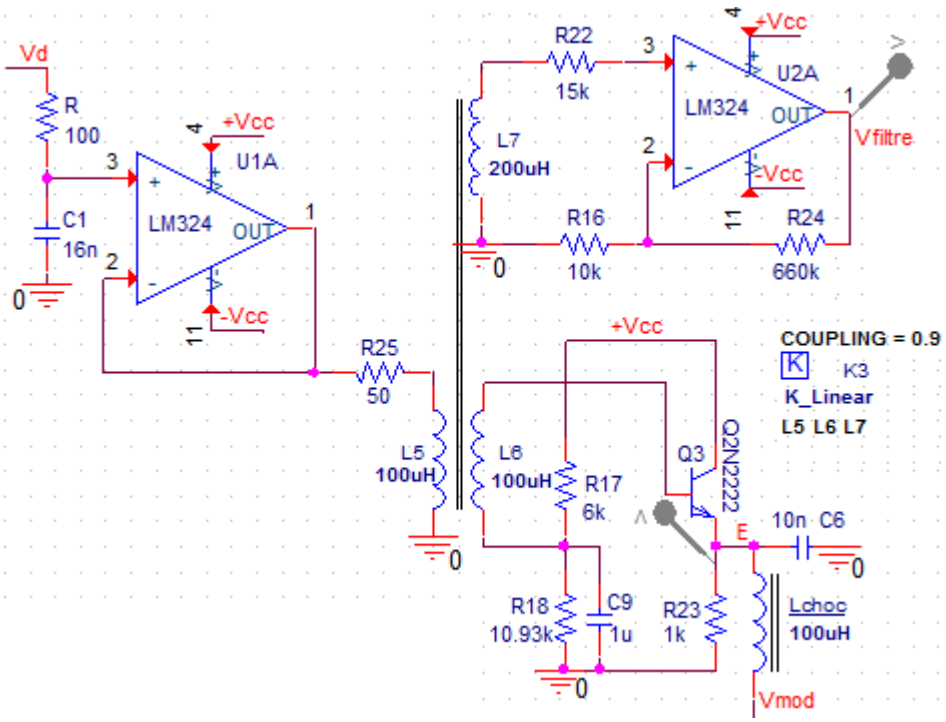


Figure III.5 : Ensemble modifié du filtre + interface VCO

Ainsi pour un courant collecteur fixé à $I_c = 2.5mA$ avec gain en courant mesuré à $\beta = 164$, il vient un courant de base $I_B = \frac{2.5mA}{164} = 15uA$.

La tension d'émetteur étant choisie $v_E = 2.5V$, la résistance d'émetteur devient $R_E = \frac{2.5\ V}{2.5\ mA} = 1k\Omega$, figure (III.5). La tension de base monte à $v_B = 2.5 + 0.7 = 3.2V$.

Pour une meilleur stabilité de la tension V_E de polarisation des diodes Varicap du VCO, le facteur de stabilité est fixé à $S_I = 5$ qui donne une résistance équivalente de base de :

$$R_B = \frac{(S_I\text{-}1)R_E}{1\text{-}\frac{S_I}{\beta}} = \frac{4K}{1\text{-}\frac{5}{164}} = 3.9\ k\Omega \qquad (3.2)$$

Le théorème de Thévenin appliqué au pont de base, donne :

$$E_{Th} = R_B I_B + v_B = 3.9\ k.\ 15u + 3.2V = 3.3V \qquad (3.3)$$

. Ce qui permet de calculer le rapport entre les résistances de la base :

$$\frac{R_{b2}}{R_{b1} + R_{b2}} = \frac{3.3V}{5V} = 0.65 = \frac{R_B}{R_{b1}} \Longrightarrow \begin{cases} R_{b1} = \dfrac{3.9\ k}{0.65} = 6k\Omega \\ R_{b2} = \dfrac{R_{b1}R_B}{R_{b1} - R_B} = 11k\Omega \end{cases} \qquad (3.4)$$

La résistance R_{b2} est ajustée à 10.93 kΩ en figure (III.5).

III.4 Nouvelle PLL-VHF :

Le circuit détecteur de la figure (III.4) réuni au filtre et interface de la figure (II.5), ainsi qu'au VCO de la figure (II.9), permettent l'assemblage en boucle fermée de la PLL, figure (III.6).

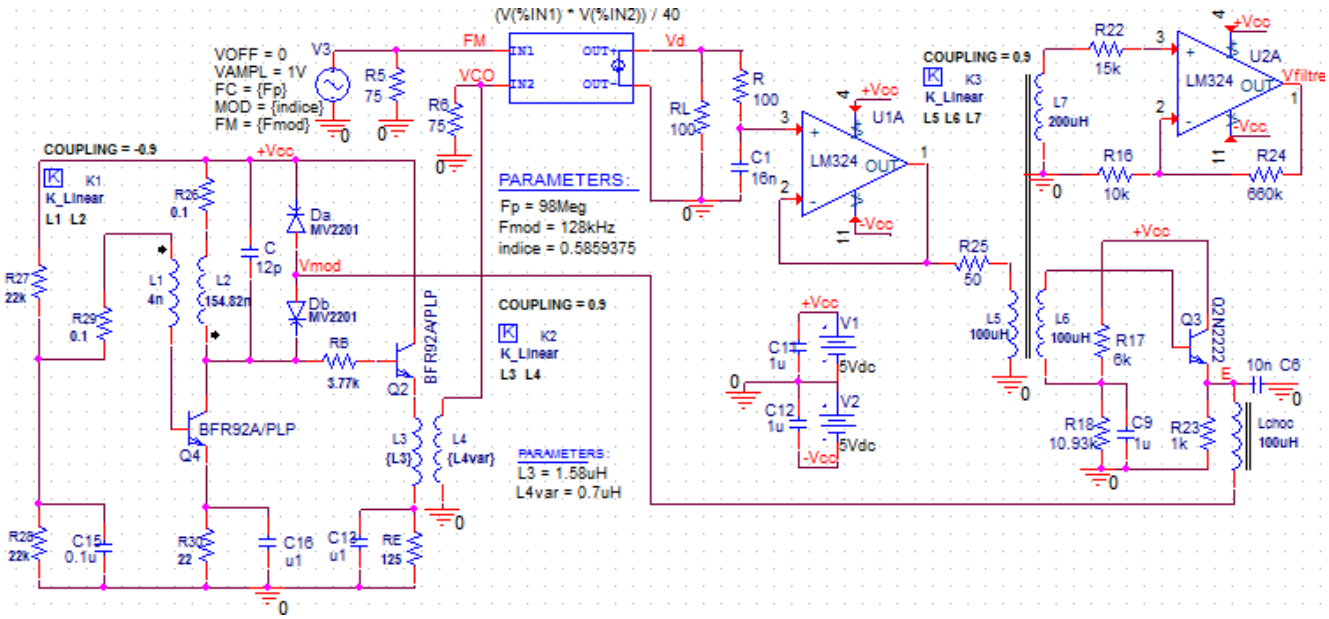


Figure III.6 : PLL en boucle fermée

La constante du multiplieur a été fixée par tâtonnement, afin de réaliser approximativement un indice de modulation $\delta = 0.586$ du signal VCO modulé. Pareil à celui fixé au signal FM d'entrée.

III.5 Fonctions de transfert de la PLL :

Les fonctions principales de la PLL de la figure (III.6), sont reportées en figure (III.7). La sortie démodulée du signal d'entrée FM étant prise à la sortie du filtre de boucle, le VCO se trouve ainsi dans la chaîne de retour, ou secondaire de la boucle PLL. Le détecteur de phase ainsi que le filtre de boucle sont disposés en cascade dans la chaîne directe ou principale de la boucle, figure (III.7).

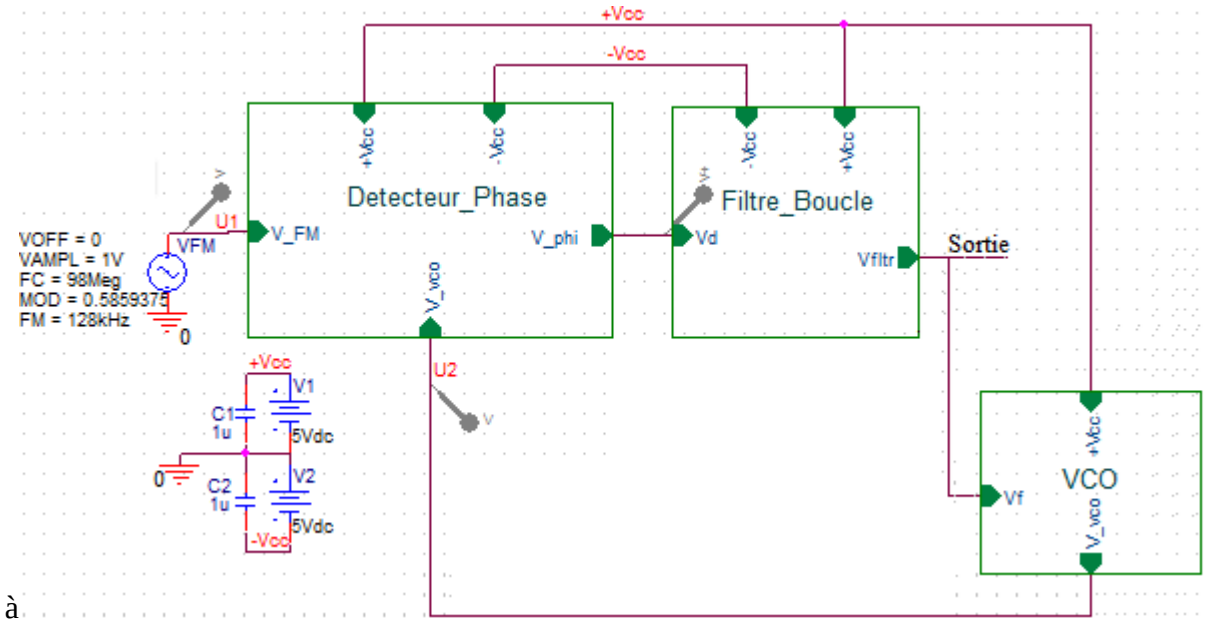


Figure III.7 : Schéma-synoptique de la PLL fermée de la figure (II.6)

Le signal FM reçu est modulé par l'information $v_0(t)$ d'amplitude nominale E_0. Soit β, le coefficient du modulateur FM qui fixe l'excursion en fréquence :

$$\Delta F = \beta E_0 = 75KHz \tag{3.5}$$

La fréquence instantanée de la FM varie autour de la fréquence porteuse f_p, telle que :

$$f(t) = f_p + \beta V_0(t) \tag{3.6}$$

Ainsi :

$$\omega_{FM} = \omega_p + 2\pi\beta V_0(t) \Longrightarrow \varphi_{FM} = \int \omega_{FM} dt = \omega_p t + 2\pi\beta \int V_0(t) dt \tag{3.7}$$

De même, le deuxième signal d'entrée du détecteur de phase est le signal VCO, dont la fréquence varie autour de sa fréquence de repos ω_0 proportionnellement à la tension de filtre V_f :

$$\omega_{VCO} = \omega_0 + k_0 V_f(t) \Longrightarrow \varphi_{VCO} = \int \omega_{VCO} dt = \omega_0 t + k_0 \int V_f(t) dt \quad (3.8)$$

Au verrouillage de la PLL, les fréquences ω_{FM} et ω_{VCO} deviennent égales en attendant la minimisation de l'écart de phase entre φ_{FM} et φ_{VCO}, d'où pour une démodulation à la sortie du filtre $V_f(t) = V_0(t)$:

$$\varphi_{VCO} = \varphi_{FM} \Longrightarrow \left\{ \begin{array}{l} \omega_0 = \omega_p = 2\pi.98\ \text{MHz} \\ 2\pi\beta = k_0 = 11.9.10^6 \dfrac{\text{rd}}{\text{Vs}} \\ \text{et } \beta = 1.89.10^6\ (\text{Vs})^{-1} \end{array} \right\} \quad (3.9)$$

On déduit : $E_0 = 39.6\text{mV}$.

Note : pour une information sinusoïdale $V_o(t)$ de l'équation (2.7), on a $\varphi_{FM} = \varphi_1$ de l'équation (2.8).

De même, $\varphi_{VCO} = \varphi_2$ de l'équation (2.9) avec le déphasage de $\pi/2$ en provenance du multiplieur utilisé en guise de comparateur de phase.

La transformée de Laplace appliquée aux variations de phase des équations (3.6) et (3.7), donne :

$$\left\{ \begin{array}{c} \Delta\varphi_{FM} = 2\pi\beta \frac{v_0(P)}{P} = \frac{k_0}{P} v_0(P) \\ \Delta\varphi_{VCO} = \frac{k_0}{P} v_f(P) \end{array} \right\} \quad (3.10)$$

La fonction de transfert de chaque partie de la PLL étant calculée partiellement dans le texte précédent, sont reprises et achevées ici :

- Détecteur de phase :

  Soit un changement de variable de $\Delta\varphi$ dans l'équation (2.15), tel que :

$$\Delta\varphi = \Delta\varphi_{FM} - \Delta\varphi_{VCO} = \frac{\pi}{2} - \Delta\theta \quad (3.11)$$

  L'équation (2.15) devient linéaire pour de faibles écarts de phase $\Delta\theta$, prés de l'accrochage de la PLL.

$$V_d = V_{phi} = k_d \sin\Delta\theta \approx k_d \Delta\theta = k_d \frac{\Delta\omega}{P} \quad (3.12)$$

  Avec une sensibilité de détecteur de phase :

$$k_d \left(\frac{V}{rd}\right) = k_m \frac{|v_{FM}|.|v_{VCO}|}{2} \quad (3.13)$$

En figure (III.6), le courant statique à la sortie du détecteur de phase est fixé à la même valeur qu'en sortie du détecteur précédent, AD834, Soit de l'équation (3.1) :

$$I_0 = \frac{|v_{FM}|.|v_{VCO}|}{40} = 4mA \implies |v_{FM}|.|v_{VCO}| = 0.16V^2 \quad (3.14)$$

Ce qui donne une tension statique aux bornes de la charge R_L du détecteur :

$$v_{d0} = R_L I_0 = 100 \times 4m = 400\ mV = k_d \quad (3.15)$$

Cette tension statique représente la constante k_d de l'équation (3.13), d'où l'on tire la valeur du coefficient du multiplieur est tirée :

$$k_d = \frac{k_m}{2}.0.16 = 400mV \implies k_m = \frac{400\ mV}{80\ mV^2} = 5V^{-1} \quad (3.16)$$

- Filtre de boucle :

On pose C = C_1 du filtre RC des figures (III.5) et (III.6).

$$v_f = v_{fi\ eth} = \frac{v_d}{1 + RCP} = \frac{v_d}{1 + 1.6\,.10^{-6}P} \quad (3.17)$$

- VCO :

La sensibilité du VCO étant calculée dans l'équation (2.49), il vient avec $\omega_0 = 98MHz\,, v_0 = 2.5V$; et de façon plus précise qu'en équation (3.8) :

$$\omega_{VCO}\text{-}\omega_0 = k_0(v_f\text{-}v_0) \implies \Delta\omega_{VCO} = 11.9\,.10^6\Delta v_f \quad (3.18)$$

Qui représente une variation linéaire de $\Delta\omega_{VCO}$ causée par Δv_f, autour donc du point de repos du VCO (98 MHz , 2.5 V).

Le bloc fonctionnel de la PLL est donné en figure (III.8). Il dérive des équations déjà établies (3.7), (3.10), (3.11), (3.12), (3.17) et (3.18).

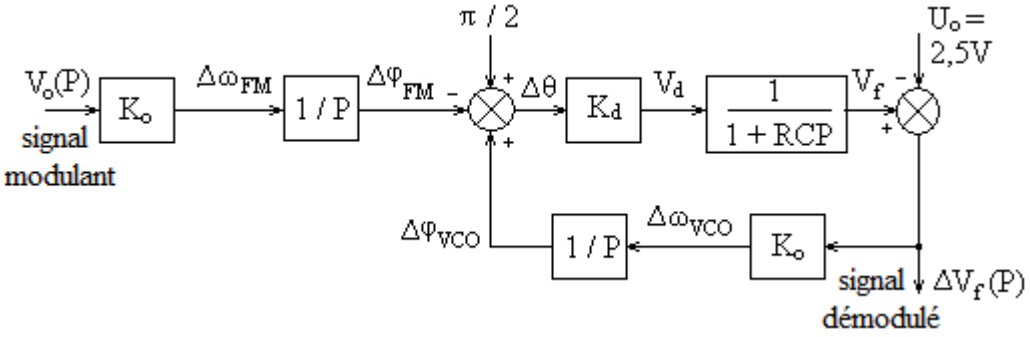


Figure III.8 : Schéma-bloc fonctionnel de la PLL de la figure (III.6)

En négligeant les constantes π/2 et U_0 dans la figure (III.8), celle-ci se simplifie, figure (III.9).

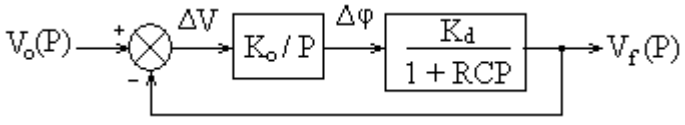


Figure III.9 : Schéma-bloc à retour unitaire de la PLL

La fonction de transfert de la PLL en boucle ouverte devient :

$$H_{BO}(P) = \frac{v_f(P)}{\Delta v(P)} = \frac{k_0 k_d}{P(1+RCP)} = \frac{k_0 k_d/RC}{P(P+1/RC)} = \frac{2975.10^9(\frac{rd}{s})^2}{P^2(P+625.10^3)} \quad (3.19)$$

La fonction de transfert de la PLL en boucle fermée, est :

$$H_{BF}(P) = \frac{v_f(P)}{v_0(P)} = \frac{k_0 k_d/P(1+RCP)}{1+k_0 k_d/P(1+RCP)} = \frac{k_0 k_d/RC}{P^2+\frac{P}{RC}+\frac{k_0 k_d}{RC}} = \frac{2975.10^9\left(\frac{rd}{s}\right)^2}{P^2+625.10^3 P+2975.10^9} \quad (3.20)$$

Le dénominateur de $H_{BO}(P)$ est l'équation caractéristique, qui caractérise la stabilité de la PLL. En dehors de la fréquence nulle, la PLL se trouve stable pour toute fréquence de travail ω.

Les tracées de Bode à l'aide de Matlab de la fonction $H_{BF}(P)$, sont en figure (III.10). Les diagrammes de Bode montrent une stabilité inconditionnelle de la PLL. La fréquence de coupure à −3dB de la PLL en boucle fermée, est mesurée entre deux points portés sur chaque diagramme de Bode, figure (III.10).

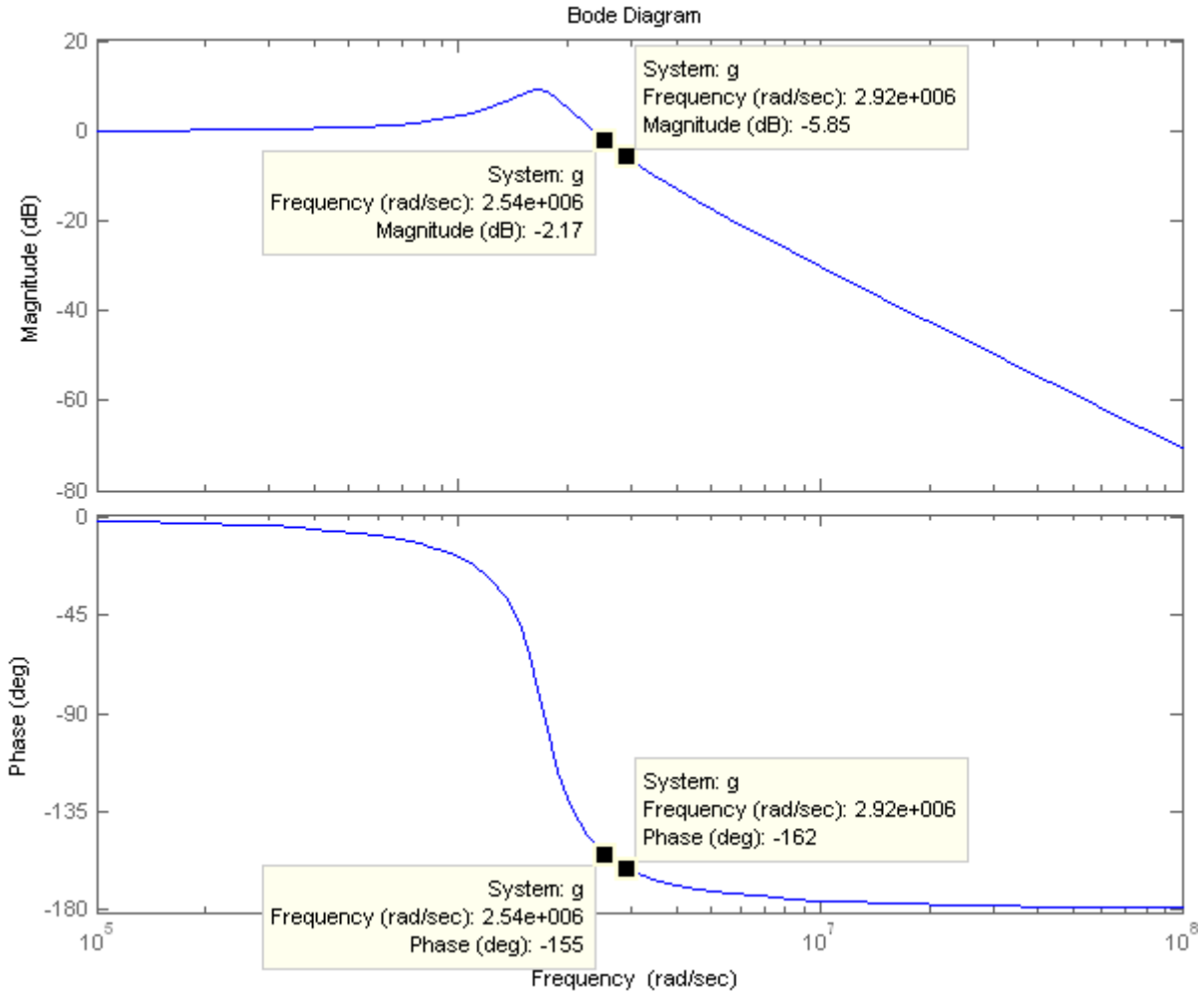


Figure III.10 : Diagrammes de Bode de la fonction de transfert en boucle fermée de la PLL

Elle lui correspond approximativement, la valeur $2.6 . 10^{6} rd/s$ ou 414kHz et un déphasage de −157°.

Le signal BF d'essai à démoduler (128kHz) se trouve bien dans la bande passante de la PLL.

III.6 Démodulation FM homodyne par PLL :

La PLL de la figure (III.6), schématisée en figure (III.7), est soumise à une onde FM d'entrée d'amplitude 1V, de fréquence 98MHz, et d'indice de modulation $\delta = 0.586$. Le régime transitoire des signaux de la PLL est présenté en figure (III.11), où le temps de simulation est 200µs par pas de 0.1ns.

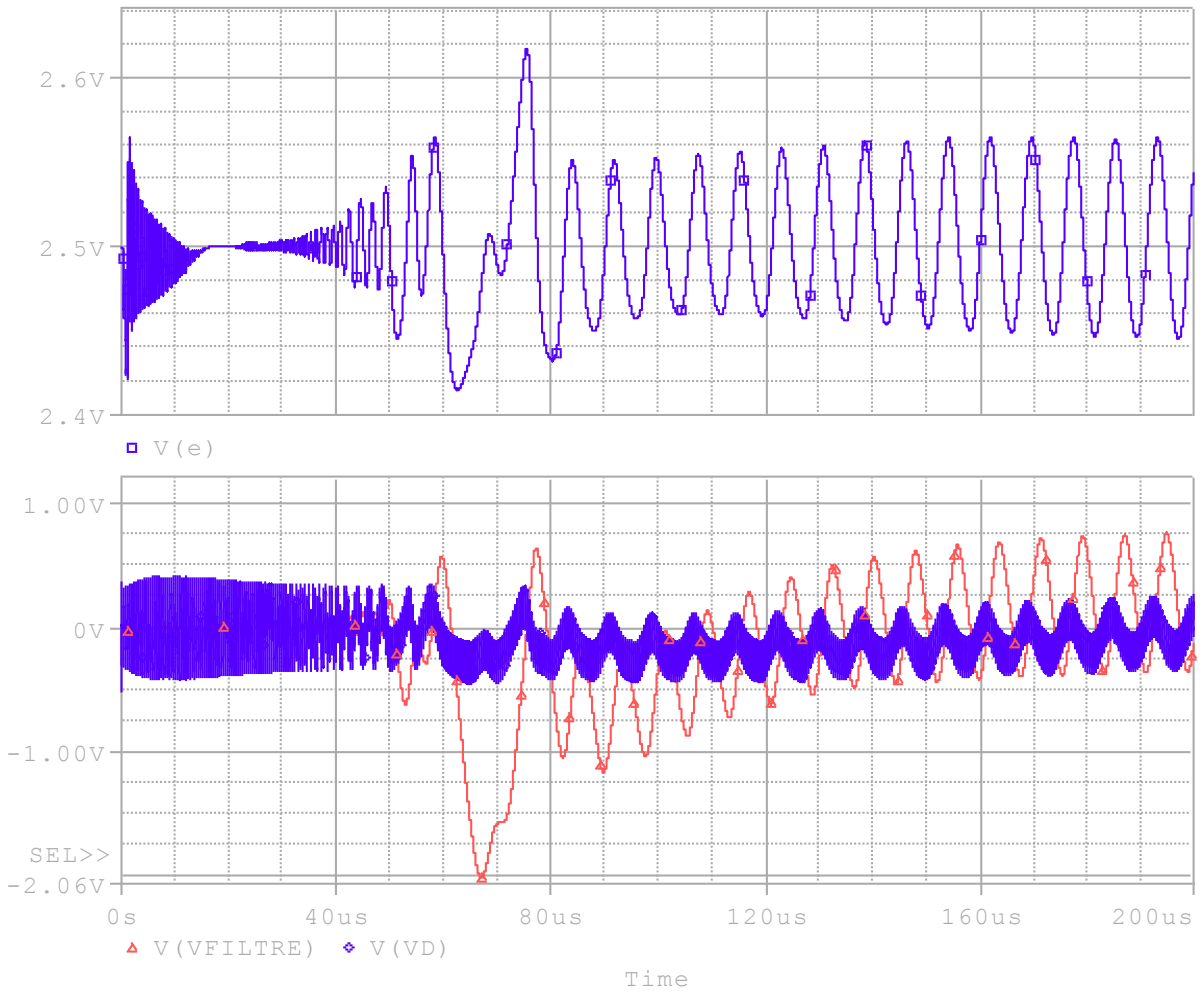


Figure III.11 : Régime transitoire de la nouvelle PLL en boucle fermée

Le signal filtré est amplifié d'utilisation V(Filtre), se trouve superposé au signal de sortie du détecteur de phase. Tandis que le second signal filtré qui sert à piloter le VCO, est mesuré à l'émetteur du transistor d'interface. Le temps de réponse de la PLL est estimé à 80µs.

Le régime établi des mêmes signaux de la figure (III.11), est montré en figure (III.12). Le temps de réponse basé sur la sortie V(Filtre), s'allonge encore au double du temps estimé, soit 160µs.

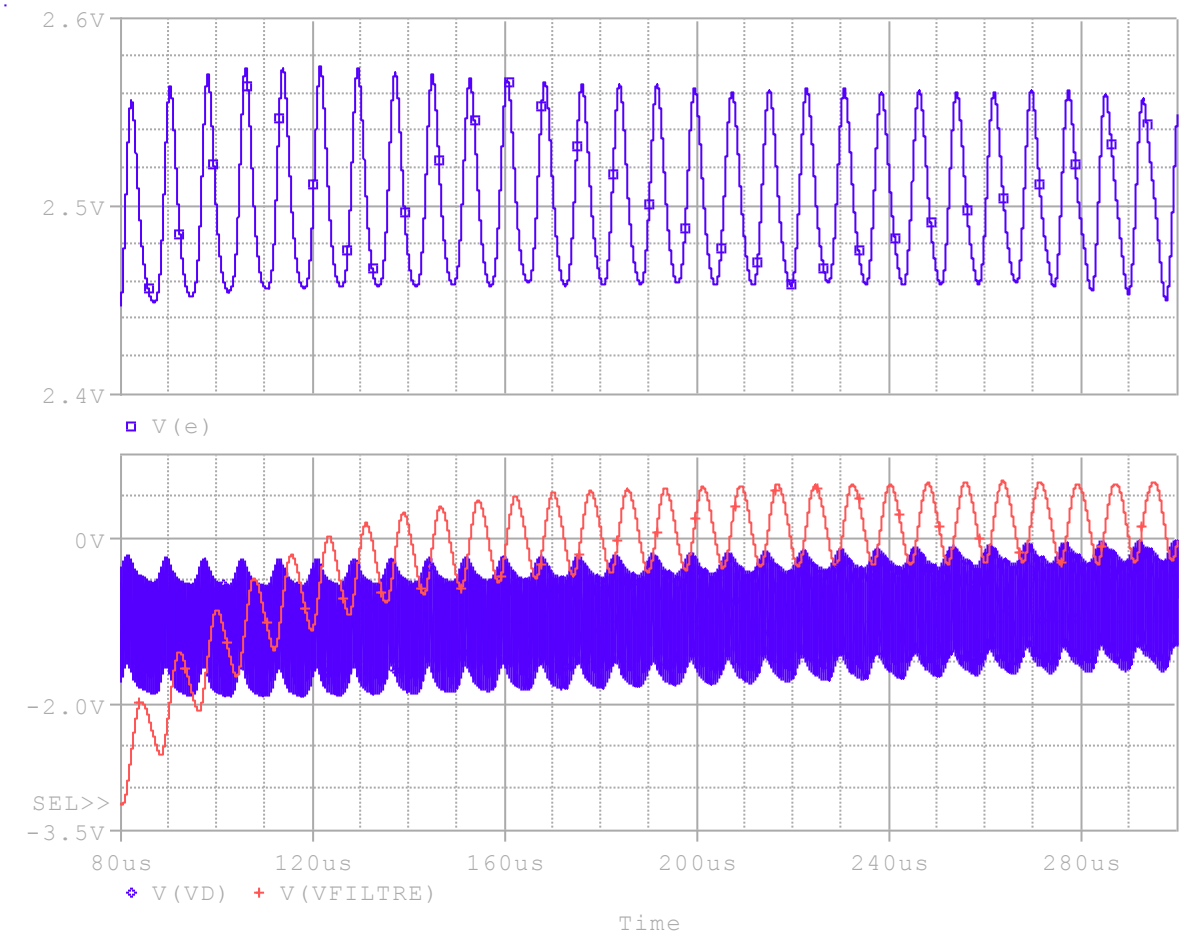


Figure III.12 : Régime établi de la nouvelle PLL en boucle fermée

Dans les deux régimes de fonctionnement de la PLL, figures (III.11) et (III.12), le signal V(e) issu de l'étage interface-VCO, varie autour de la tension de consigne 2.5V qui fixe la fréquence de repos 98MHz du VCO. Cette tension continue de consigne est régulée par la PLL puisqu'elle rentre dans sa bande passante, figure (III.10), ce qui constitue le circuit de contrôle automatique de fréquence, CAF (AFC en anglais).

L'analyse dans le domaine fréquentiel des signaux d'entrée V_{FM} et V_{VCO} au détecteur de phase, montre les trois raies spectrales attendues pour une modulation à bande étroite.

La raie principale à 98MHz de la fréquence porteuse et celle de repos du VCO, est entourée de deux raies latérales à 98MHz ± 128kHz, figure (III.13).

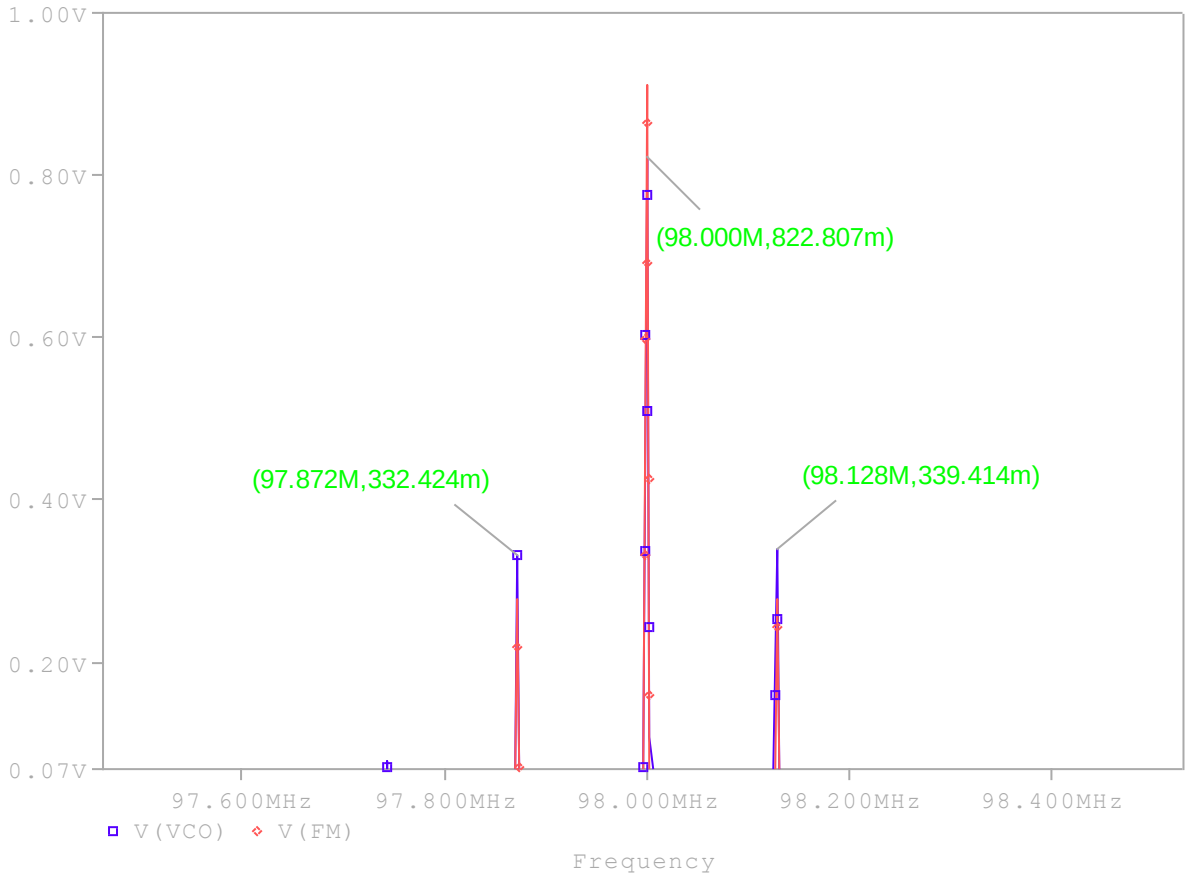


Figure III.13 : Spectres d'entrée FM et d'entrée VCO au détecteur de phase

III.7 Propriétés de la PLL réalisée :

Les propriétés ou caractéristiques de la PLL conçue en figure (III.6), sont déduites à partir de sa fonction de transfert en boucle fermée $H_{BF}(P)$ établie en équation (III.18).

L'équation de $H_{BF}(P)$ s'écrit sous la forme normalisée :

$$H_{BF}(P) = \frac{k_0 k_d / RC}{P^2 + \frac{P}{RC} + \frac{k_0 k_d}{RC}} = \frac{{\omega_n}^2}{P^2 + 2\varepsilon\omega_n P + {\omega_n}^2} \qquad (3.21)$$

Avec :

- Fréquence naturelle de la PLL :

$$\omega_n = \sqrt{\frac{k_0 k_d}{RC}} = 1725.10^3 \frac{rd}{s} \qquad (3.22)$$

- Facteur d'amortissement :

$$\varepsilon = \frac{1}{2\sqrt{RCk_0 k_d}} = 0.18 \qquad (3.23)$$

On rappelle que la fréquence naturelle est la fréquence pour laquelle, le pic de diagramme d'amplitude de la figure (II.10) correspond.

En régime établi où $P \longrightarrow 0$, on a bien :

$$H_{BF}(0) = 1 \Longrightarrow v_f(0) = v_0(0) \tag{3.24}$$

C'est à dire que $v_f(t) = v_0(t)$, le signal démodulé est lui-même le signal modulant d'information à détecter.

III.8 Optimisation de la PLL :

On montre que pour un système du 2ème ordre, le meilleur compromis entre une courbe de réponse fréquentielle la plus plate possible et une réponse du système la plus rapide possible, est obtenue pour un facteur $\varepsilon = \frac{1}{\sqrt{2}} = 0.707$.

Le temps de réponse de la PLL devient alors :

$$tr_{min} = \frac{3}{\omega_n} \tag{3.25}$$

La pulsation propre de la PLL doit être choisie égale à la borne supérieure de la bande de base transmise. Soit pour un signal monophonique Hi-Fi échantillonné pour fin de numérisation :

$$\omega_n = 2\pi fe_{max} = 2\pi.48\ \text{KHz} \approx 302.10^3 \frac{rd}{s} \tag{3.26}$$

Avec $tr_{min} \approx 10us$ (celle menée en figure (III.11), 80µs).

Ainsi on a :

$$\omega_n{}^2 = \frac{k_0 k_d}{RC} = 91.10^9 \left(\frac{rd}{s}\right)^2 \tag{3.27}$$

$$4\varepsilon^2 = \frac{1}{RCk_0k_d} = 2 \tag{3.28}$$

Ce qui donne :

$$RC = \frac{1}{\sqrt{2.91.10^9}} = 2.34\ \text{us et}\ k_0k_d = \frac{1}{2RC} = 213.10^3 s^{-1} \tag{3.29}$$

Pour $R = 100\ \Omega$ gardée, on a $C = 23.5\ \text{nF} \approx 24\ \text{nF}$.

Comme de (2.57) $k_0 = 11.9.\ 10^6 \frac{rd}{Vs} \longrightarrow k_d = 17.9 mV/rd$.

A partir de (3.13) et (3.14), le produit des deux constantes, k_m du multiplieur et k du détecteur de phase, devient : $k.k_m = 200\Omega$. Pour $k = 110(V.\Omega)$ trouvé par tâtonnement fixant l'indice voulue de modulation, on obtient $k_m = 1.8V^{-1}$.

Ces réglages d'optimisation de la PLL sont reportés dans le circuit de la figure (III.6).

III.8.1 Perturbation fréquentielle éventuelle de la PLL :

On suppose que la fréquence ω_{VCO} issue du VCO est soumise à une perturbation $\delta\omega_{VCO}$. Par rapport au point de repos du VCO ($\omega_0 = 2\pi.98MHz$; $u_0 = 2.5V$), on a :

$$\omega_{VCO} = k_0 v_f \text{ avec } \varphi_{VCO} = \frac{\omega_{VCO}}{P} \qquad (3.30)$$

La perturbation fréquentielle du VCO s'ajoute donc à la fréquence ω_{VCO} dans la figure (III.8), ce qui modifie cette dernière selon la figure (III.14).

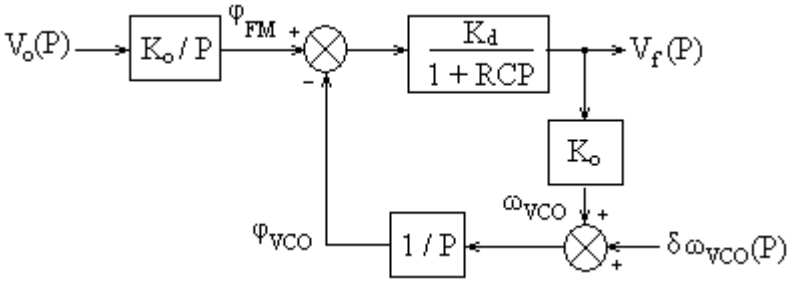


Figure III.14 : Schéma-bloc de la PLL avec perturbation fréquentielle

En considérant l'entrée perturbation avec entrée principale nulle, $v_0(P) = 0$, la PLL agit en mode de régulation dont le schéma-bloc devient comme en figure (III.15).

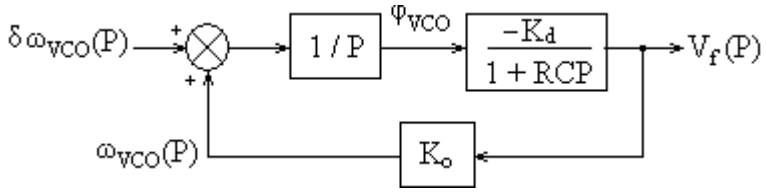


Figure III.15 : Schéma-bloc de régulation de la PLL perturbée

Le signe moins attaché à la chaîne principale de la figure (III.15), provient du fait que :

$$v_0(P) = 0 \longrightarrow \varphi_{FM} = 0 \longrightarrow \varphi_{FM}\text{-}\varphi_{VCO} = \text{-}\varphi_{VCO} \qquad (3.31)$$

La fonction de transfert de la PLL sous régulation, figure (III.15), est :

$$\frac{V_f(P)}{\delta\omega_{VCO}} = \frac{-k_d/P(1 + RCP)}{1 - k_0.-k_d/P(1 + RCP)} = \frac{-k_d}{k_0 k_d + P(1 + RCP)} \qquad (3.32)$$

Ainsi pour un échelon de fréquence perturbateur d'amplitude Ω, la variation causée sur la sortie $v_f(P)$ est :

$$V_f(P) = \frac{\Omega}{P}.\frac{\text{-}k_d}{k_0 k_d + P(1+RCP)} \longrightarrow V_f(t \longrightarrow \infty) = \lim_{P\to 0} P\, V_f(P) = \text{-}\frac{\Omega}{k_0} \qquad (3.33)$$

Il y'a donc une erreur statique sur $V_f(t)$.

III.8.2 Correction de la PLL :

Afin de supprimer l'influence d'une perturbation fréquentielle sur la PLL, un correcteur de type PI doit être introduit dans le système qui est en mesure d'éliminer l'erreur statique sur $v_f(t)$, figure (III.16).

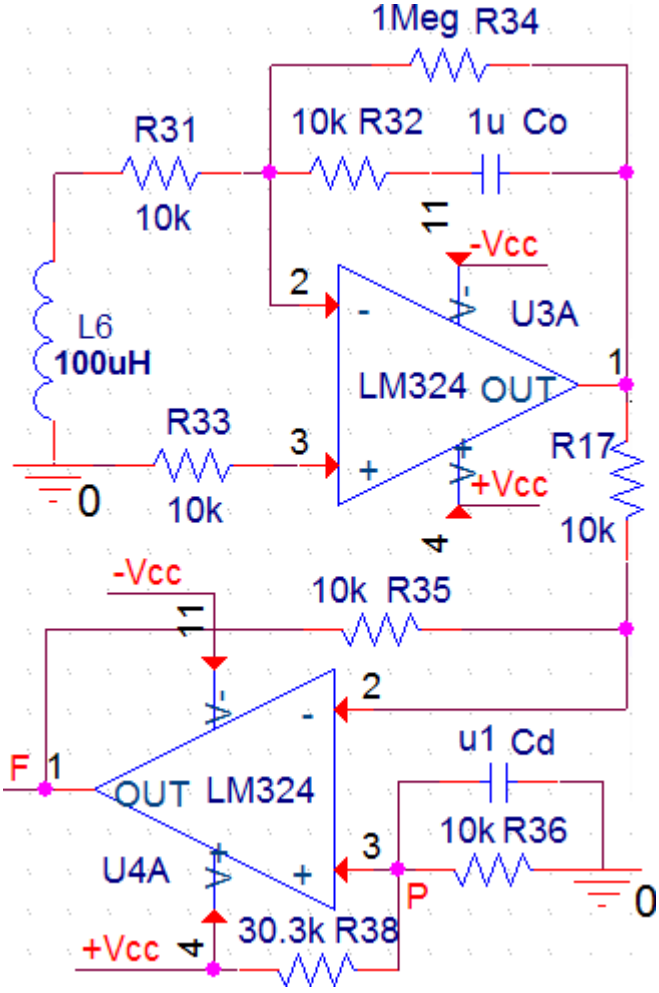


Figure III.16 : Correcteur PI suivi de l'étage interface VCO

La résistance R_{34} sert à laisser passer le courant de polarisation en provenance de la sortie, et destiné à l'entrée inverseuse de l'amplificateur opérationnel. Elle est choisie grande et par conséquent, est négligée dans les calculs. La fonction de transfert du correcteur PI, donnée pour $R_0 = R_{31} = R_{32}$ et $C_2 = C_0$ de la figure (III.16), suivi d'un amplificateur inverseur qui compense le signe négatif du correcteur :

$$\frac{S}{E} = 1 + \frac{1}{R_0 C_0 P} = \frac{1 + R_0 C_0 P}{R_0 C_0 P} \qquad (3.34)$$

Le correcteur est inséré après la sortie du filtre, c'est-à-dire dans la chaîne de retour de la PLL. Le schéma-bloc de la PLL, figure (III.17), est inspiré de celui de la figure (III.9).

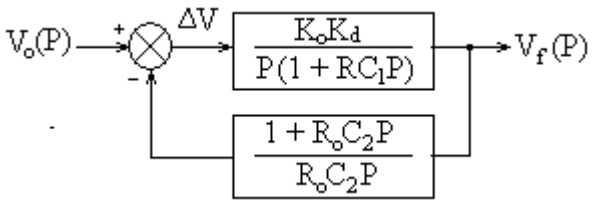


Figure III.17 : Schéma-bloc d'asservissement de la PLL munie du correcteur PI

Comme dans l'expression (3.19), l'équation caractéristique de la PLL en boucle ouverte renseigne ici sur une stabilité conditionnelle de la PLL.

La fonction de transfert de la PLL asservie en boucle fermée, devient :

$$\frac{V_f(P)}{V_0(P)} = \frac{R_0C_2P}{\frac{R_0C_2P^2}{k_0k_d}(1+RC_1P)+(1+R_0C_2P)} \tag{3.35}$$

La constante d'intégration R_0C_2 introduit une fréquence de coupure basse ne permettant pas au système de transmettre des tensions basses fréquences. On choisit alors :

$$\frac{1}{2\pi R_0C_2} = f_{e\,min} = 15\text{Hz} \tag{3.36}$$

Pour que la bande passante de la PLL commence aux fréquences :

$$\omega > \frac{1}{R_0C_2} \text{ ou } R_0C_2P > 1 \tag{3.37}$$

Avec les valeurs trouvées précédemment : $k_0k_d = 213.10^3 s^{-1}$, $RC_1 = 2.34\mu s$, et $R_0C_2 \approx 10ms$, les diagrammes de Bode de l'équation (3.36) sont tracés dans la figure (III.18).

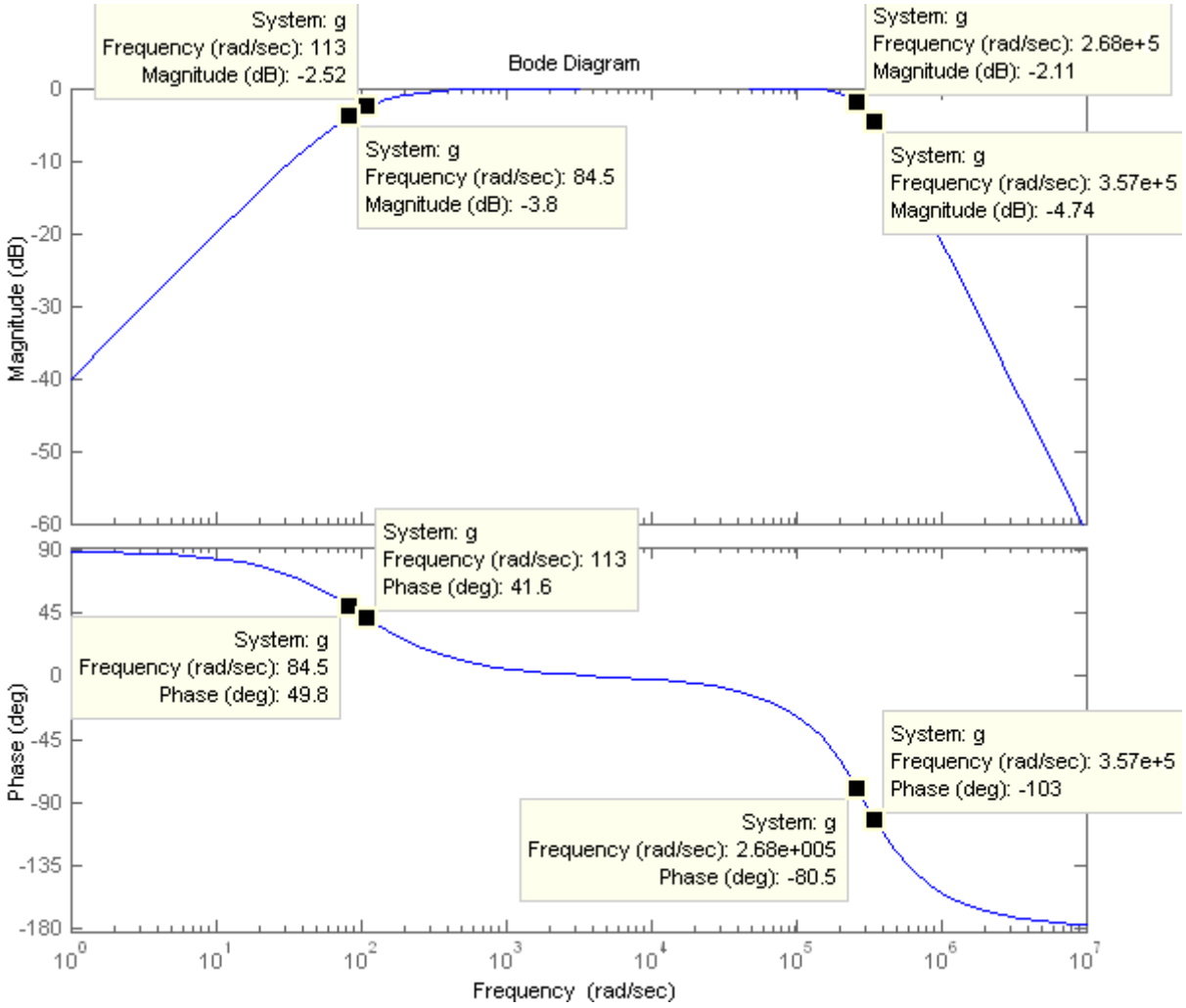


Figure III.18 : Diagrammes de Bode de la PLL corrigée

La fréquence de coupure basse à −3dB est à environ 100rd/s (16 Hz) avec un déphasage de 46°. La fréquence de coupure haute à −3dB est à environ 3.10^5rd/s (48 kHz) avec un déphasage apporté à 90°. Les diagrammes de Bode montrent une stabilité de la PLL. Le système est très stable avec une marge d'amplitude 60 dB et marge de phase de 180°.

III.8.3 Propriétés du filtre-correcteur conçu :

La prise en compte de perturbation fréquentielle éventuelle de la PLL, modifie son schéma-bloc selon la figure (III.19(a)), inspirée de celui de la figure (III.14).

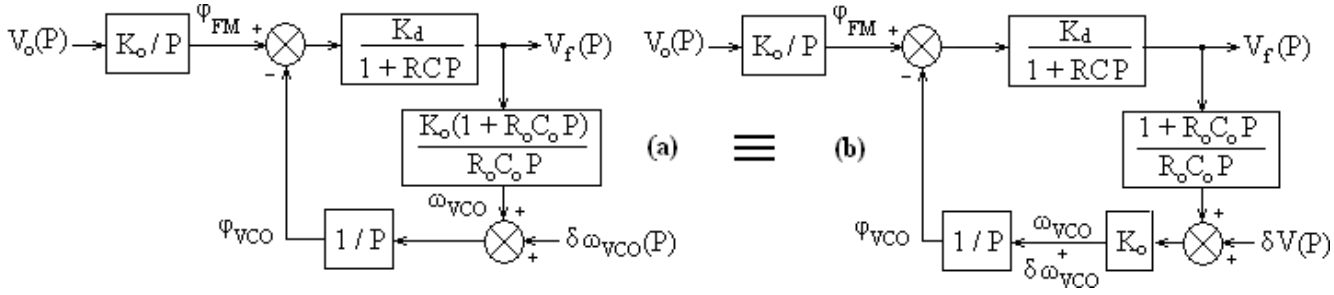


Figure III.19 : Schéma-bloc de PLL corrigée sous (a) Perturbation fréquentielle, (b) Perturbation de tension

Pour une entrée de perturbation fréquentielle avec entrée principale nulle, $v_0(P) = 0$, la PLL régulée devient selon le schéma de la figure (III.20).

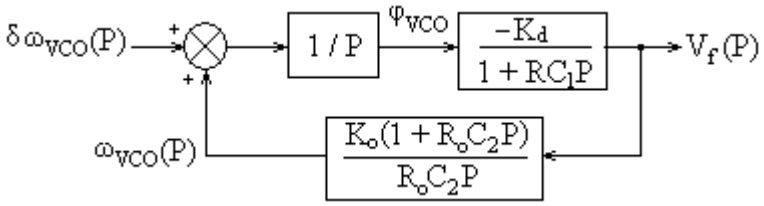


Figure III.20 : Schéma-bloc de régulation de la PLL munie du correcteur PI

La fonction de transfert du système de la figure (III.20), est :

$$\frac{v_f(P)}{\delta\omega_{VCO}(P)} = \frac{-R_0C_2P}{k_0(1+R_0C_2P) + \frac{R_0C_2}{k_d}P^2(1+R_0C_2P)} \qquad (3.38)$$

Pour une perturbation en échelon de fréquence d'amplitude **Ω**, la variation de la sortie filtrée $v_f(t)$ en régime stationnaire vaut :

$$V_f(t \to \infty) = \lim_{P\to 0} PV_f(P) = 0 \qquad (3.39)$$

Ainsi, la perturbation n'a plus d'effet sur la sortie, et on a $V_f(t) = V_0(t)$ même en cas de présence de perturbation. La figure (III.21) donne une vue complète du circuit PLL-VHF munie de son correcteur PI.

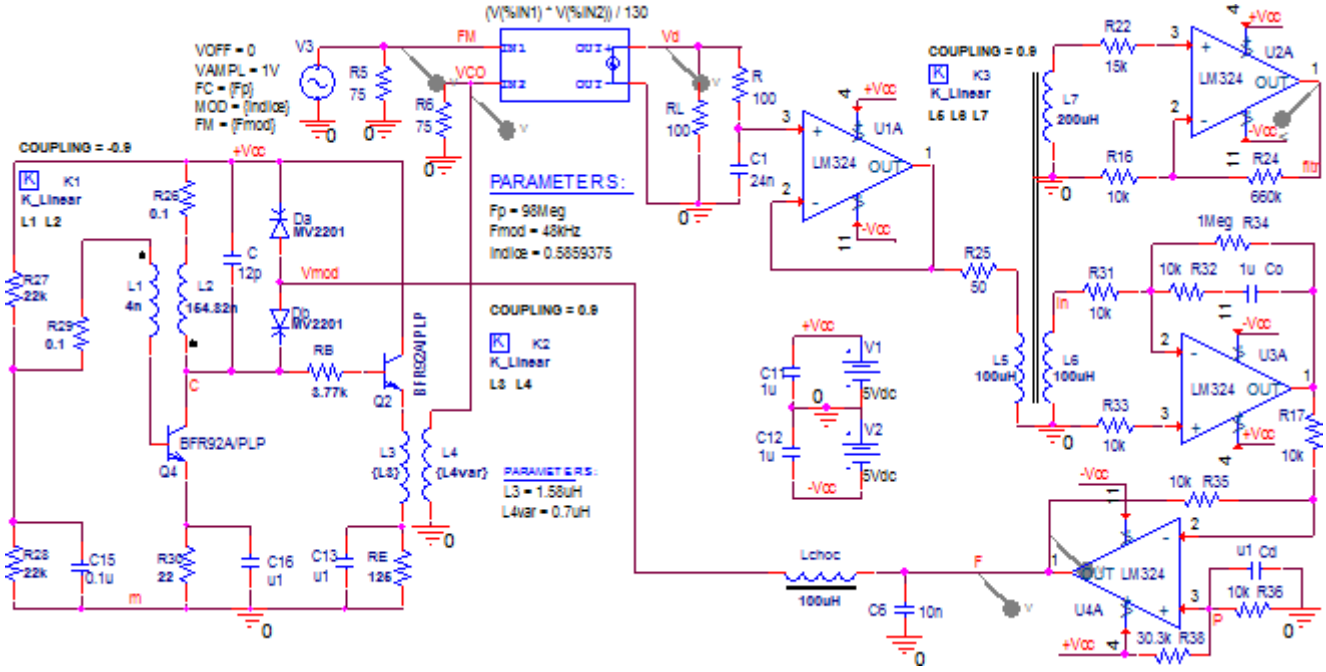


Figure III.21 : PLL-VHF avec correcteur PI et nouvel interface-VCO

L'amplificateur inverseur qui fait suite au correcteur, agit comme interface avec le VCO à la place de l'étage transistor précédent, figure (III.6).

Il doit donc fournir la bonne polarisation des diodes Varicap en plus du signal filtré, au VCO. Pour cela, un pont diviseur disposé à l'entrée non inverseuse de l'amplificateur opérationnel assure une tension continue $e_+ = \frac{VCC}{4}$. L'autre entrée lui arrive une tension combinée, en provenance de correcteur V_C et la sortie V_S de l'amplificateur opérationnel lui-même :

$$e_+ = e_- \rightarrow \frac{VCC}{4} = \frac{V_S+V_C}{2} \rightarrow V_S = 2.5V\text{-}V_C \qquad (3.40)$$

Le signe moins de cette dernière équation assure l'inversion de phase de V_C autour de la polarisation 2.5V. Cette tension continue de consigne qui fixe la tension de repos du VCO à 98 MHz, ne devient plus régulée par la PLL corrigée à réponse d'un passe-bande, figure (III.18). Le CAF n'est donc plus opérationnel.

La self d'arrêt L_{choc}=100µH lui est associée une capacité C_6 =10nF, afin de construire un filtre passe-bas du second ordre bloquant la tension VHF venant du VCO tout en laissant la tension V_S (3.24) passer dans l'autre sens. La fréquence de coupure est fixée assez basse, à environ 160kHz.

Pour le même indice de modulation assurant une bande étroite, le signal modulant est fixé à la borne supérieure de la bande de base, soit 48kHz avec porteuse 98MHz. Ainsi, une faible distorsion du signal démodulé est ciblée au détriment de l'excursion en fréquence standard :

$$\Delta F = \delta F = 0.586 \times 48KHz = 28KHz \qquad (3.41)$$

La figure (III.22) visualise le régime transitoire obtenu, et qui s'étend jusqu'à 150µs. Au-delà, commence le régime établi montrant le signal démodulé mesuré approximativement à 47kHz durant un temps de simulation relativement court.

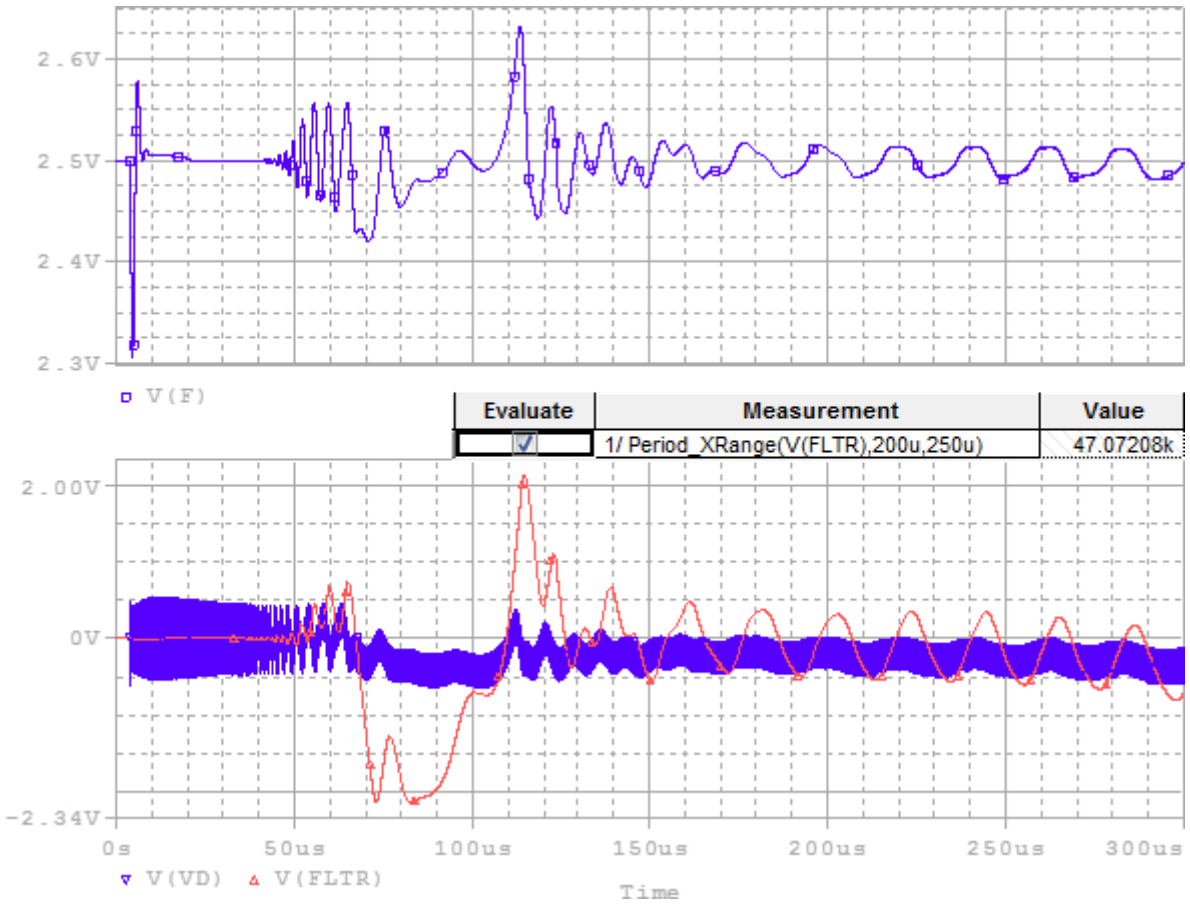


Figure III.22 : Régime transitoire de la PLL optimisée

Le régime permanent est repris dans la figure (III.23), dont le spectre en fréquence du signal VCO est donné en figure (III.24), superposé à celui issu du signal reçu modulé en FM.

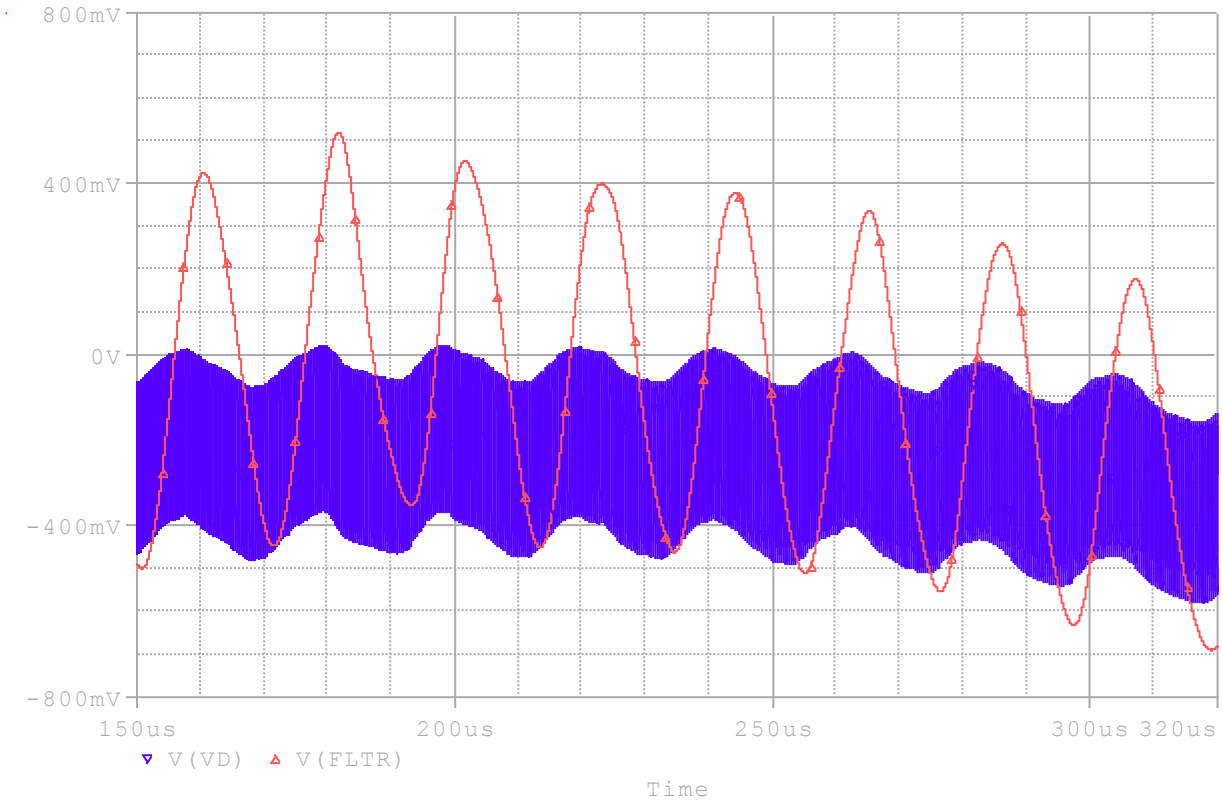


Figure III.23 : Régime stationnaire de la PLL optimisée

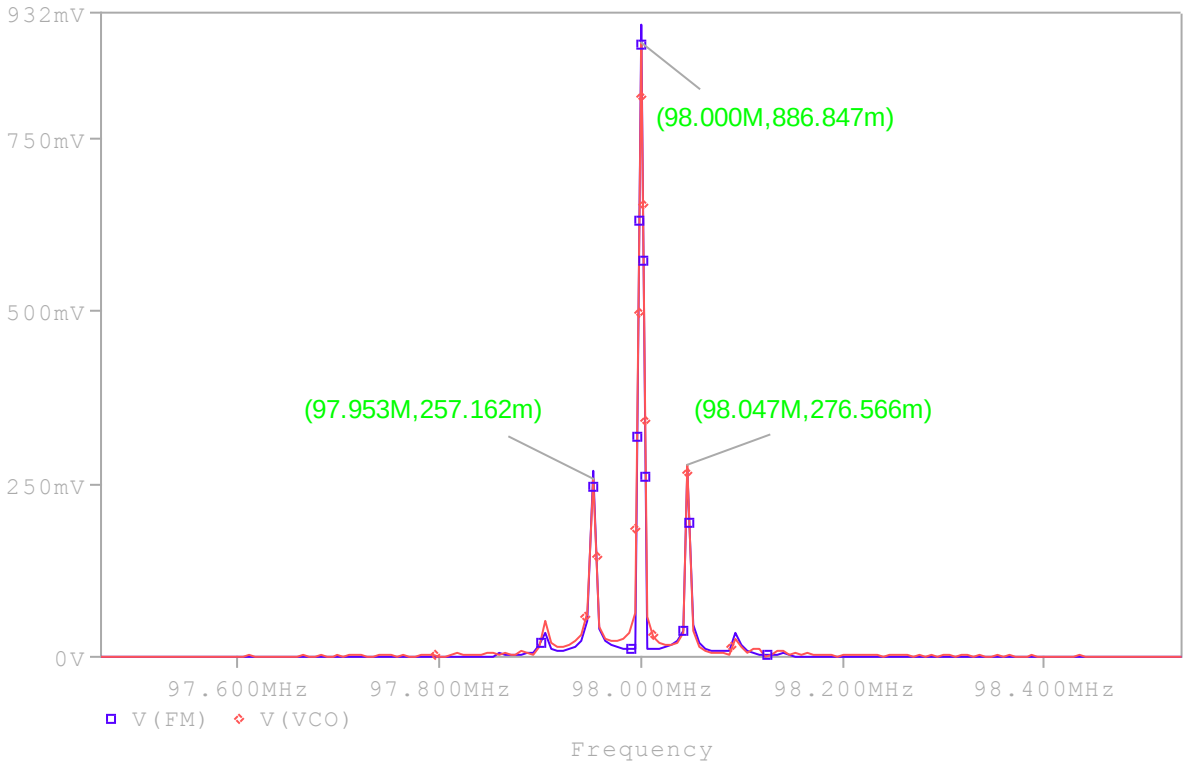


Figure III.24 : Spectres des signaux FM et VCO traités par la PLL optimisée

III.9 Retour au multiplieur AD834 :

Le Correcteur PI de la figure (III.21) est inséré dans la PLL munie du détecteur de phase à base du AD834, repris de nouveau en figure (III.25). Les optimisations de la PLL menées dans le paragraphe (2.8) ont été également considérées dans ce circuit. On espère qu'une fois optimisée et corrigée, la première PLL conçue avec le détecteur de phase AD834, arrivera à surmonter ses insuffisances et faire taire ses signaux parasites.

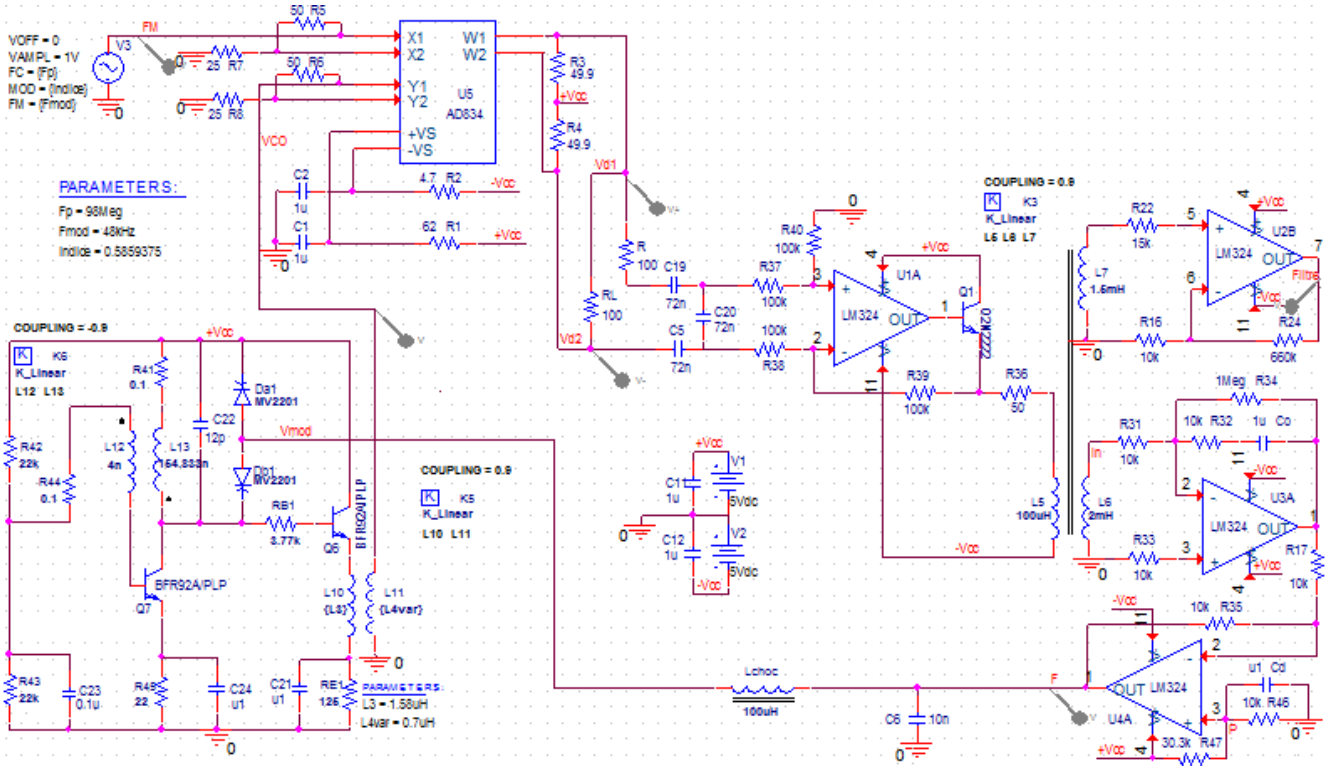


Figure III.25 : PLL-VHF avec correcteur PI munie de l'AD834

La figure (III.26) visualise le régime transitoire obtenu, et qui s'étend jusqu'à 200µs. Le temps de réponse est mesuré à 100µs. Au-delà, commence le régime établi montrant le signal démodulé mesuré approximativement à 48kHz durant un temps de simulation relativement court.

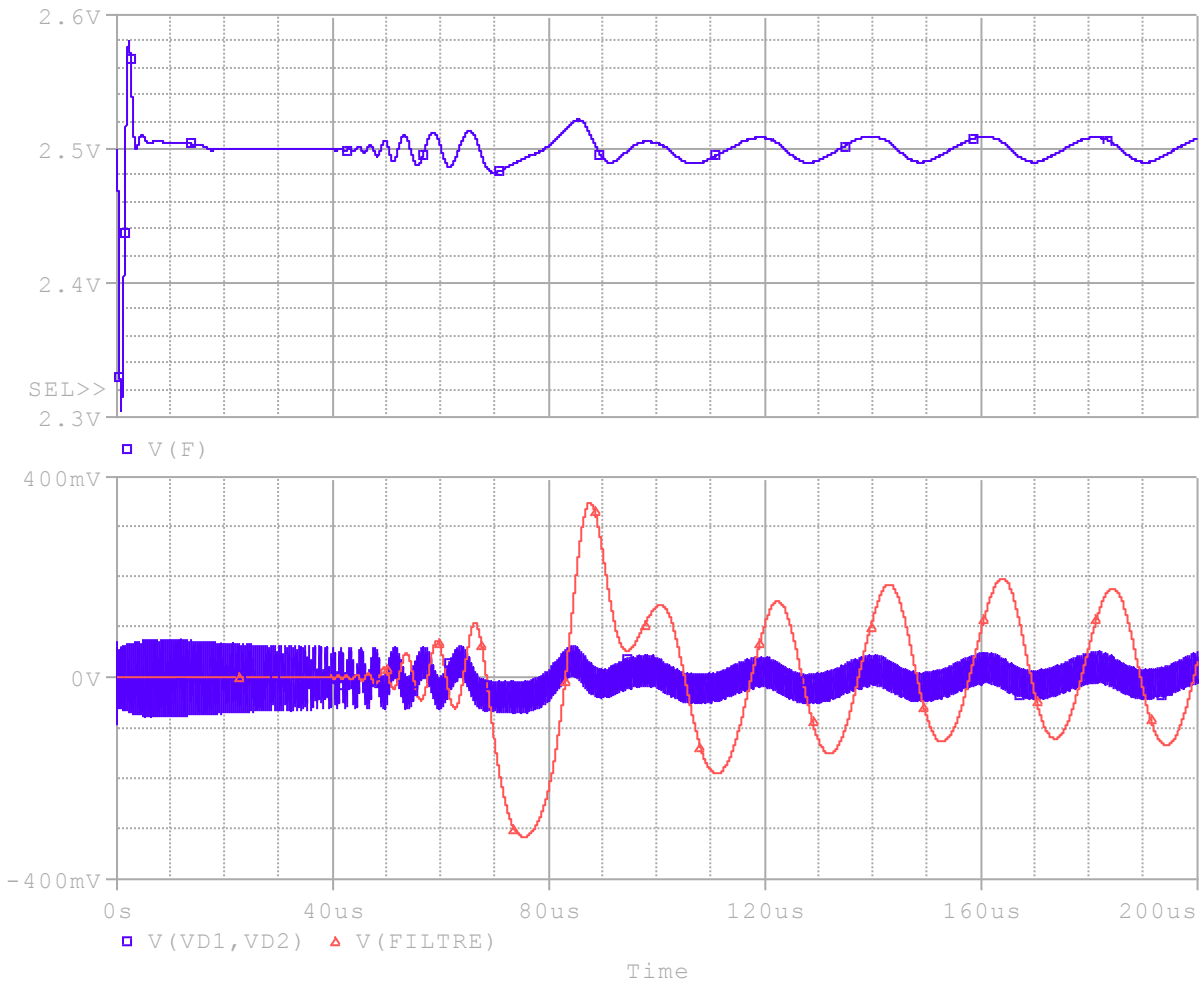


Figure III.26 : Régime transitoire de la PLL optimisée munie de l'AD834

Le régime permanent est repris dans la figure (III.27), dont le signal du comparateur de phase est superposé au signal démodulé. Le signal de l'interface avec le VCO, est également représenté dans cette figure.

Le spectre en fréquence superposé des signaux d'entrée au comparateur de phase, en terme des signaux FM et VCO, est donnée en figure (III.28). Les deux raies principales sont bien espacées de la raie porteuse, de ±48kHz de la raie porteuse culminante.

Ces résultats provenant du circuit de la figure (III.25) ainsi que ceux obtenus avec la PLL munie du composant ABM2I en guise de comparateur de phase dans la figure (III.21), montrent bien une démodulation homodyne à zéro FI du signal FM reçu. Le signal FM de départ situé en VHF est donc transposé directement en bande de base BF par les deux PLLs conçues, sans recours à une fréquence intermédiaire (FI standard = 10.7MHz).

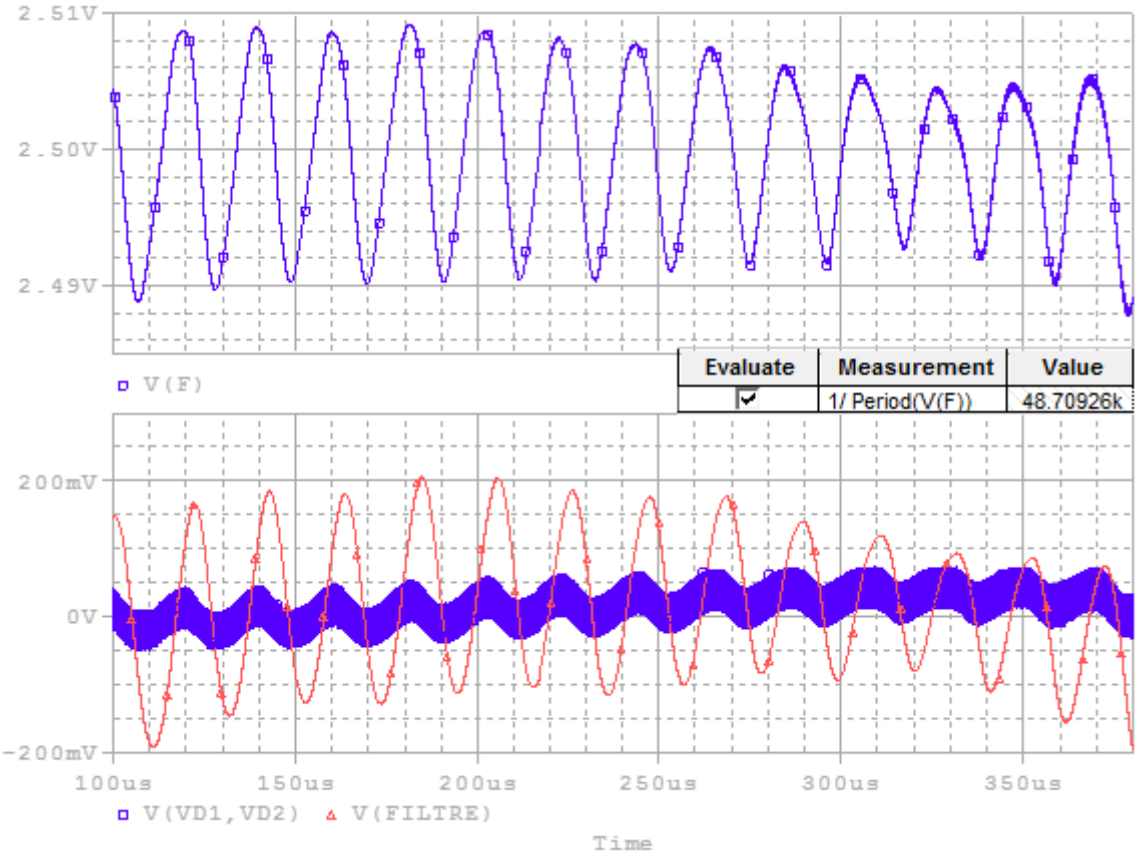


Figure III.27 : Régime stationnaire de la PLL optimisée munie de l'AD834

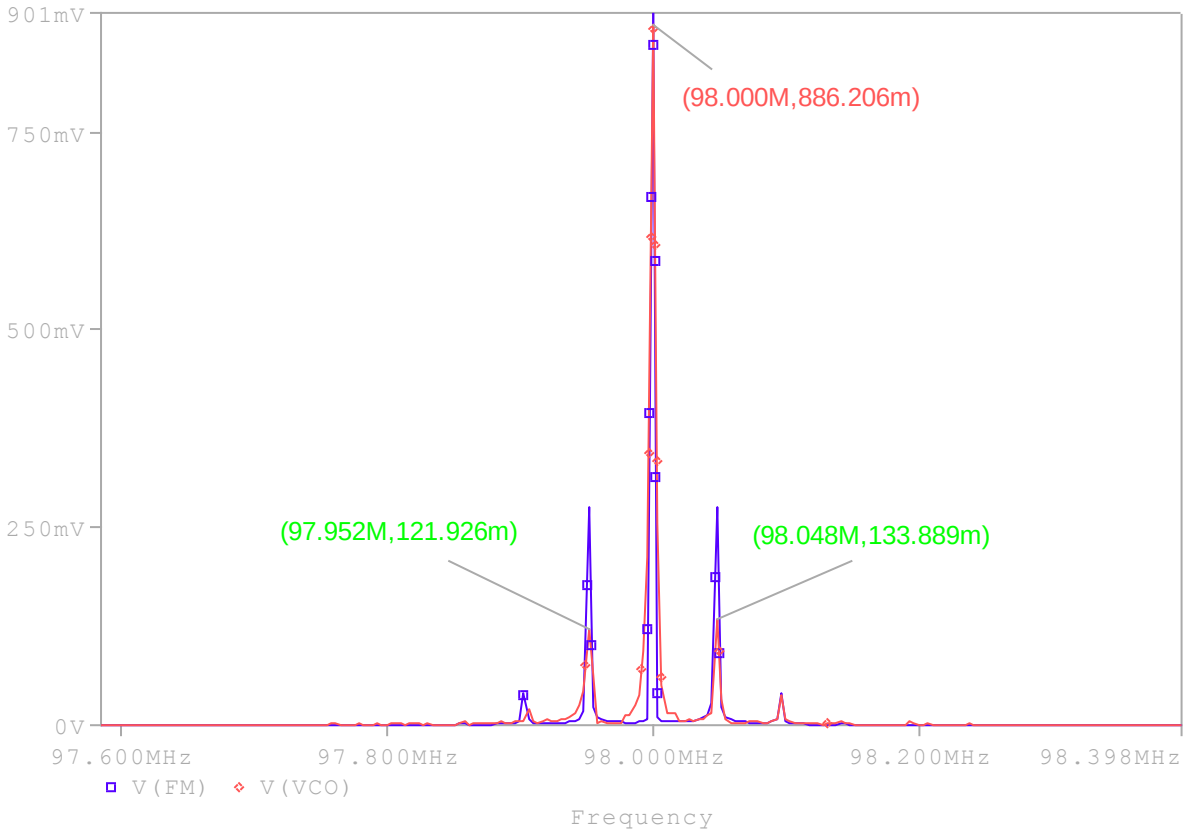


Figure III.28 : Spectres des signaux FM et VCO traités par la PLL optimisée munie de l'AD834

III.10 PLL en présence de perturbation fréquentielle :

Toute perturbation fréquentielle peut être ramenée à une perturbation de tension, appliquée à l'entrée du VCO, figure (III.19).

III.10.1 Effet d'une impulsion fréquentielle :

Afin de tester le comportement de la PLL de la figure (III.25) en présence d'un bruit fréquentiel, une source de bruit est ajoutée à la polarisation des diodes Varicap du VCO et qui est située au niveau de l'amplificateur d'interface avec le VCO, figure (III.29).

Avec deux échelons successifs en fréquence d'amplitude symétrique ±2MHz, une impulsion fréquentielle perturbatrice est formée entre les instants 200µs et 250µs du régime établi du VCO. Durant cette perturbation, la fréquence de repos du VCO passe de 98MHz à 100MHz suite à un saut de polarisation de ses diodes Varicap d'environ –0.75V. Par conséquent, les coordonnées du nouveau point de fonctionnement du VCO situé sur la caractéristique de la figure (II.13), deviennent 2.5V – 0.75V = 1.75V et ≈ 100MHz.

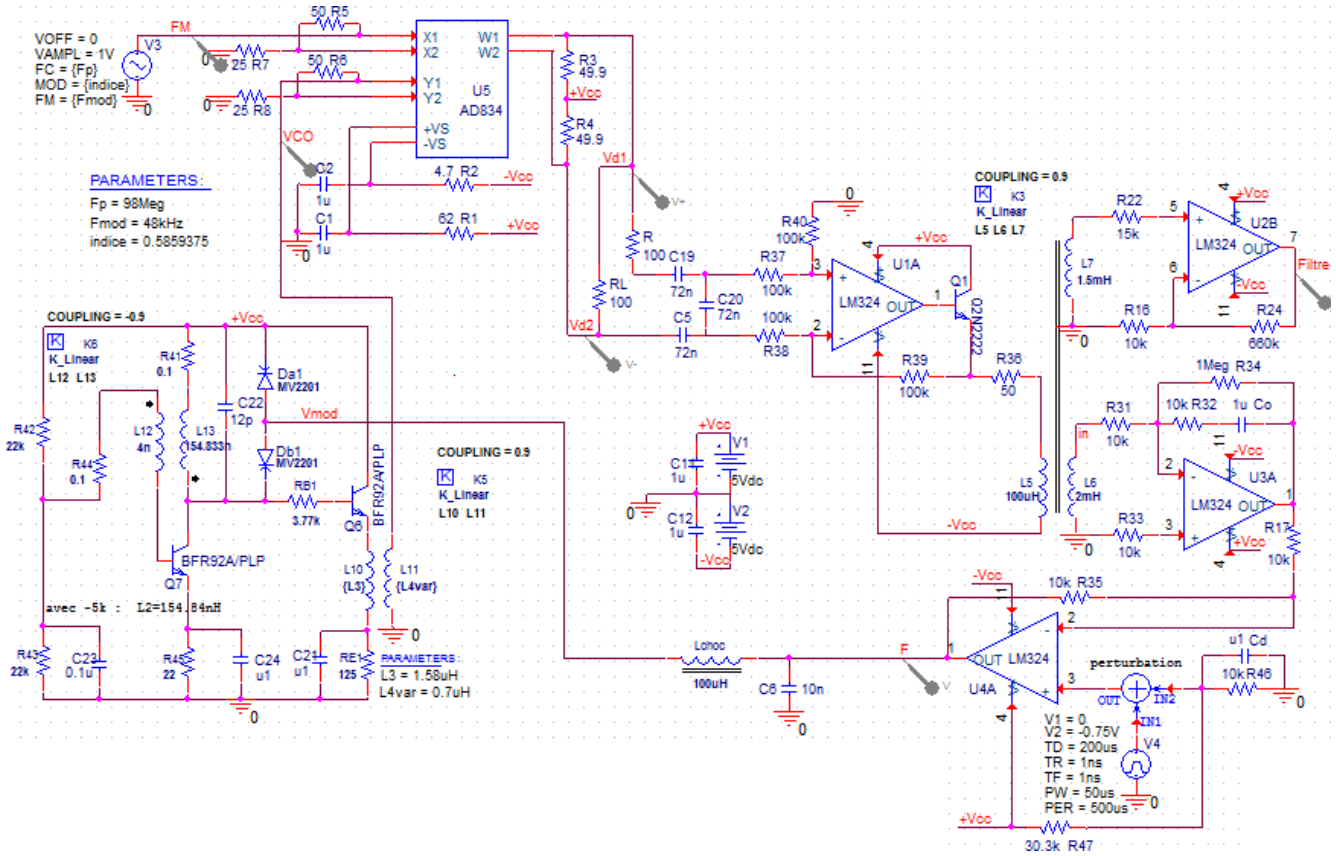


Figure III.29 : VCO de la PLL de la figure (III.25) soumis à une perturbation fréquentielle

La sortie V(F) de l'amplificateur opérationnel d'interface-VCO est reportée en figure (III.30), où l'on constate l'arrivée de l'impulsion perturbatrice durant le régime établi du VCO qui commence vers 150µs. Allant de 2.5V, le niveau V(F) baisse à 1V durant la perturbation et les variations d'amplitude aux sorties du détecteur de phase et du filtre s'arrêtent pendant deux cycles et demi de ce dernier, figure (III.30). Le signal démodulé à la sortie du filtre ainsi que celui du signal V(F), zoomé en figure (III.31), reprennent dès-que cesse la perturbation.

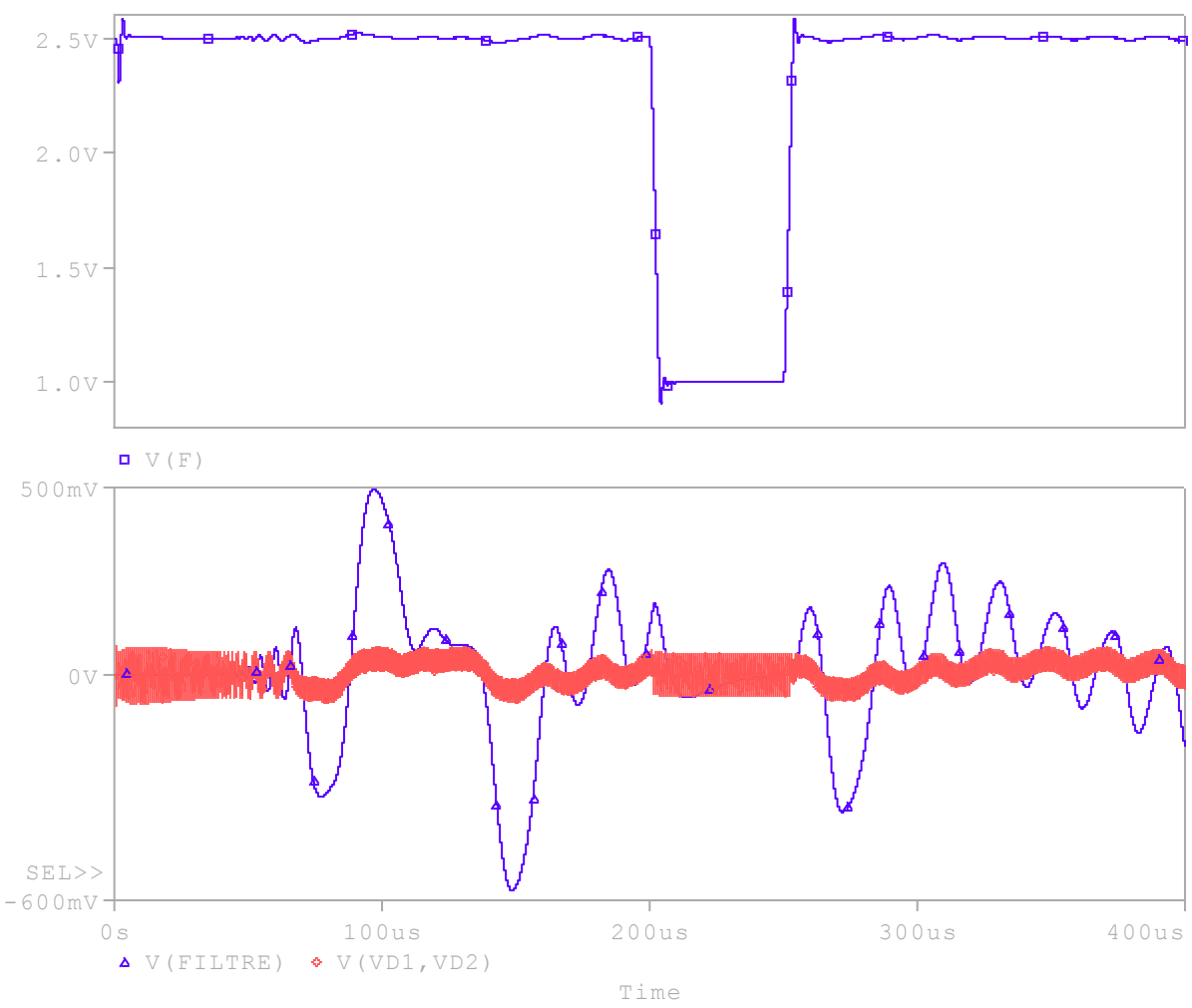


Figure III.30 : Sortie V(F) d'interface-VCO et sorties superposées du filtre et détecteur de phase

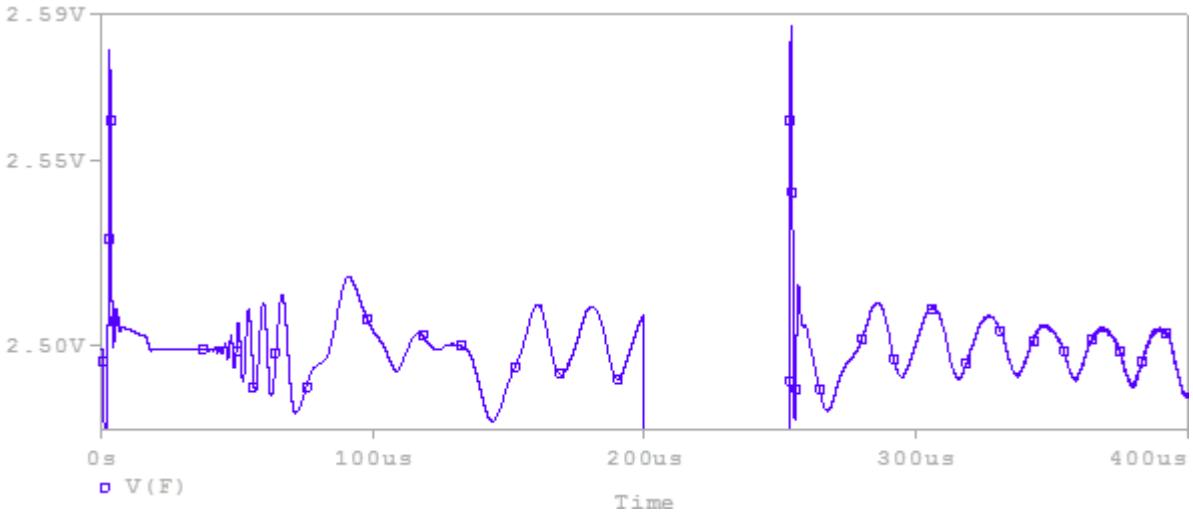


Figure III.31 : Sortie V(F) zoomée

De même, en examinant le signal VCO juste-avant et après disparition de la perturbation à l'instant 250µs, figure (III.32), on trouve que la fréquence du VCO dépasse un peu les 100MHz

(comme prévu sur la caractéristique de la figure (III.30)), pour revenir enfin à la bonne valeur de 98 MHz vers 400µs.

A la fin de la perturbation, la fréquence du signal VCO réclame donc un certain temps pour revenir à sa valeur de consigne de départ, paradoxalement au retour quasi-instantané du signal démodulé à la sortie du filtre.

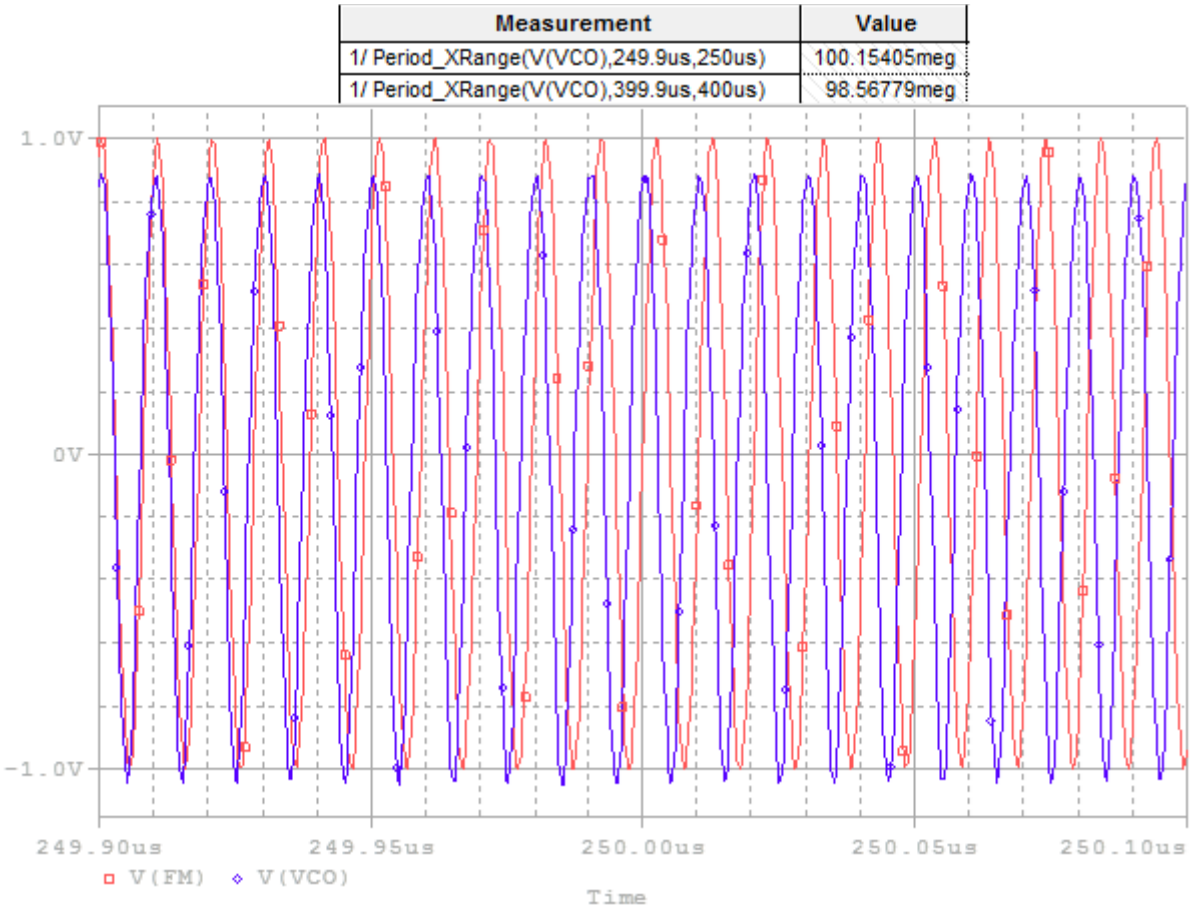


Figure III.32 : Signaux FM et VCO à la fin de la perturbation (autour de 250µs)

III.10.2 Effet d'un échelon fréquentiel :

L'implémentation d'un générateur permanent de bruit suit toujours le schéma-bloc de la figure (III.19(b)). Cette fois-ci, l'amplificateur différentiel après correcteur PI de la figure (III.25) est légèrement modifié, afin de le démunir de la tension continue de consigne (fixant la fréquence de repos du VCO) pour l'installer dans son aval et céder ainsi la place, à l'insertion exclusive de la source de bruit additif V_4 d'un milli-Volt d'amplitude et 100kHz de fréquence, figure (III.33).

Avec des résistances égales, R_{17} =R_{35} =R_{46} =R_{49} =100kΩ, le gain différentiel de l'ampli après correcteur PI reste unitaire, et sa tension de sortie change d'expression de (3.24) à (3.25) :

$$V_s = V_4 - V_c \qquad (3.42)$$

Cette sortie est acheminée via une résistance de liaison, vers un étage suiveur en compagnie d'une tension continue issue de l'alimentation positive à travers une deuxième résistance. Pour une tension continue quasi-nulle à la sortie de l'amplificateur différentiel (tension d'offset négligeable), la tension de consigne 2.5V est formée par le diviseur de tension que forment les deux résistances égales (ou presque égales, en considérant l'offset). En régime dynamique, ces deux résistances constituent avec l'amplificateur opérationnel monté en suiveur, un additionneur non inverseur qui assure la somme des tensions V_S (3.25) et de consigne, destinées au contrôle des diodes Varicap du VCO. La tension VHF issue de ce dernier est grandement atténuée par le filtre passe-bas du second ordre, dont la valeur de la self d'arrêt est élevée à L_{choc}=1mH afin d'abaisser la fréquence de coupure à 48kHz. La bande passante de la PLL étant justement ajustée à 48kHz, par l'intermédiaire du transformateur BF de sortie.

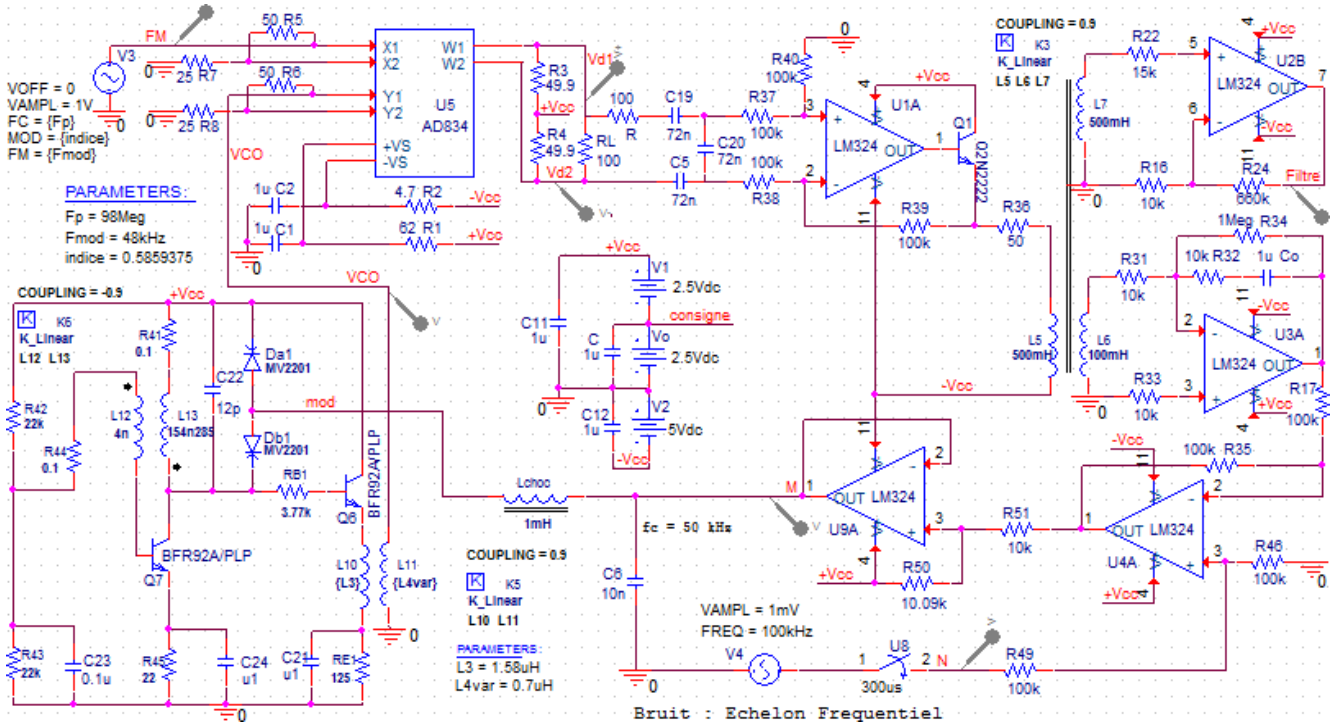


Figure III.33 : VCO de la PLL de la figure (III.25) soumis à une perturbation fréquentielle permanente

La tension continue de consigne étant séparée de l'amplificateur PI, peut maintenant agir en toute sécurité des perturbations, à condition que le bruit éventuel ne la modifie pas (en continu) comme c'était le cas avec la forte impulsion de la figure (III.30).

Avant d'appliquer l'échelon fréquentiel de bruit, la figure (III.34) montre la partie finale des transitoires des signaux, aboutissant au régime permanent. Pour cela, il suffit de porter le temps de fermeture de l'interrupteur de bruit plus grand que le temps de simulation, figure (III.33). Soit T_{close}=1ms, dans le cas d'une durée de simulation de 500µs.

La tension V(M) à la sortie du suiveur, représente la superposition du résidu VCO aux signaux BF tels que le signal démodulé utile à 48kHz, le signal parasite à 100kHz, et la tension continue de consigne à 2.499V≈2.5V, figure (III.34).

Superposée à la tension différentielle de sortie du détecteur de phase, la tension démodulée V(Filtre) suit un transitoire l'amenant autour d'une composante continue d'environ –100mV.

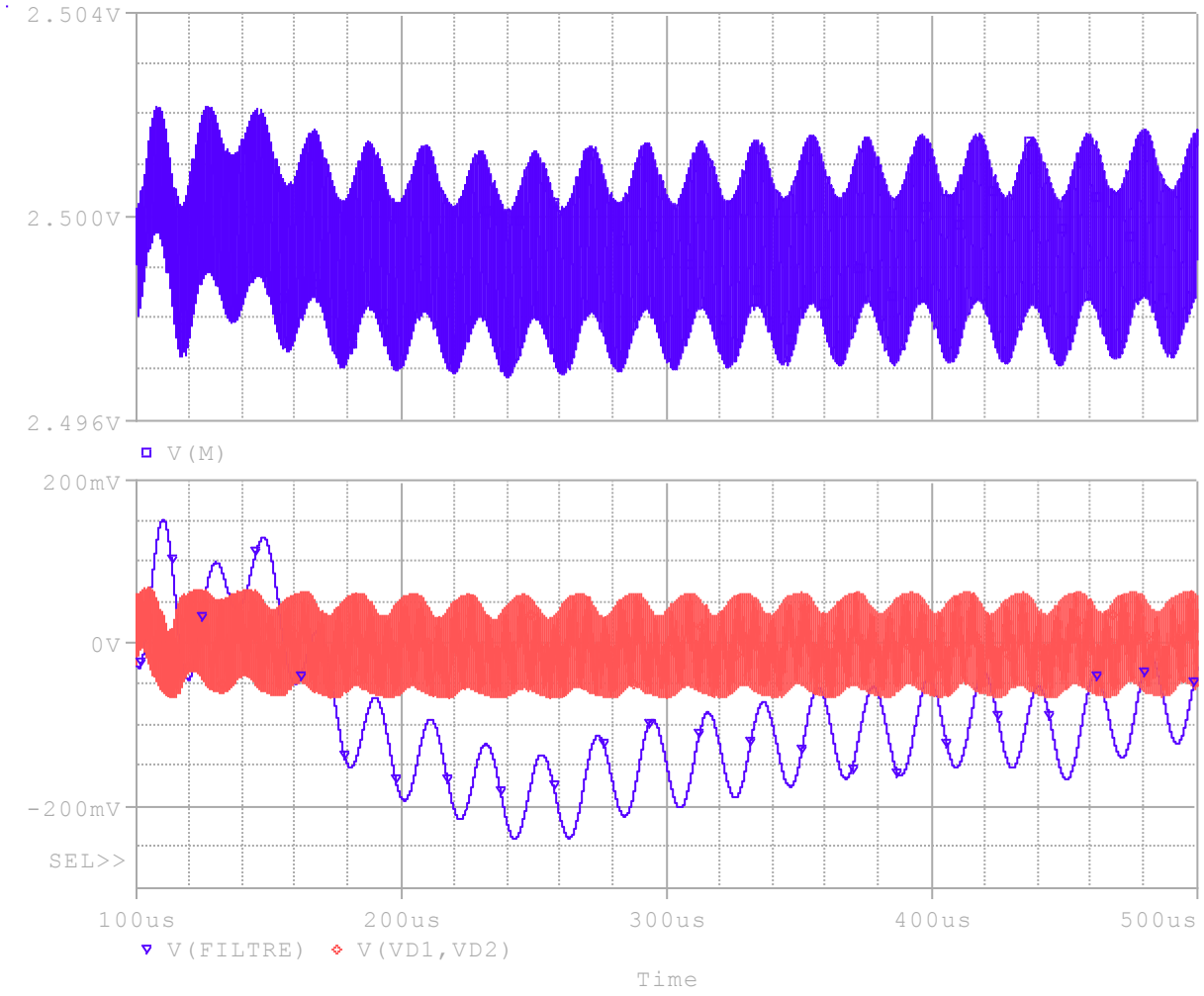


Figure III.34 : Allure des signaux sans bruit aboutissant au régime établi

L'arrivée brutale du bruit est prévue par l'instant de fermeture de son interrupteur, soit T_{close}=300µs en figure (III.33). Ayant une même amplitude que celle du signal démodulé et corrigé à la sortie du correcteur PI, ce bruit relativement intense est donc ajouté sous forme d'échelon fréquentiel retardé jusqu'à l'instant où la PLL soit verrouillée en régime établi. Ainsi, l'absence de la tension V(N) de bruit est représentée par une faible tension continue de 4.5mV, figure (III.35), pour qu'apparaisse à l'instant 300µs, le bruit à 100kHz de 1mV d'amplitude.

La figure (III.35) donne les signaux, avant et après l'arrivée de l'échelon fréquentiel de bruit. En comparaison avec la figure (III.34), le signal V(M) à la sortie du suiveur et variant autour des 2.5V de consigne (ou plus exactement 2.499V), se trouve perturbé à l'arrivée de bruit avec un transitoire lui permettant de revenir autour de 2.5V.

Le bruit perturbe également le signal démodulé V(Filtre), non pas dans sa fréquence de 48kHz mais dans sa composante continue qui était initialement à –100mV en régime établi, figure (III.34). La fréquence utile du signal démodulé persiste donc pendant et après la phase de correction de la PLL. Cette phase s'étend de 300µs à 480µs et dure180µs, figure (III.35), pour faire situer le signal V(Filtre) autour de 400mV (sans changer pour autant, sa fréquence 48kHz).

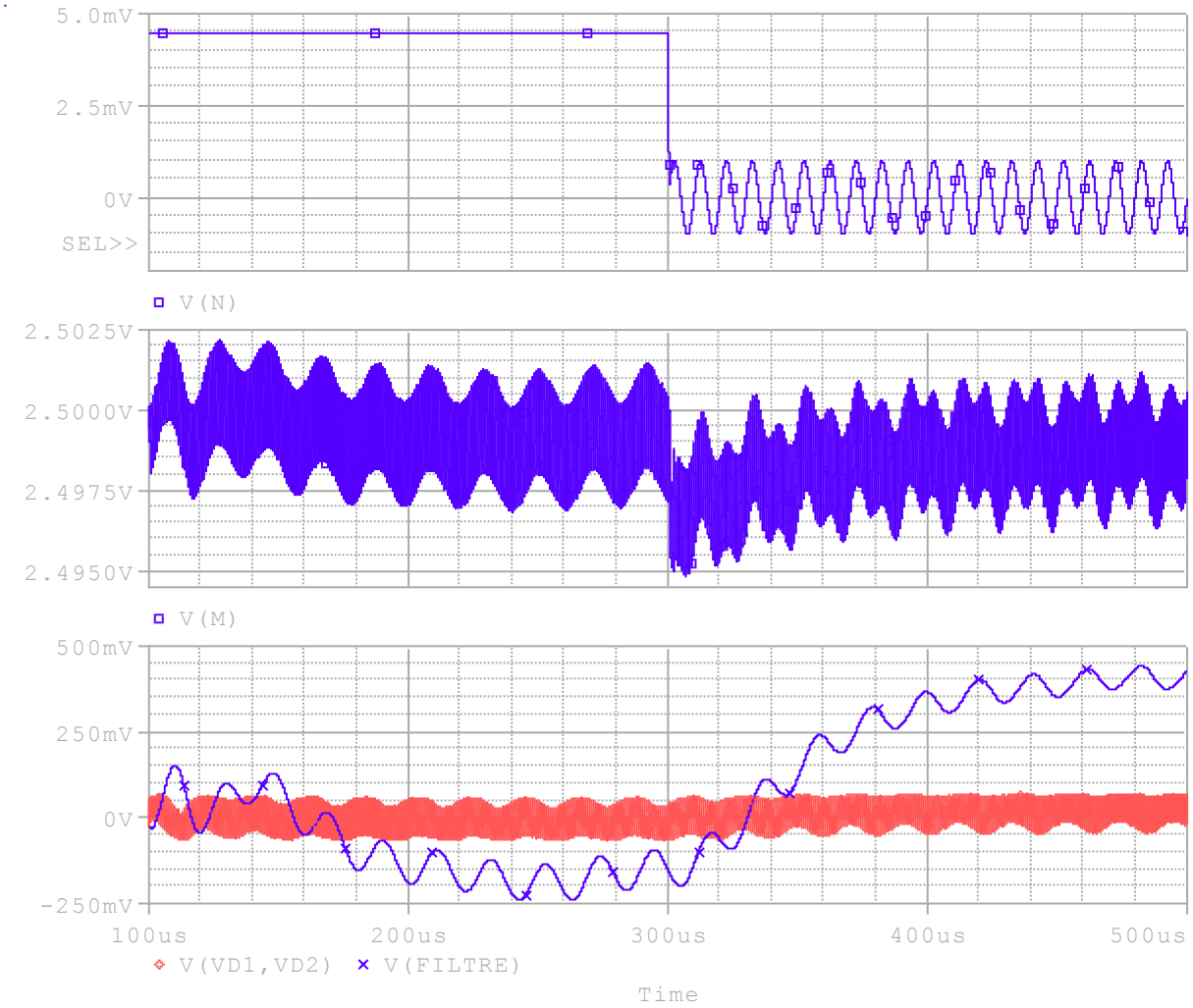


Figure III.35 : Signaux avant et après l'arrivée de l'échelon fréquentiel de bruit

III.11 Conclusion :

Dans ce chapitre une étude dans le domaine temporel est faite. Ainsi un multiplieur de type ABM2I est présenté, après une conception d'une PLL-VHF a été assistée, sa fonction de transfert est

montrée dans le paragraphe III.4. Une démodulation FM à base de cette nouvelle version de PLL-VHF est détaillée. En suite, on a vu les propriétés de cette PLL implémentée afin d'optimiser et corriger. Enfin une PLL en présence d'une perturbation sous forme d'une impulsion et un échelon fréquentiel a été étudiée.

Chapitre IV

Etude comparative d'une PLL-VHF d'ordre entier et fractionnaire

IV.1 Introduction :

Dans la synthèse du filtre de boucle, sont prévus des degrés de liberté supplémentaires à travers l'introduction d'un filtre d'ordre non entier (ou fractionnaire) [44]. Cette prévision réalisée dans ce chapitre, est fondée sur la théorie de la dérivation fractionnaire. Dans un premier temps, le formalisme mathématique de la dérivation d'ordre non entier ainsi que ses principales applications, sont présentés. Puis, la méthodologie de synthèse d'un filtre d'ordre non entier fondée sur la récursivité fréquentielle, sera décrite.

IV.2 Intérêt des filtres d'ordre non entier :

Pour le filtre passe-bas d'ordre n, entier ou non entier, ses diagrammes asymptotiques fin aux suivent, une demi-droite à pente –n×20 dB/décade pour le gain, et –n×90° pour la phase, figure (IV.1).

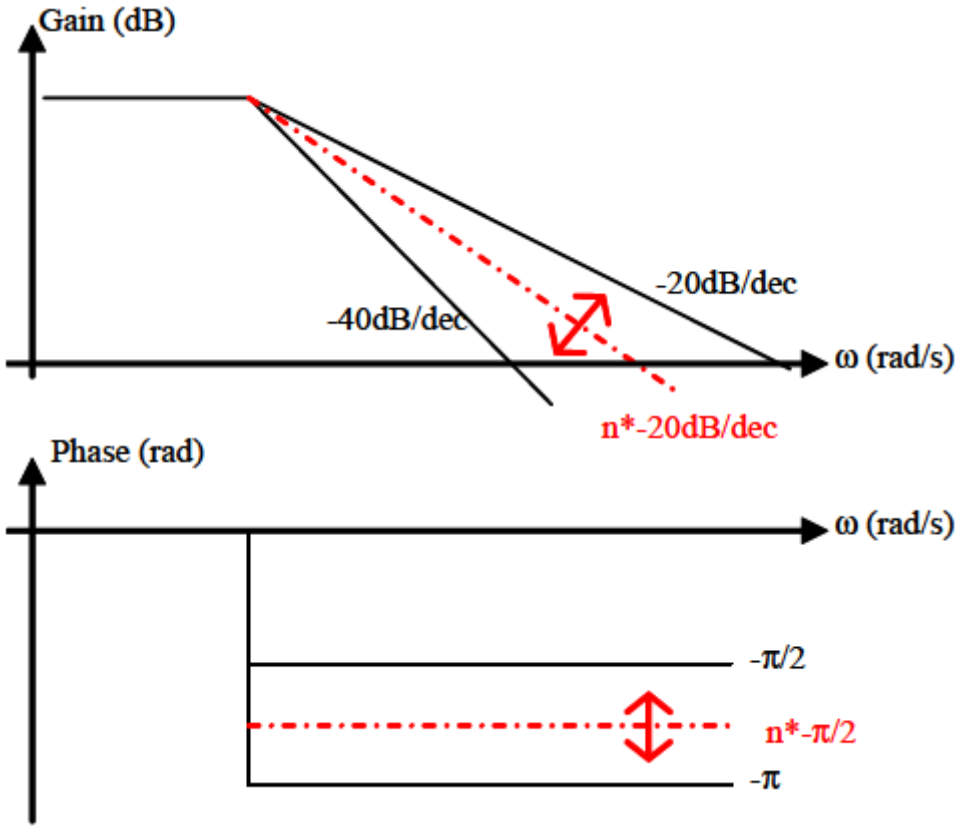


Figure IV.1 : Comparaison des diagrammes asymptotiques de Bode d'un filtre passe-bas d'ordre entier (en noir) et non entier (en rouge)

L'ordre non entier permet d'assurer la continuité de la variation de pente asymptotique de gain et donc du filtrage, introduisant ainsi un degré de liberté supplémentaire dans la synthèse du filtre.

IV.2.1 Formalisme mathématique généralisé à la dérivation d'ordre non entier :

Un dérivateur d'ordre n quelconque, appelé dérivateur généralisé [45,46],est tel que sa grandeur de sortie $s(t)$ est proportionnelle à la dérivée n^{ième} de sa grandeur d'entrée $e(t)$, soit :

$$S(t) = \tau^n D^n e(t) = \tau^n \left(\frac{de(t)}{dt}\right)^n \quad (4.1)$$

Où $D = d/dt$ et n est un entier ou non-entier, réel ou complexe, tandis que τ désigne la constante detemps de différentiation, réelle et positive, introduite à la puissance n afin de simplifier la forme canonique de la transmittance ainsi que l'expression de la fréquence de transition, et qui constitue une fréquence caractéristique du dérivateur dans l'espace des fréquences. Lorsque la partie réelle de n est négative, on obtient une intégration, d'où l'on parle indifféremment de dérivateur généralisé ou d'intégrateur généralisé.

Sous l'hypothèse que les conditions initiales sont nulles, la transformée de Laplace de l'équation (4.1) détermine l'équation symbolique :

$$S(P) = \tau^n P^n E(p) \quad (4.2)$$

De laquelle se déduit la transmittance :

$$D(P) = (\tau P)^n \quad (4.3)$$

La réponse en fréquence correspondante à la transmittance D(p) est alors donnée par :

$$D(j\omega) = (j\tau\omega)^n \quad (4.4)$$

En posant $\omega_0 = 1/\tau$, appelée fréquence au gain unité ou fréquence de coupure de l'axe des zéros dB, elle s'écrit :

$$D(j\omega) = \left(j\frac{\omega}{\omega_0}\right)^n \quad (4.5)$$

Le gain et la phase sont donnés respectivement par les relations :

$$|D(j\omega)| = \left(\frac{\omega}{\omega_0}\right)^n \quad (4.6)$$

$$\arg\big(D(j\omega)\big) = n\frac{\pi}{2} \quad (4.7)$$

Le gain croît à raison d'un multiple entier de 20dB par décade si n est entier, et d'un multiple non entier si n est fractionnaire. La phase indépendante de la fréquence (pour un dérivateur pur), est un multiple entier de $\pi/2$ si n est entier, et d'un multiple non entier si nest fractionnaire. Par exemple, pour $n = 0.5$, le gain croit de 10dB par décade et la phase est égale à $\pi/4$.

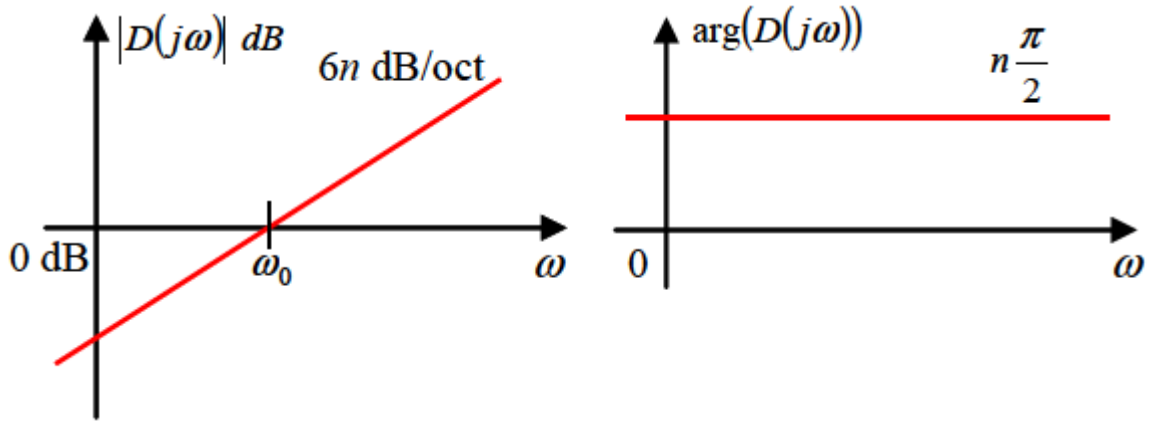


Figure IV.2 : Diagrammes de Bode d'un dérivateur d'ordre réel positif

IV.2.2 Applications :

L'étude des équations différentielles non entières est une des spécificités de ces travaux, dont le thème général des recherches est la dérivation non entière en tant qu'opérateur et outil de modélisation. Les équations différentielles non entières sont une généralisation des équations différentielles classiques. Dans de telles équations, l'ordre de dérivation n'est plus entier mais réel.

A ce jour, la dérivation non entière intervient dans les problèmes de représentation, analyse, synthèse, simulation, modélisation, identification, observation, commande, filtrage, reconnaissance des formes, détection de contour, etc. Les disciplines particulièrement concernées sont quant à elles : l'Electrotechnique (modélisation de moteurs, de transformateurs, effets de peau, modélisation de batteries, piles à combustible et supercapacités), l'Electronique et les Télécommunications (boucles à verrouillage de phase, …), l'Electromagnétisme (modélisation de matériaux diélectriques complexes, …), le Thermique (modélisation et identification de systèmes thermiques, …), la Mécanique et la Mécatronique (isolation, vibratoire, …); l'Automatique (commande robuste, identification, observation et commande de systèmes non entiers, …), la Robotique (Modélisation, Suivi de trajectoire, Planification de trajectoire, …), le Traitement du signal (filtrage, restauration, reconstruction, analyse de bruits fractals, …), le Traitement d'image (modélisation d'environnements fractals, reconnaissance des formes, détection de contour, …), la Biologie et la biophysique (conductance électrique systèmes biologiques, modélisation de neurones et de muscles, …), la Physique (analyse et modélisation de phénomènes de diffusion, …) [45-48].

L'idée d'introduire de la dérivation non entière dans une boucle de commande a pour la première fois été publiée (au Japon) par S. Manabe en 1961 [49]. Un régulateur non entier était utilisé dans cet article pour améliorer les performances d'un asservissement en présence de saturations. Les bases de la commande CRONE (ou Commande Robuste d'Ordre Non Entier) trouvent quant à elles leurs origines dans la seconde moitié des années 1970, lorsque A. Oustaloup amis en œuvre un régulateur d'ordre non entier pour la commande robuste d'un laser à colorant continu [47,50].

Il s'est avéré par la suite que d'autres auteurs avaient auparavant suggéré des stratégies de commande analogues (sans parler de dérivation non entière) pour assurer la robustesse d'une boucle de commande vis-à-vis des variations de gain [51,52], sans pour autant décrire une méthode pour y parvenir. Grâce aux travaux d'A. Oustaloup et de son équipe, de telles méthodes existent maintenant et reposent sur l'introduction de la dérivation non entière dans la boucle de commande. Les idées présentées dans [51,52] ont depuis été très largement dépassées. L'originalité des stratégies les plus élaborées de la commande CRONE consiste à introduire de la dérivation non entière (réelle ou complexe) directement dans l'expression de la boucle ouverte, permettant ainsi sa paramétrisation avec un faible nombre de paramètres. L'optimisation de la loi de commande est ainsi réduite à la recherche de ces paramètres. Un exposé complet des différentes générations de la commande CRONE est proposé dans [53].

IV.2.3 Domaines d'intérêt pour la démodulation de fréquence :

Comme décrit dans l'introduction, l'utilisation de filtre d'ordre entier dans les PLLs, limite les possibilités de correction de la boucle d'asservissement. Ainsi, dans le cadre de nos travaux de recherche, la dérivation d'ordre non entier sera introduite dans le filtre de boucle de la PLL.

IV.3 Méthodologie de synthèse d'un filtre d'ordre non entier :

La méthode fondée sur la récursivité fréquentielle, permet d'implémenter un filtre réel entier pour approximer un filtre d'ordre non entier borné en fréquence. Cette récursivité fréquentielle porte sur les zéros et les pôles de la fonction de transfert du filtre réel [51]. Le principe de la synthèse est présenté ici, ainsi que les relations entre les composants du filtre et l'ordre non entier considéré.

IV.3.1 Distribution récursive des zéros et des pôles :

La figure (IV.3) illustre le principe de la distribution récursive des zéros et des pôles pour implémenter un filtre d'ordre non entier.

Le lissage des marches d'escalier du diagramme asymptotique de gain peut être matérialisé par une droite, appelée droite de lissage du gain de pente $n \times (-20\ \mathrm{dB})/\mathrm{dec}$ pour n compris entre 0 et 1.

Le lissage des créneaux du diagramme asymptotique de phase peut être matérialisé par une droite, appelée droite de lissage de phase d'ordonnée $n \times (-90°)$ (n compris entre 0 et 1), et qui est égale à la moyenne de la variation asymptotique de la phase.

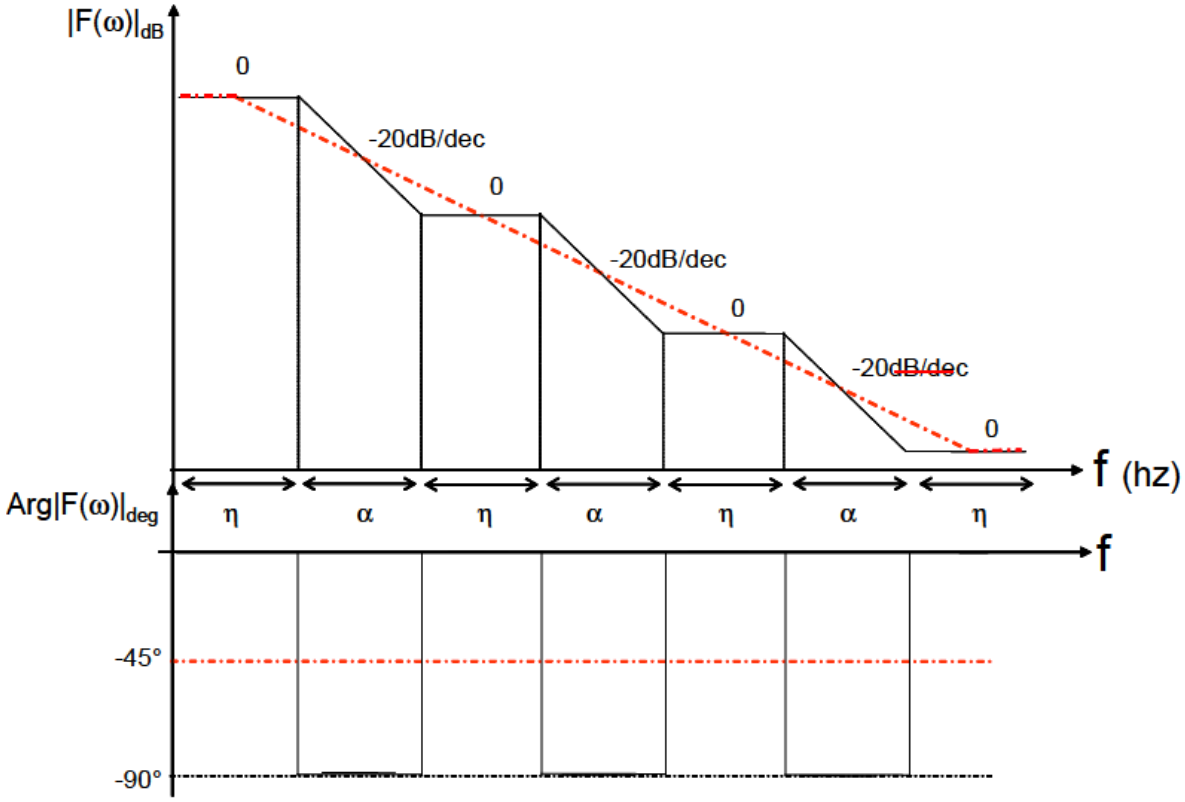


Figure IV.3 : Distribution récursive de pôles et de zéros avec lissage des digrammes asymptotiques de gain et de phase

IV.3.2 De la récursivité à la dérivation non entière :

Dans la mesure où le diagramme asymptotique d'un intégrateur d'ordre non entier résulte d'un lissage de gain et de phase, la somme des réponses en fréquence de plusieurs cellules de base mises en parallèle est à calculer afin d'exprimer son ordre non entier n.

La synthèse du filtre d'ordre non entier est obtenue à l'aide d'un arrangement parallèle récursif de cellules RC série. Il est donc plus facile de résonner en admittance.

Considérons la fonction de transfert de base d'un simple intégrateur, réalisé par une cellule R_iC_i série, figure (IV.4).

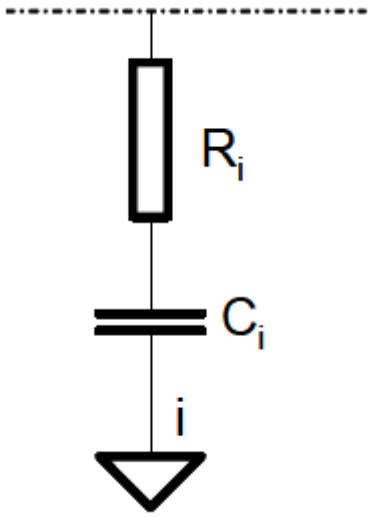


Figure IV.4 : Filtre passe bas RC de base

L'admittance enjωd'une cellule RC série de rang i à mettre en parallèle, s'exprime par:

$$Y_i\left(j\frac{\omega}{\omega_i}\right)=\frac{jC_i\omega}{1+jR_iC_i\omega}=\frac{jC_i\omega}{1+j\frac{\omega}{\omega_i}} \tag{4.8}$$

Avec :

$$\omega_i=\frac{1}{R_iC_i} \tag{4.9}$$

Ou encore :

$$Y_i\left(j\frac{\omega}{\omega_i}\right)=\omega_iC_i\frac{j\frac{\omega}{\omega_i}}{1+j\frac{\omega}{\omega_i}}=\omega_iC_iS\left(j\frac{\omega}{\omega_i}\right) \tag{4.10}$$

Les diagrammes asymptotiques de la réponse en fréquence de l'admittance Y sont présentés en figure (IV.5).

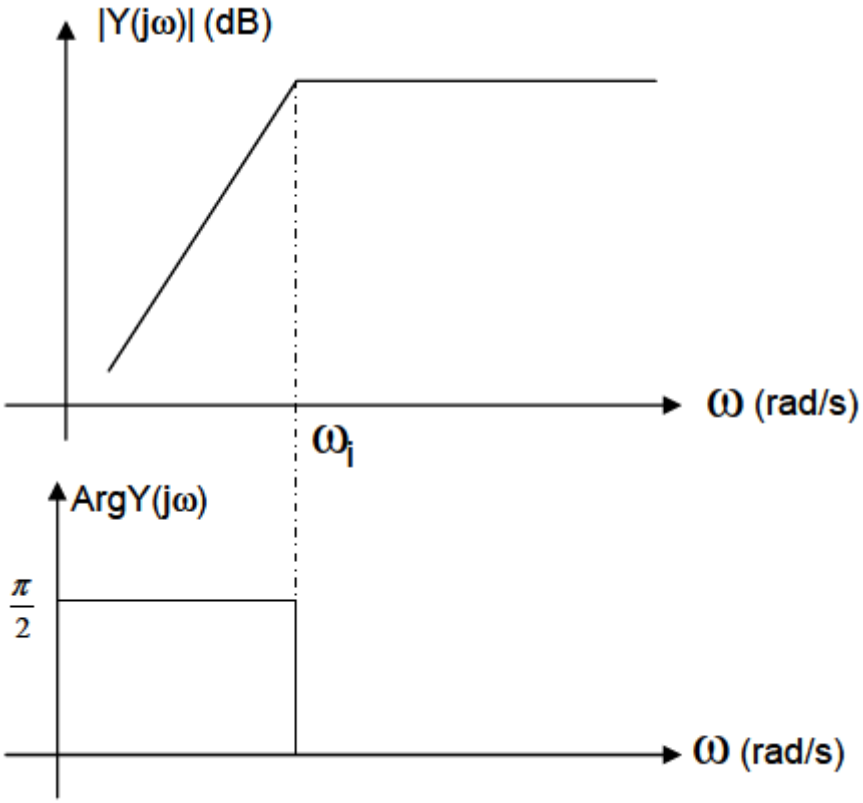


Figure IV.5 : Intégrateur simple étudié

Afin de simplifier les calculs, des facteurs récursifs p et q sont utilisés :

$$\omega_i C_i = \left(\frac{p}{q}\right)^i \tag{4.11}$$

Et :

$$\omega_i = q^i \omega_0 \tag{4.12}$$

Avec ω_0 pulsation de référence représentant la borne basse-fréquence.

Après identification, nous pouvons écrire :

$$Y_i\left(j\frac{\omega}{\omega_i}\right) = \left(\frac{p}{q}\right)^i S\left(j\frac{\omega}{\omega_i}\right) \tag{4.13}$$

En posant :

$$q = \frac{\omega_{i+1}}{\omega_i} \tag{4.14}$$

Nous pouvons déduire les relations suivantes pour le rang i+1 :

$$\omega_{i+1} C_{i+1} = \left(\frac{p}{q}\right)^{i+1} = \frac{p}{q}\left(\frac{p}{q}\right)^i = \frac{p}{q}\omega_i C_i \tag{4.15}$$

$$\omega_{i+1} = q^{i+1}\omega_0 = q q^i \omega_0 = q\omega_i \tag{4.16}$$

Et :

$$\frac{1}{R_{i+1}C_{i+1}} = q\frac{1}{R_iC_i} \tag{4.17}$$

Le rapport entre les résistances en fonction des paramètres de récursivité est définie par :

$$\frac{R_{i+1}}{R_i} = \frac{q}{p} = \frac{1}{\alpha} \tag{4.18}$$

Et nous faisons de même pour le rapport entre les capacités :

$$\frac{C_{i+1}}{C_i} = \frac{p}{q^2} = \frac{1}{\eta} \tag{4.19}$$

Connaissant les paramètres de récursivité, nous allons maintenant essayer d'en déduire l'ordre du filtre réalisé en fonction de ces paramètres de récursivité.

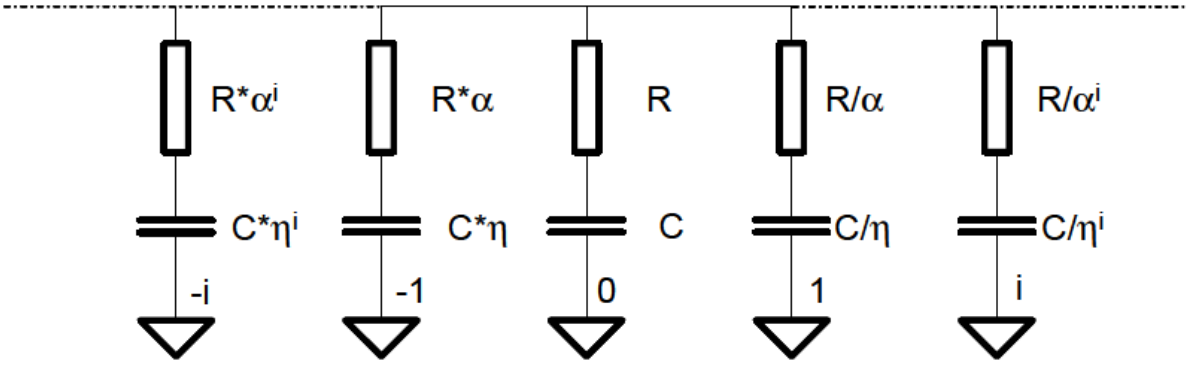


Figure IV.6 : Structure RC récursive étudiée

Pour simplifier l'étude, nous avons numéroté les cellules récursives, figure (IV.6), comme il faut aussi considérer α et η grands devant un. Des valeurs inférieures à 1, impliqueraient l'inversion des rangs, c'est-à-dire que le rang 1 aurait une fréquence de coupure inférieure au rang -1.

Cela permet d'admettre aux fréquences voisines de la fréquence de travail, que les cellules de rang plus faibles (fréquence de coupure plus basse que la fréquence de travail) se comportent de façon résistive. Les cellules de rang plus élevé (fréquence de coupure supérieure à la fréquence de travail) se comportent de manière capacitive. Comme η est grand devant 1, leur impédance équivalente est grande (circuit ouvert). Le schéma équivalent est présenté en figure (IV.7).

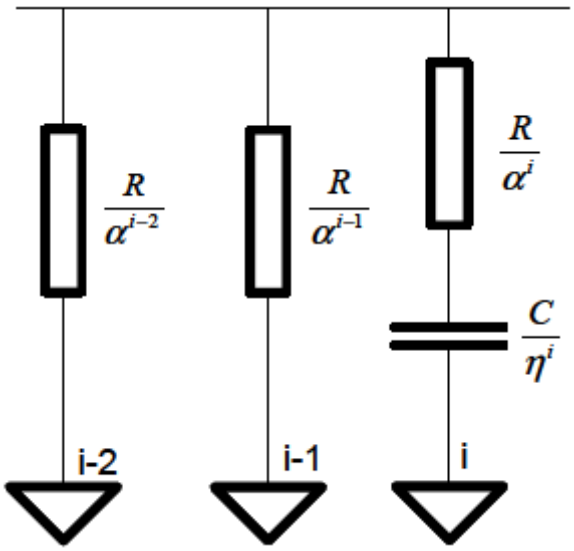


Figure IV.7 : Structure récursive simplifiée

Le comportement du filtre aux fréquences voisines de la fréquence de travail est caractérisé par l'admittance suivante :

$$\underset{\omega\approx\omega_i}{Y(j\omega)} = G_{eq} + \frac{1}{\frac{R}{\alpha^i} + j\frac{\eta^i}{C\omega}} \tag{4.20}$$

Avec :

$$\omega_i = \frac{1}{R_i C_i} = (\alpha\eta)^i \omega_0 \tag{4.21}$$

ω_0 représente la fréquence de coupure de la cellule centrale (indice 0).

Nous pouvons écrire l'admittance sous une nouvelle forme :

$$\underset{\omega\approx\omega_i}{Y(j\omega)} = G_{eq}\left[1 + \frac{j\frac{C}{\eta^i G_{eq}}\omega}{1 + j\frac{RC}{(\alpha\eta)^i}\omega}\right] \tag{4.22}$$

Avec G_{eq} représentant la conductance équivalente à l'ensemble des résistances en parallèle. L'expression de G_{eq} est donnée comme :

$$G_{eq} = \frac{1}{R}\left[\alpha^{-N} + \cdots + \alpha^{-1} + 1 + \alpha + \cdots + \alpha^{i-1}\right] = \frac{1}{R}\sum_{k=-N}^{i-1}\alpha^k \tag{4.23}$$

En effectuant un changement de variable $k' = k + N$, nous obtenons :

$$G_{eq} = \frac{1}{R}\sum_{k=0}^{i-1+N}\alpha^{k'-N} = \frac{\alpha^N}{R}\sum_{k=0}^{i-1+N}\alpha^{k'} = \frac{1}{R}\frac{\alpha^i - \alpha^{-N}}{\alpha - 1} \tag{4.24}$$

L'équation (4.22) peut se réécrire :

$$\underset{\omega\approx\omega_i}{Y(j\omega)} = \frac{1}{R}\frac{\alpha^i - \alpha^{-N}}{\alpha - 1}\frac{1 + j\frac{\omega}{\omega_i'}}{1 + j\frac{\omega}{\omega_i}} \tag{4.25}$$

En posant :

$$\frac{1}{\omega_i'} = \frac{1}{\omega_0}\left[\frac{1}{(\alpha\eta)^i} + \frac{\alpha - 1}{(\alpha\eta)^i(1 - \alpha^{-N-i})}\right] = \frac{1}{\omega_i}\frac{\alpha(1 - \alpha^{-N-i-1})}{1 - \alpha^{-N-i}} \tag{4.26}$$

Sachant que $\omega_i = (\alpha\eta)^i\omega_0$, nous pouvons écrire :

$$\frac{\omega_i}{\omega_i'} = \frac{\alpha(1 - \alpha^{-N-i-1})}{1 - \alpha^{-N-i}} \tag{4.27}$$

Nous allons étudier le comportement aux fréquences voisines de la fréquence de travail $\omega_{i+1} = \alpha\eta\omega_i$. L'admittance devient :

$$\underset{\omega\approx\omega_i}{Y(j\omega)} = \frac{1}{R}\frac{\alpha^{i+1} - \alpha^{-N}}{\alpha^{-N}}\frac{1 + j\frac{\omega}{\omega_{i+1}'}}{1 + j\frac{\omega}{\omega_{i+1}}} \tag{4.28}$$

Avec :

$$\frac{\omega_{i+1}}{\omega_i} = \eta\frac{1 - \alpha^{-N-i-2}}{1 - \alpha^{-N-i-1}} \tag{4.29}$$

En remplaçant ω_{i+1}par $\alpha\eta\omega_i$dans l'équation précédente, nous obtenons :

$$\frac{\omega_{i+1}'}{\omega_i} = \eta\frac{1 - \alpha^{-N-i-1}}{1 - \alpha^{-N-i-2}} \tag{4.30}$$

De là, nous pouvons déduire en posant $i = i + 1$:

$$\frac{\omega_{i+2}'}{\omega_{i+1}} = \eta\frac{1 - \alpha^{-N-i-2}}{1 - \alpha^{-N-i-3}} \tag{4.31}$$

Et nous pouvons constater que :

$$\frac{\omega_{i+1}'}{\omega_i} \neq \frac{\omega_{i+2}'}{\omega_{i+1}} \text{ et } \frac{\omega_i}{\omega_i'} \neq \frac{\omega_{i+1}}{\omega_{i+1}'} \tag{4.32}$$

Néanmoins, la considération d'un grand nombre de cellules (N et i suffisamment grands) permet d'écrire :

$$\frac{\omega_{i+1}'}{\omega_i} = \frac{\omega_{i+2}'}{\omega_{i+1}} = \eta \text{ et } \frac{\omega_i}{\omega_i'} = \frac{\omega_{i+1}}{\omega_{i+1}'} = \alpha \tag{4.33}$$

Cette équation permet de mettre en évidence les paramètres de récursivité entre les fréquences de la fonction d'admittances étudiée. Les diagrammes asymptotiques de gain et de phase de la fonction d'admittance Y sont représentés en figure (IV.8).

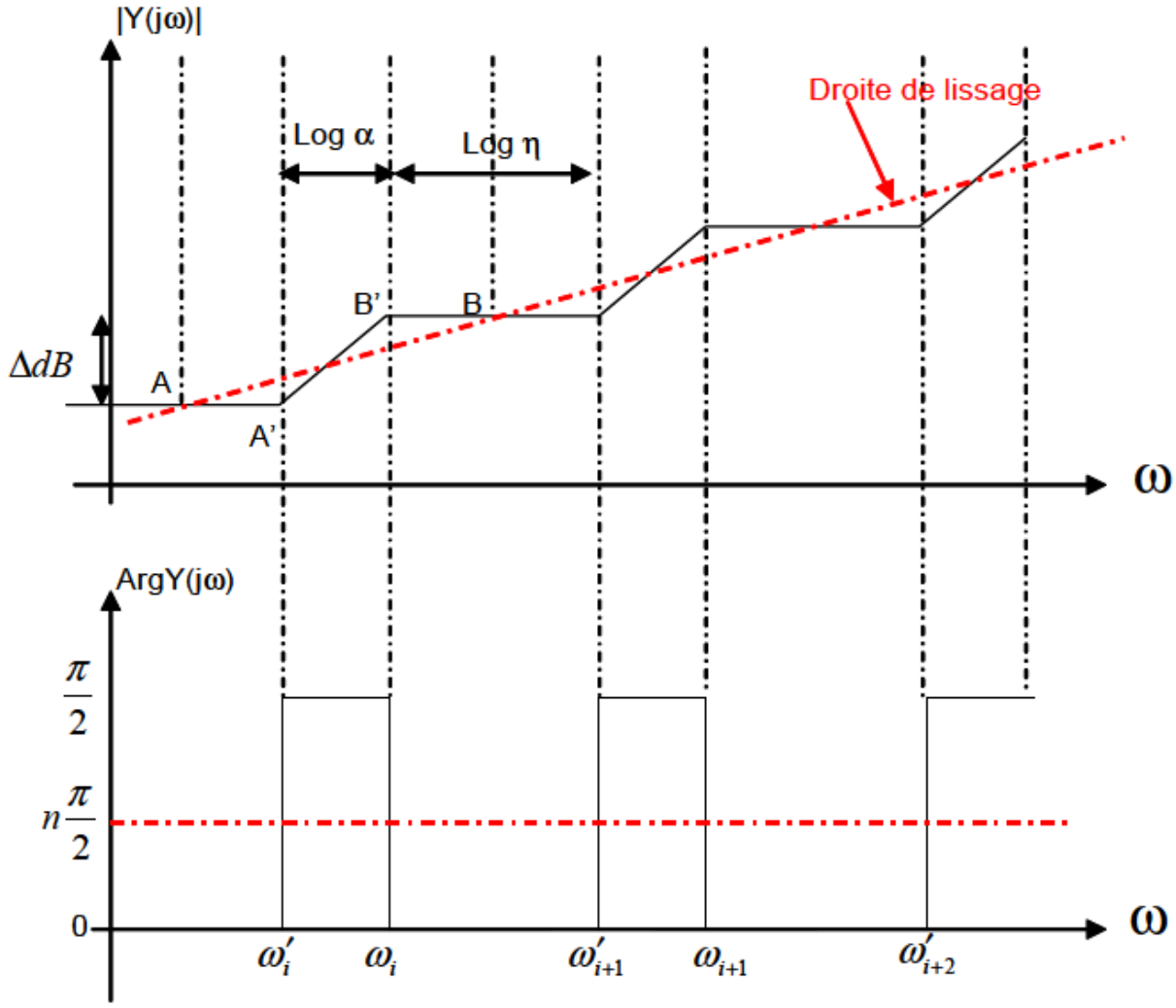


Figure IV.8 : Diagramme asymptotique de l'admittance

Les pentes des segments ABet A′B′décris sur le diagramme asymptotique de gain et la courbe de lissage, sont respectivement données par les équations :

$$AB \mapsto \frac{\Delta dB}{\log\alpha + \log\eta} \text{ et } A'B' \mapsto \frac{\Delta dB}{\log\alpha} \qquad (4.34)$$

Desquelles, nous pouvons déduire l'expression de l'ordre en fonction des facteurs récursifs :

$$n = \frac{1}{1 + \frac{\log\eta}{\log\alpha}} \qquad (4.35)$$

L'équation (4.35) donne l'expression de l'ordre non entier réalisé à partir de la récursivité.

Nous pouvons retrouver les mêmes expressions en partant du calcul de la courbe asymptotique et de lissage du diagramme des phases.

Compte tenu des relations précédemment établies entre les facteurs récursifs, par les relations (4.18) et (4.19) que nous rappelons ici :

$$\alpha = \frac{p}{q} \text{ et } \eta = \frac{q^2}{p} \tag{4.36}$$

L'ordre réalisé s'exprime en fonction des paramètres récursifs des composants du filtre :

$$n = \frac{\log p}{\log q} - 1 \tag{4.37}$$

Formule valable pour n compris entre -1 et 1. Pour réaliser un ordre fractionnaire supérieur à 1 (ou -1), il suffira de décomposer le filtre en deux parties, une entière supérieure ou égale à 1 et une autre fractionnaire comprise entre -1 et 1.

Cette méthodologie de calcul peut être reprise pour n'importe quel type de filtre. La méthode de récursivité peut être généralisée en utilisant les deux équations (4.35) et (4.37)
Dans le but d'aider le concepteur quant à l'exploitation des résultats des modèles théoriques, A. Oustaloup a élaboré des modèles pratiques suffisamment significatifs pour leur précision, chacun d'eux propres à un domaine de valeurs de n. L'un d'entre eux établi en boucle fermée pour les ordres compris entre 1 et 2, est présenté au tableau (IV.1) [47]. A cet effet, des mesures expérimentales ont été effectué sur des systèmes d'ordre non entier, et les valeurs normalisées des résistances et des capacités ont permis d'obtenir naturellement les ordres suivant :

Ordre de filtre (n)	1/6	0.2	1/3	0.4	0.55	2/3	0.8	5/6
α	1.411	1.411	1.778	2.15	2.611	3.165	3.832	5.641
η	5.641	3.832	3.165	3.165	2.154	1.778	1.411	1.411

Tableau IV.1 : Exemples d'ordre fractionnaire de filtre et leurs facteurs récursifs

IV.3.3 Implémentation des filtres d'ordre non entier bornés en fréquence :

Dans le paragraphe précédent, des cas particuliers d'implémentation des filtres d'ordre non entier ont été présentés. Néanmoins, une implémentation générale de filtre d'ordre non entier peut être utilisée, prenant également en compte les effets de bord par un bornage en fréquence. Le bornage en fréquence (localisation de l'ordre non entier), permet de réaliser avec précision l'ordre désiré.

La méthode d'implémentation d'un filtre d'ordre non entier est décrite par A. Oustaloup dans son ouvrage sur la dérivation non entière [54-57].

Soit un dérivateur D(p) généralisé d'ordre n borné en fréquence :

$$D(P) = \left(\frac{\omega_u}{\omega_h}\right)^n \left(\frac{1+\frac{P}{\omega_b}}{1+\frac{P}{\omega_h}}\right)^n \tag{4.38}$$

Où ω_u est la pulsation au gain unité, ω_h et ω_b sont respectivement les pulsations hauteet basse entre lesquelles l'ordre non entier doit être réalisé. Ce bornage en fréquence est réparti par rapport à la pulsation au gain unité $(\omega_u = (\omega_h * \omega_b)^{1/2})$.

Ce dérivateur résulte d'une démarche fondée sur la récursivité. Elle repose en effet sur une distribution récursive de zéros et de pôles.

$$D(P) = \lim_{N\to\infty} D_N(P) \tag{4.39}$$

Avec :

$$D_N(P) = \left(\frac{\omega_u}{\omega_h}\right)^n \prod_{k=-N}^{N} \frac{1+\frac{P}{\omega'_k}}{1+\frac{P}{\omega_k}} \tag{4.40}$$

Où ω'_k est un zéro de rang k, ω_k est un pôle de rang k, et $2N+1$ est le nombre de pôles et de zéros.

Les paramètres de récursivité sont définis par :

$$\alpha = \frac{\omega_k}{\omega'_k} \text{ et } \eta = \frac{\omega'_{k+1}}{\omega_k} \tag{4.41}$$

A partir de ces équations, il est possible de déterminer le nombre de pôles et de zéros nécessaire à la réalisation localisée de l'ordre non entier désiré.

IV.3.4 Contraintes de la forme récursive :

Le principal inconvénient de la structure récursive est le grand nombre d'éléments nécessaires pour réaliser un ordre non entier sur une large plage de fréquence. Autrement dit, si le nombre de cellules récursives est limité, une ondulation pourra apparaître sur les courbes de gain et de phase. Le nombre de cellules est donc déterminé par la zone de fréquence et la précision (facteur de récursivité q) voulue du filtre d'ordre non entier à réaliser.

De plus, l'ordre non entier est obtenu à partir d'une alternance de pente nulle et de pente proportionnelle à 20dB/décade. L'alternance doit commencer avant et se terminer après la zone de fréquence désirée pour l'ordre non entier, afin d'éviter les effets de bords liés à l'utilisation du phénomène de lissage.

Cette théorie permet de comprendre le mode de construction d'un filtre d'ordre non entier, mais a pour principal inconvénient de nécessiter beaucoup d'éléments en parallèle. Néanmoins, il est possible de réaliser un ordre non entier sur une toute petite plage de fréquence avec un nombre limité d'éléments récursifs. Dans ce cas précis, l'étude directe de la fonction de transfert donne une approche plus fine.

IV.4 Exemple de calcul du filtre de boucle d'ordre 1/2 :

Prenons un filtre RC de forme récursive en parallèle, décrit en figure (IV.9).

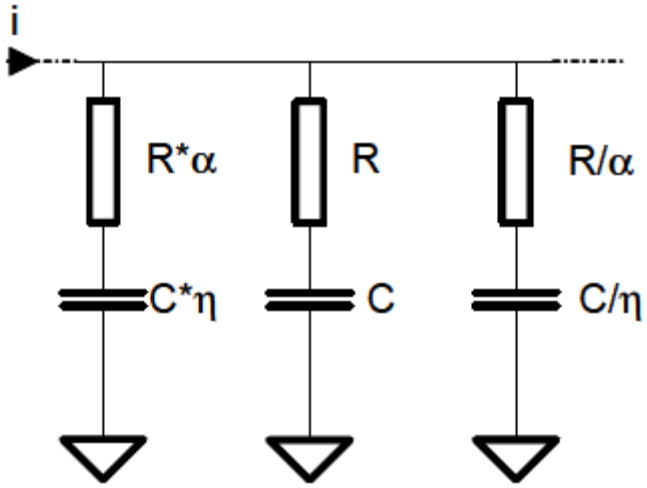


Figure IV.9 : Filtre récursif à calculer

Un choix doit être fait sur le facteur de récursivité q. Ce choix permet de déterminer la précision de l'ordre non entier. Si q est grand, le lissage de la courbe de gain ne sera pas parfait. Néanmoins, un facteur q faible entraîne un grand nombre de cellules récursives. Par conséquent, nous prenons comme hypothèse de départ :

$$q = \frac{\omega_{i+1}}{\omega_i} = 33.64 \qquad (4.42)$$

Pour obtenir un ordre 1/2, on reprend l'équation (4.37) qui entraîne :

$$p = 195.112 \qquad (4.43)$$

De là, nous pouvons déduire avec l'équation (4.36) les paramètres de récursivité α et η :

$$\alpha = \frac{p}{q} = 5.8 \text{ et } \eta = \frac{q^2}{p} = 5.8 \qquad (4.44)$$

Le filtre est réalisé avec les données calculées pour obtenir un ordre 1/2. La théorie suppose un nombre infini d'éléments de part et d'autre de la cellule centrale, pour réaliser un

filtre d'ordre non entier. Pour des raisons de réalisation physique, on se limite à un nombre fini de cellules. Plus ce nombre sera grand et plus les résultats seront fidèles à la théorie.

IV.5 Tracés de Bode de la PLL fermée d'ordre entier :

Afin de tracer les diagrammes de Bode du circuit de la figure (III.25), un changement majeur dans Pspice lui est requis. Le signal modulant doit apparaître comme dans les schéma-blocs des figures (III.8), (III.9), et (III.17). Au titre de comparaison entre PLL de différents ordres, il est aussi plus simple de rendre variable l'ordre de la PLL en remplaçant son filtre de boucle au 1er ordre par un filtre d'ordre n (la PLL devenant d'ordre n+1).

Dans ces perspectives, la source compacte FM est remplacée par un composant ABM jouant le rôle de modulateur FM, figure (IV.10), et dont l'entrée lui est appliquée le signal modulant avec l'indice de modulation comme amplitude. L'amplitude AC du signal modulant est quant à elle, ajustée afin de compenser la faible amplitude de sortie V(Filtre) mesurée au maximum à 150mV en figure (III.27). Ceci permet de placer la bande passante de la PLL à 0dB dans le tracé d'amplitude de Bode. Le filtre de boucle est également remplacé par un composant ABM, qui montre sa fonction de transfert (celle du 1er ordre élevée à la puissance n), figure (IV.10).

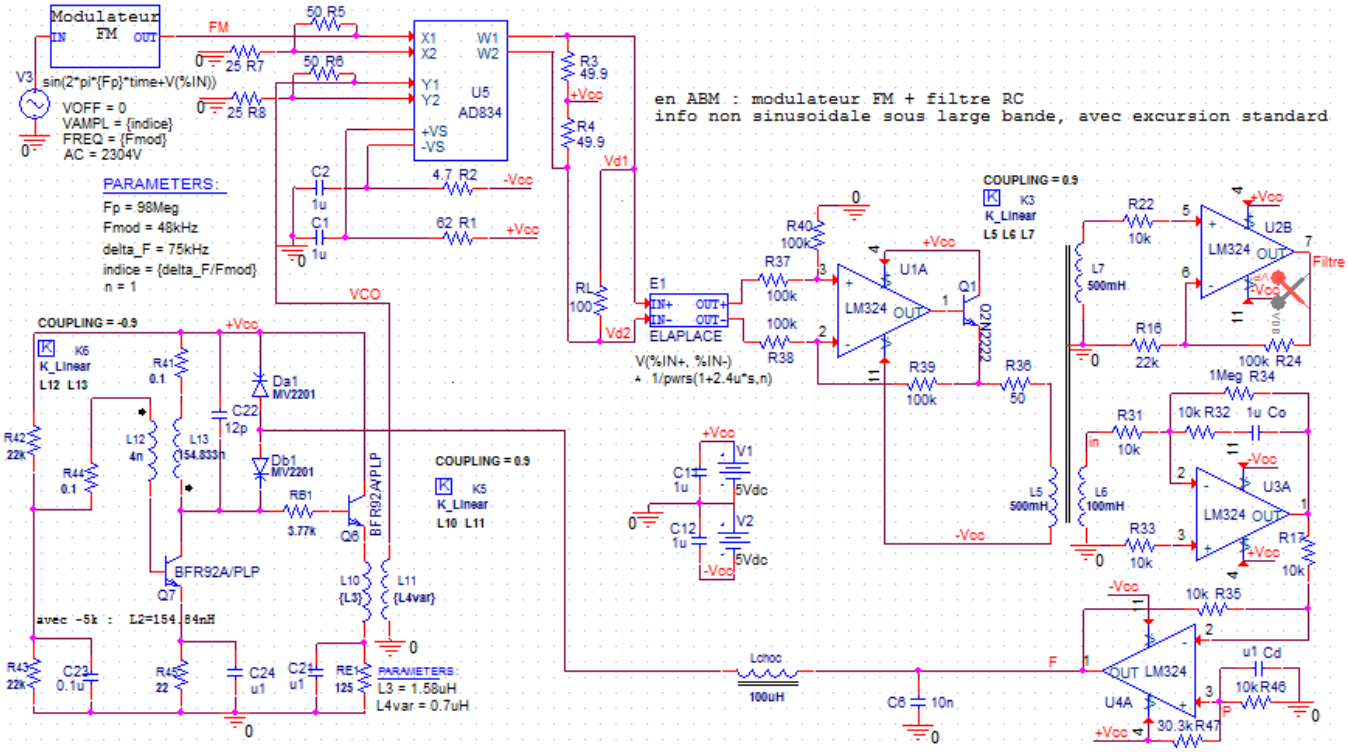


Figure IV.10 : PLL avec source FM et filtre de boucle comme composants ABM

Il est à rappeler qu'en FM standard, l'excursion en fréquence est fixée à ΔF=75kHz et par conséquent l'indice de modulation δ=ΔF/F devient variable avec la fréquence, figure (IV.11). Ainsi pour des fréquences F ≤ (F_{max}=48kHz) bornées donc par la bande passante de la PLL, l'indice de modulation reste supérieur à l'unité indiquant une nature à large bande du signal FM utilisé.

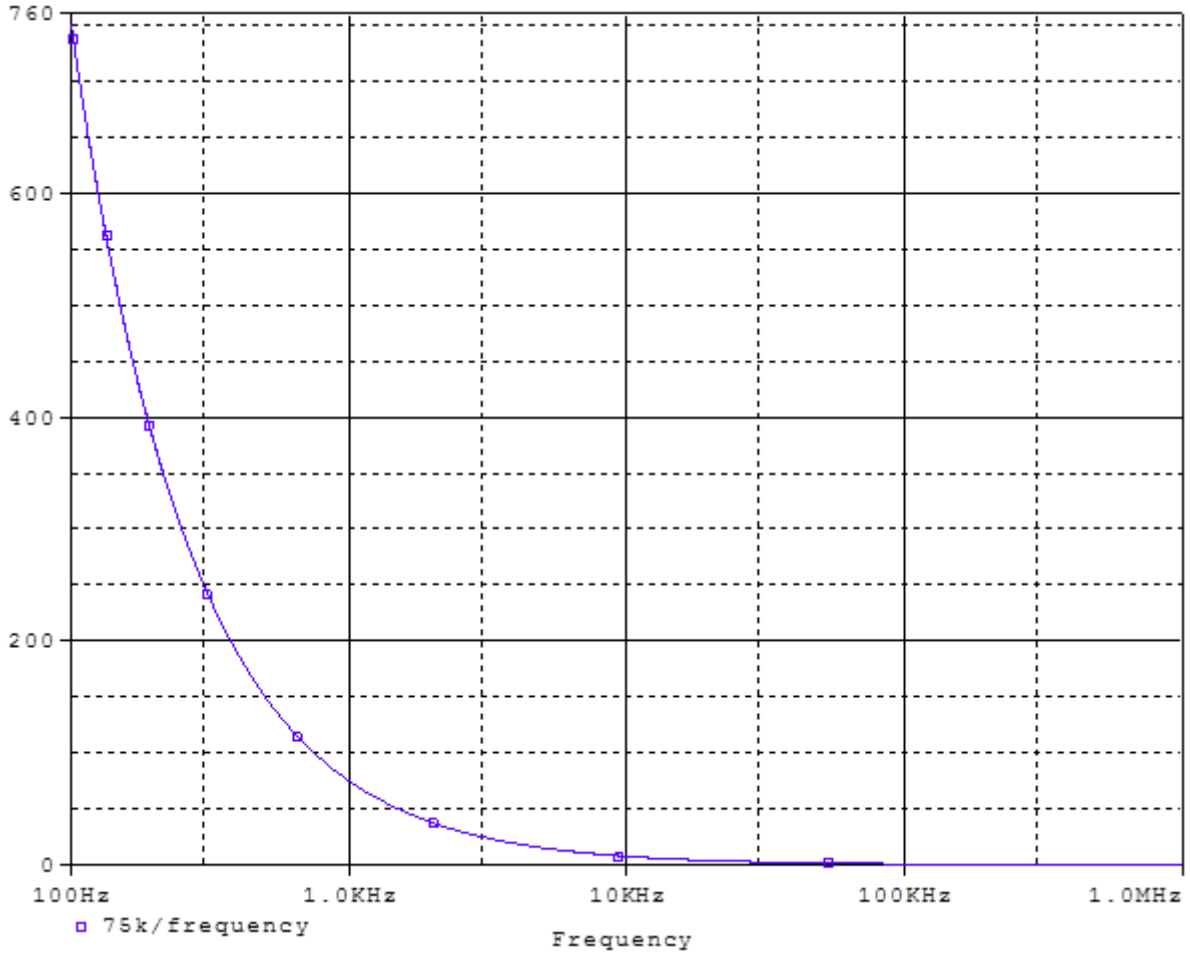


Figure IV.11 : Indice de modulation fonction de la fréquence

Malheureusement, l'outil mathématique des tracés de Bode est linéaire et permet donc une analyse en petits signaux. Il ne prend pas en charge les aspects non linéaires de signal (FM, indice) ou de circuit (modulateur FM, multiplieur). Pspice réalise l'analyse de Bode dans son profil de simulation AC sweep/noise dans lequel, tout composant non linéaire (diode varicap, transistor, multiplieur, etc ...) est d'abord linéarisé en calculant son impédance ou transconductance complexe autour de son point de polarisation (par l'utilisation de dérivatives partielles aux points de fonctionnement) [58].

En utilisant ce profil de simulation, avec un type de balayage AC logarithmique en décade commençant de 0.16Hz (1rd/s) à 1.6MHz (10^7rd/s) et utilisant 1000 points/décade, les

tracés de Bode de la PLL d'ordre 2 (n=1 par défaut) de la figure (IV.10) sont reportés en figure (IV.12).

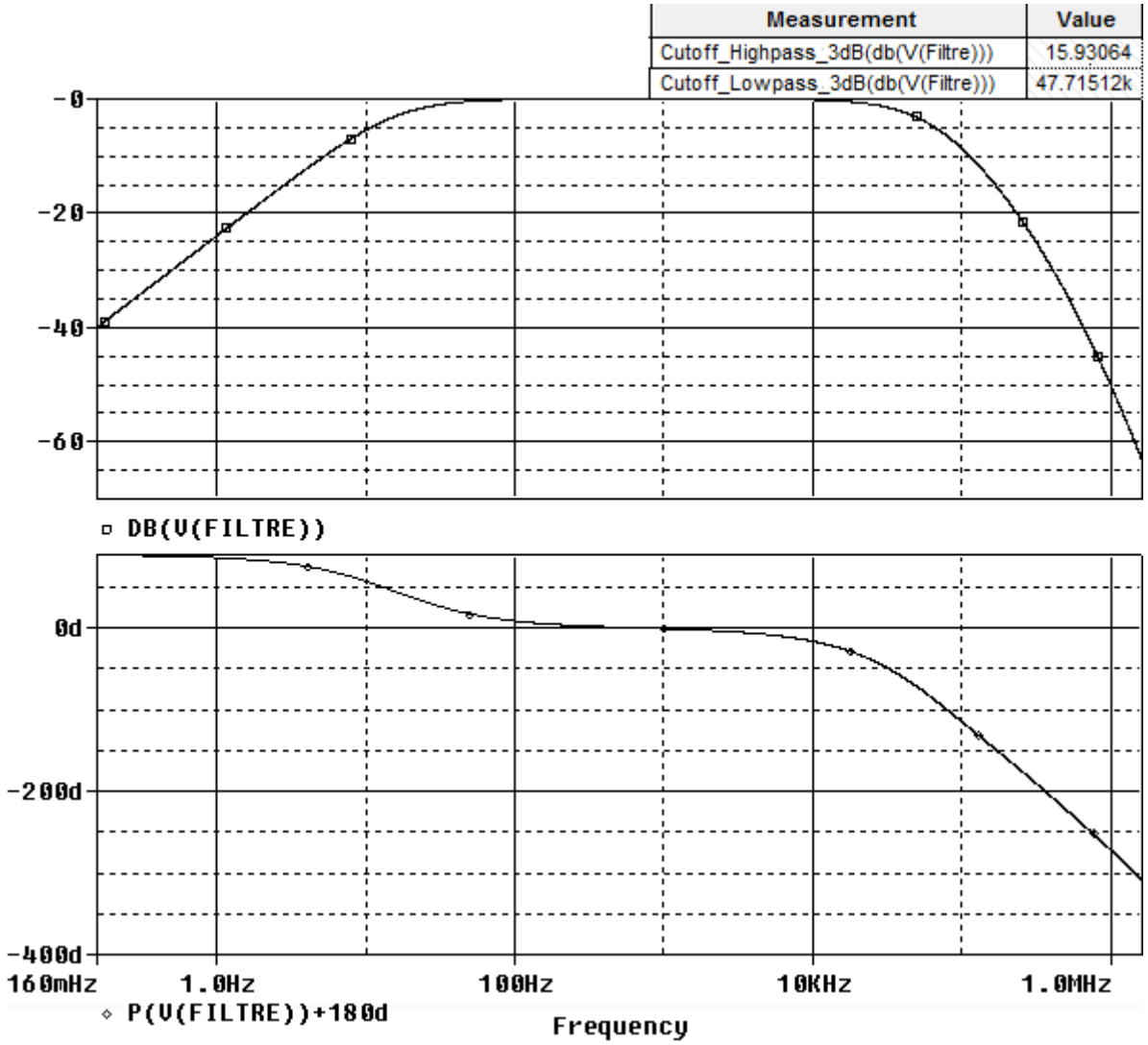


Figure IV.12 : Tracés de Bode du circuit de la figure IV.9 munie d'un filtre RC d'ordre n = 1

Les tracés de Bode sont obtenus par l'utilisation des sondes avancées « dB magnitude of voltage » et « phase of voltage », ou bien par la fonction « Bode Plot dB - separate() » depuis la fenêtre probe des résultats.

Les formes de la réponse fréquentielle d'amplitude et de phase de la figure (IV.12), sont identiques à celles théoriques de la figure (III.18). Afin de caler au mieux les fréquences de coupure de la réponse obtenue en passe-bande, figure (IV.12), à celles théoriques (16Hz et 48kHz) de la figure (III.18), les valeurs du transformateur à deux secondaires avant correcteur PI ainsi que celles des composants de l'étage amplificateur de sortie V(Filtre), ont dues être réajustées, figure (IV.10) (voir calcul de leurs transmittances en annexe). Les fréquences de coupure sont alors mesurées à 15.9Hz et 47.7kHz, figure (IV.12).

Cependant, la courbe de phase commence à –90° (dû au signe moins de la sensibilité du détecteur de phase, figure (II.4)) et reste décroissante après la fréquence de coupure haute alors qu'en figure (III.18), la phase débute à +90° et se trouve bornée à –180° après la fréquence de coupure haute. L'écart de phase initiale étant de –180°, ou encore +180°, l'ajout de cette dernière redonne une phase initiale de +90°, figure (IV.12).

IV.6 Tracés de Bode de la PLL fermée d'ordre quelconque :

Toujours sous un profil de simulation AC sweep/noise délivrant les tracés de Bode du circuit de la figure (IV.10), l'analyse est effectuée cette fois-ci sous un ordre n variable du filtre de boucle. Pour cela, la case « parametric sweep » est cochée et le paramètre global est nommé n. La liste choisie des ordres contient dix valeurs : n = 0.1, 0.3, 0.5, 0.7, 1, 1.2, 1.5, 1.7, 2, et 2.5.

Les tracés de Bode obtenus sont en figure (IV.13), où les deux courbes (d'amplitude et de phase) numérotées 1 sont liées à l'ordre n=0.1 du filtre (ordre 1.1 de la PLL), et ainsi de suite jusqu'aux deux courbes numérotées 10 qui sont liées à l'ordre n=2.5 du filtre (ordre 3.5 de la PLL).

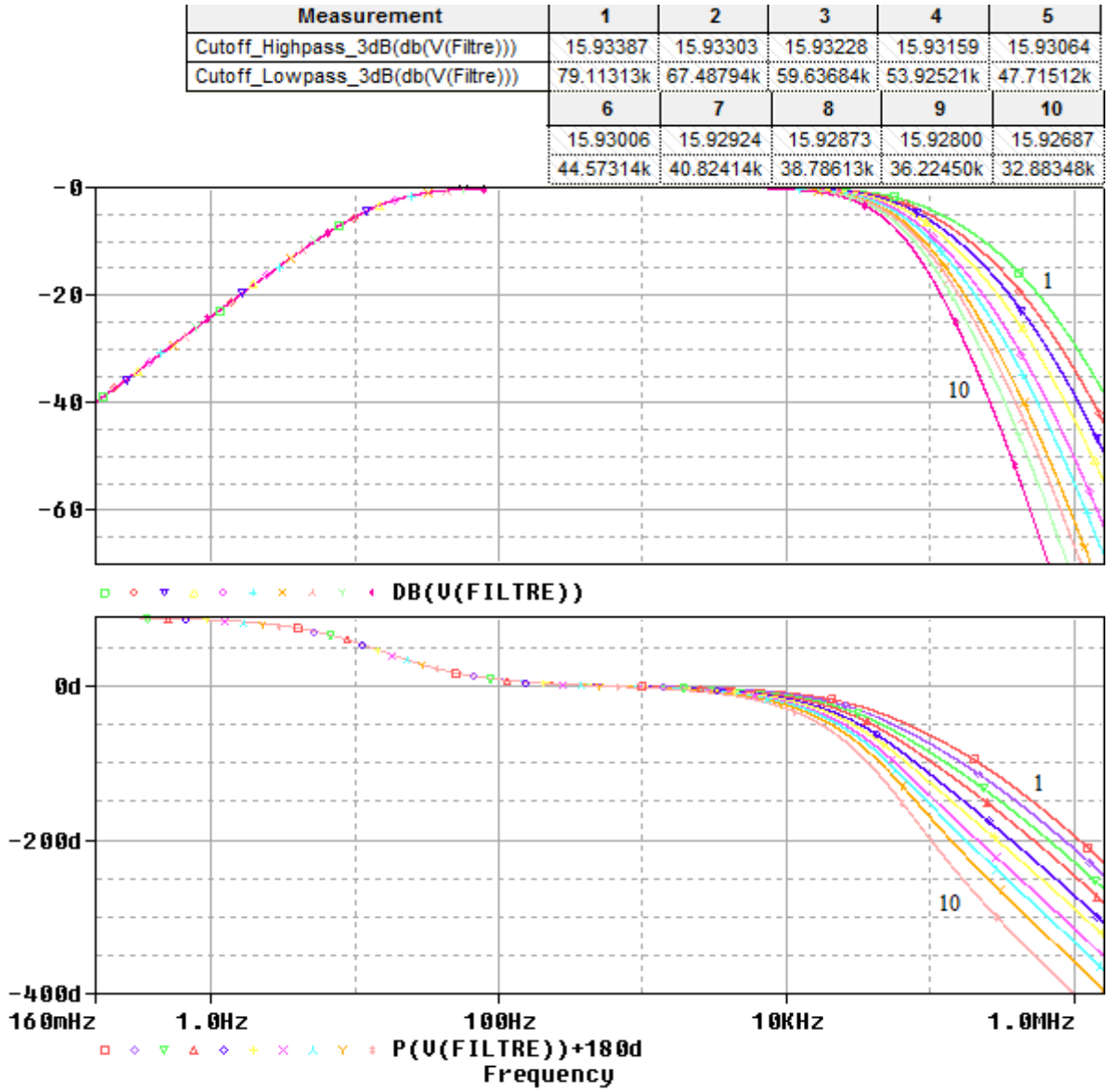


Figure IV.13 : Tracés de Bode du circuit de la figure IV.1 avec n = 0.1 (mesure 1) jusqu'à 2.5 (mesure 10)

Les familles de courbe obtenues comme réponses d'amplitude ou de phase de la PLL, sont monotones vis-à-vis des valeurs entières ou fractionnaires de son ordre. En fonction de l'ordre croissant, les fréquences de coupure basses restent pratiquement inchangées mais celles hautes subissent une nette diminution allant de 79kHz pour n=0.1 jusqu'à environ 33kHz pour n=2.5. Ceci revient à dire que la PLL devient plus sélective avec des pentes de filtrage de plus en plus grandes. La rotation de phase devient aussi de plus en plus prononcée.

IV.7 Analyse de bruit du circuit PLL :

Pspice est en mesure de mener une analyse de bruit généré par chaque résistance ou semiconducteur du circuit, et ce, pour chaque fréquence spécifiée au profil de simulation AC sweep/noise. Par exemple, les contributions séparées en bruit d'une diode comme le bruit thermique, de grenaille (shot noise), ou de scintillement (flicker noise), sont toutes considérées par Pspice [58]. Ainsi dans une analyse de bruit sont évalués :

- Le bruit total de sortie, qui est le quadratique de la somme RMS (valeur efficace) de toutes les contributions de composant propagées à la sortie spécifiée.
- Le bruit d'entrée, qui est le bruit équivalent de la source d'entrée générant le même bruit total de sortie à travers un circuit idéal non bruyant (c'est donc le bruit total de sortie divisé par le gain du circuit [58].

Les résultats d'analyse de bruit sont réunis dans le fichier de sortie de simulation, comme ils peuvent être tracés en fonction de la fréquence à l'aide des variables adéquats. Pour cela, le profil de simulation AC sweep/noise est complété comme suit :

L'analyse de bruit est validée en la cochant, et on indique aussi :

- Sortie en tension : V(Filtre), où l'on désire calculer le bruit total de sortie.
- Source I/V : V_3 (source d'entrée modulante), source indépendante où l'on désire calculer le bruit d'entrée équivalent.
- Intervalle : 10, nombre n désignant qu'à chaque $n^{ième}$ fréquence on désire montrer dans le fichier de sortie, la contribution de tout le circuit dans le bruit total. Pas d'effet sur les tracés affichés.

Dans la fenêtre probe des résultats, des variables de bruit existent parmi les variables de sortie de simulation listées à l'aide de l'icône « Add Trace ». On peut ainsi visualiser en fonction de la fréquence, la contribution de chaque type de bruit issu de n'importe quel composant du circuit étudié, ainsi que le bruit total de sortie et le bruit équivalent d'entrée. Par exemple, est utilisée la variable NTOT(ONOISE) pour le bruit total de sortie en V^2/Hz, V(INOISE) pour le bruit équivalent d'entrée en $V/\sqrt{Hz}$, et V(ONOISE) pour la tension RMS du bruit de sortie en en $V/\sqrt{Hz}$.

La figure (IV.14) montre le bruit total de sortie de la PLL, ainsi que le bruit équivalent à la source d'information modulante (ramené donc à l'entrée du modulateur FM). Des mesures sont effectuées à la fréquence 1 kHz, au milieu géométrique de la bande passante de la PLL. On note ainsi un maximum de $657nV^2/Hz$ de bruit total à la sortie, et une constante

d'environ 1.87 $V/\sqrt{Hz}$ de bruit équivalent d'entrée. Ce bruit d'entrée cesse d'être constant et s'amplifie fortement, une fois que le gain de la PLL chute notablement juste avant 1MHz, figure (IV.14).

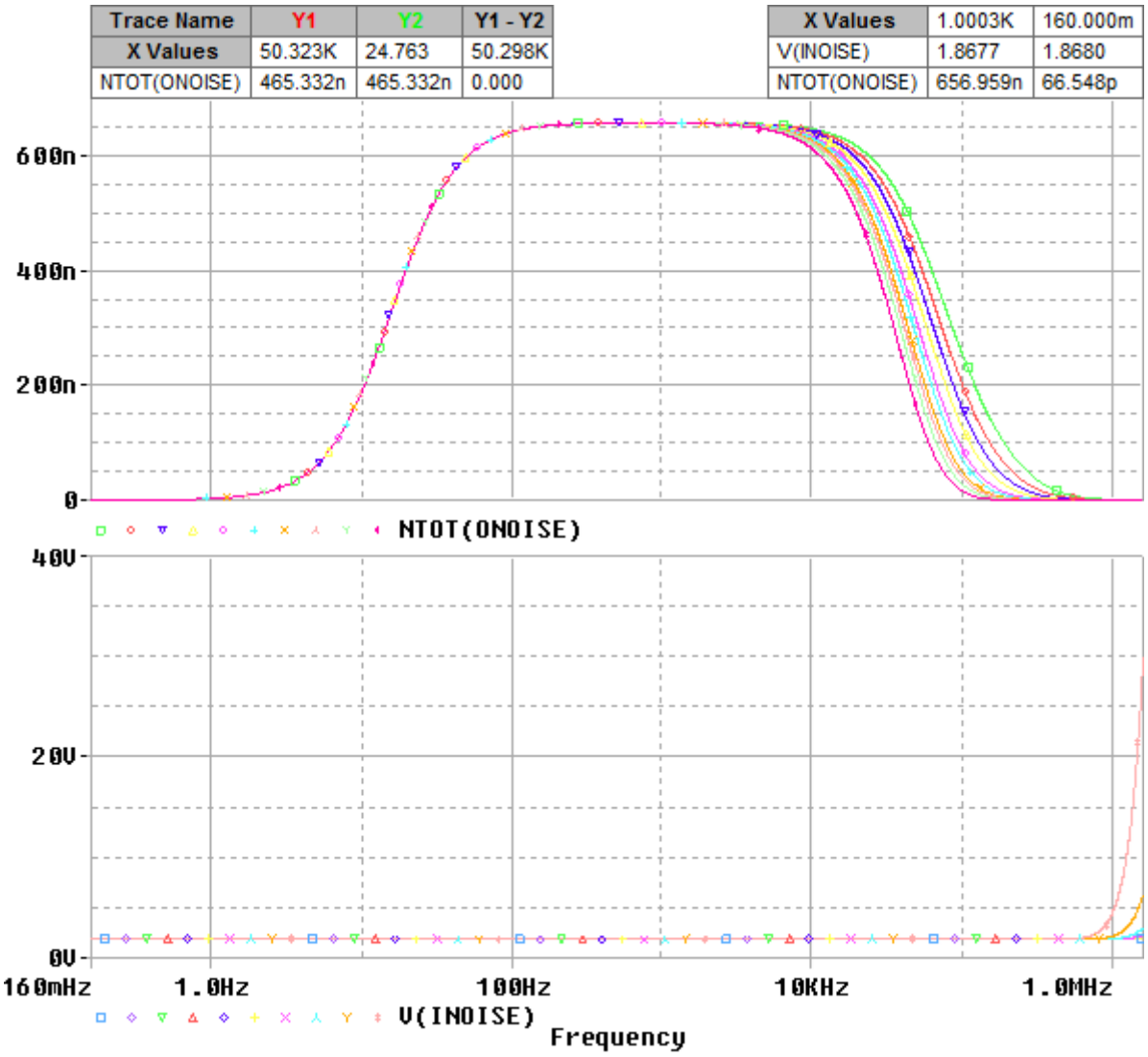


Figure IV.14 : Bruit total à la sortie V(Filtre) et bruit équivalent à l'entrée de source V_3 de la figure (IV.10) paramétrés par l'ordre du filtre de boucle

La bande passante du bruit de sortie est de 25Hz à 50.3kHz (n = 0.1), limitée au niveau $657n/\sqrt{2} = 465nV^2/Hz$. L'augmentation de l'ordre de la PLL fait diminuer de façon monotone, son bruit total de sortie.

IV.8 Démodulation FM homodyne à base d'une PLL-VHF d'ordre fractionnaire :

IV.8.1 Démodulation par PLL d'ordre 1.5 :

Dans cette partie, la PLL-VHF de la figure (III.21) est reprise avec un filtre d'ordre 0.5. Un multiplieur de type ABM2I est utilisé pour faciliter l'intégration d'un filtre d'ordre non entier dans la chaîne directe de la PLL étudiée, figure (IV.15). Les deux facteurs de récursivité sont choisis à 5.8 (α=η=5.8). La réalisation physique oblige à se limiter à un nombre fini des cellules, trois en figure (IV.15).

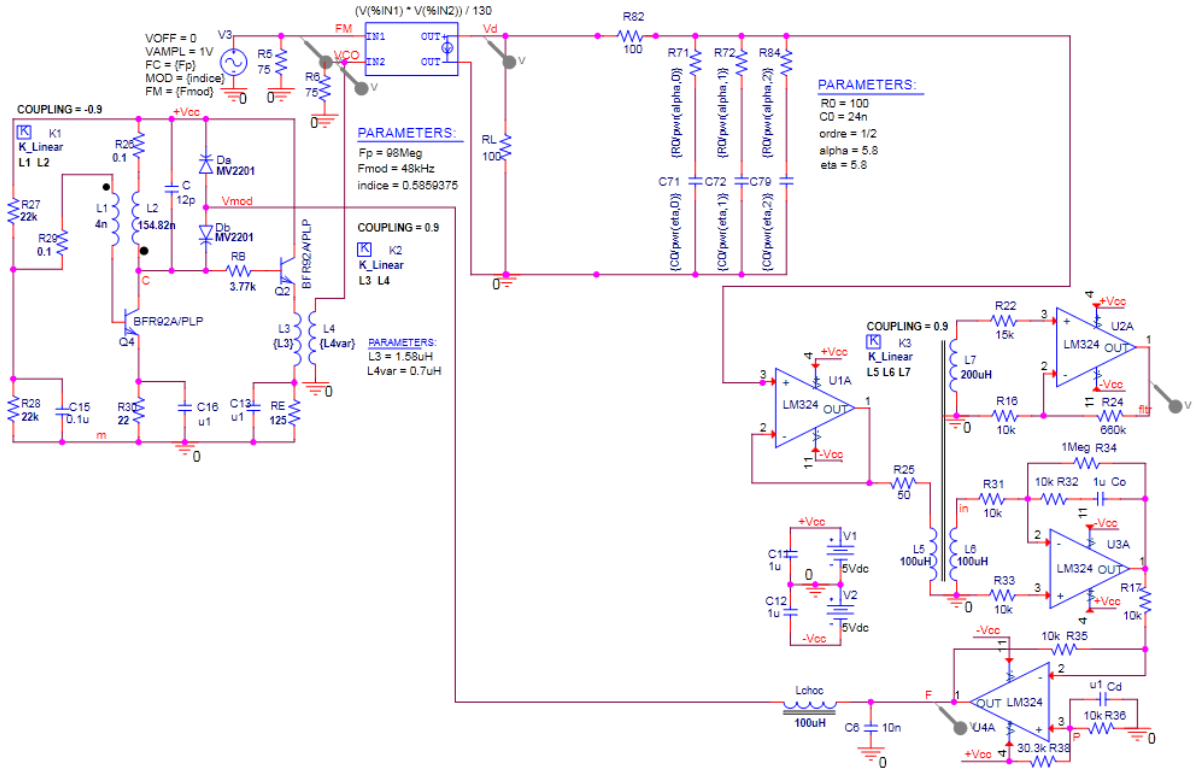


Figure IV.15 : PLL-VHF munie d'un filtre de boucle d'ordre 0.5

La réponse d'amplitude en fréquence du filtre est montrée à la figure (IV.16), qui montre une atténuation de 10 dB/décade.

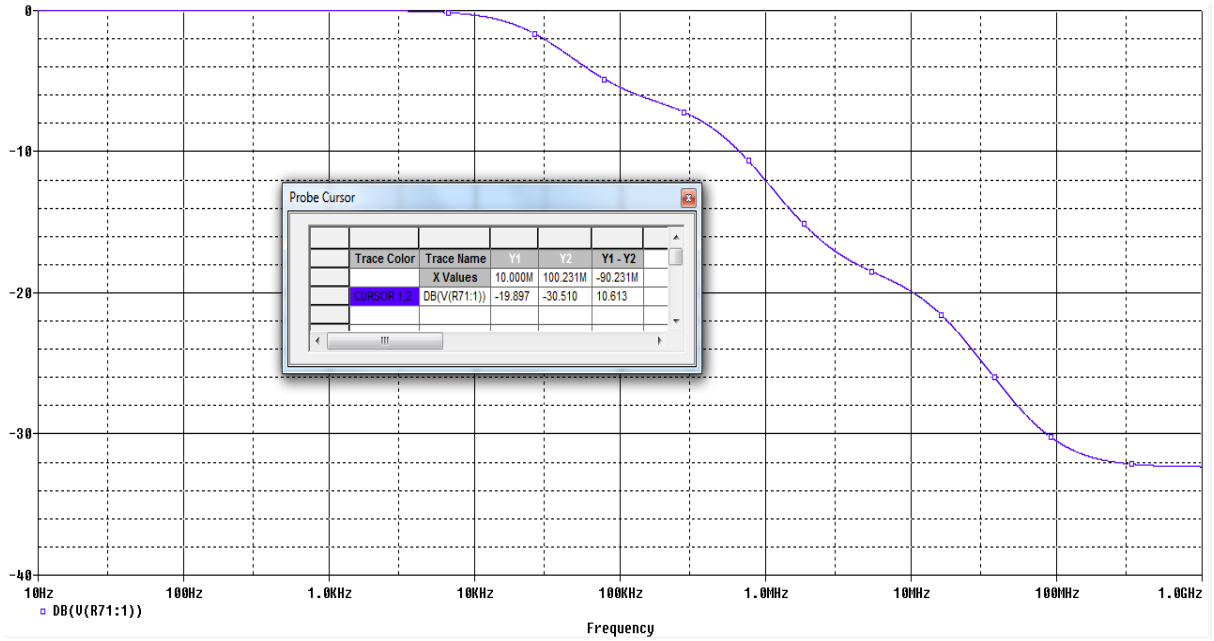


Figure IV.16 : Réponse d'amplitude en fréquence du filtre de boucle d'ordre 0.5

La figure (IV.17) visualise le régime transitoire obtenu, qui s'étend jusqu'à 150µs. Au-delà, commence le régime établi montrant le signal démodulé et mesuré à 48.7kHz durant un temps de simulation relativement court.

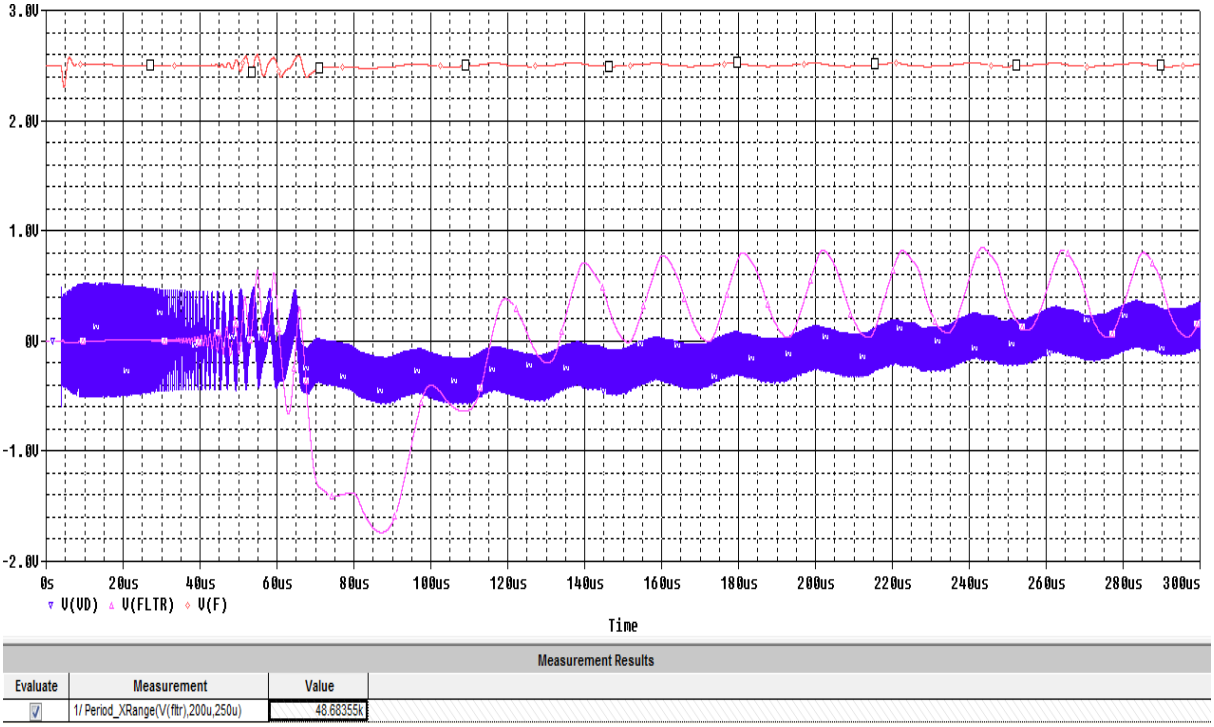


Figure IV.17 : Régime transitoire de la PLL-VHF d'ordre 1.5

IV.8.2 Démodulation par PLL d'ordre 2.5 :

La figure (IV.18) représente la PLL-VHF munie d'un filtre d'ordre 1.5. Les deux facteurs de récursivité sont conservés à la valeur 5.8.

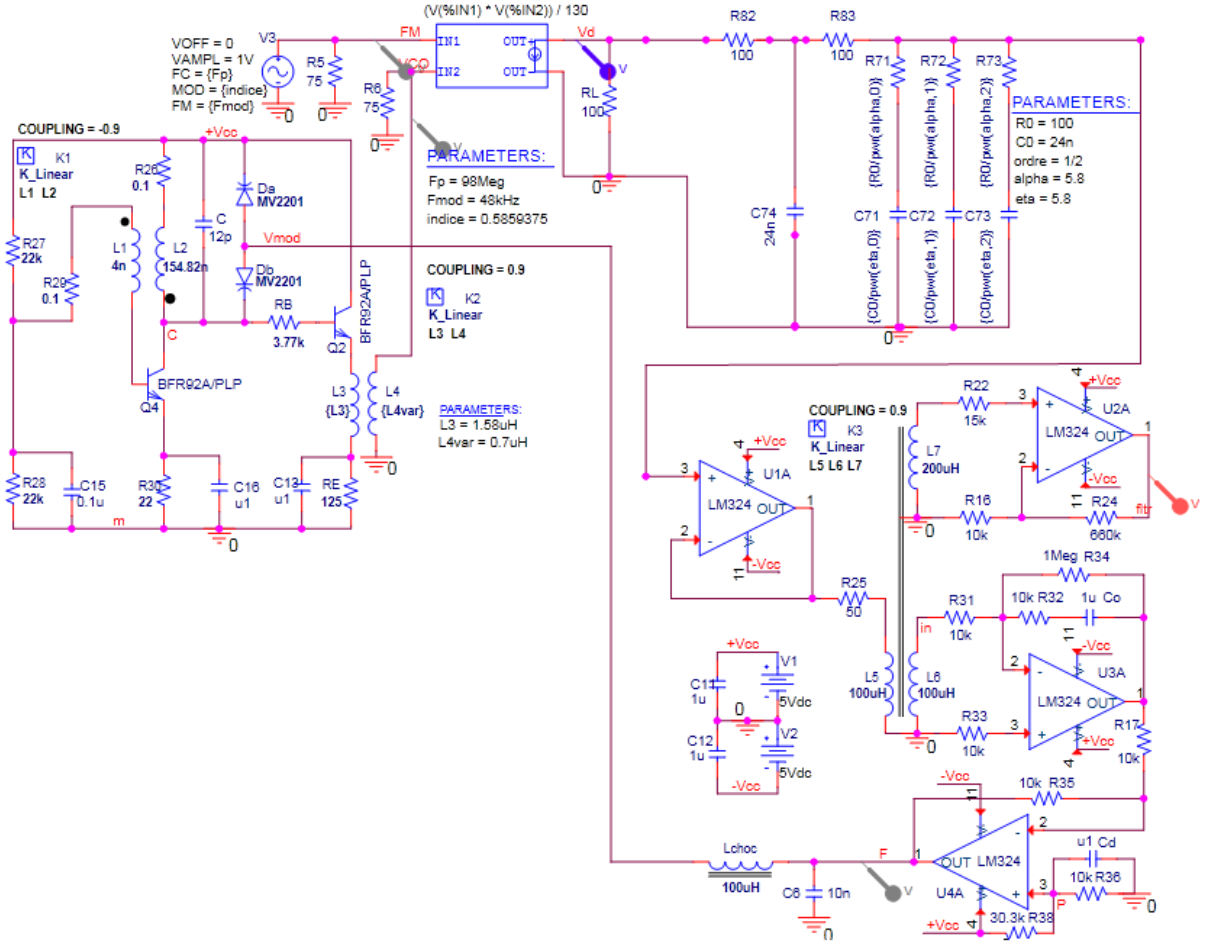


Figure IV.18 : PLL-VHF munie d'un filtre de boucle d'ordre 1.5

La figure (IV.19) montre une atténuation de 31dB/décade, ce qui correspond bien à un filtre fractionnaire d'ordre 1.5.

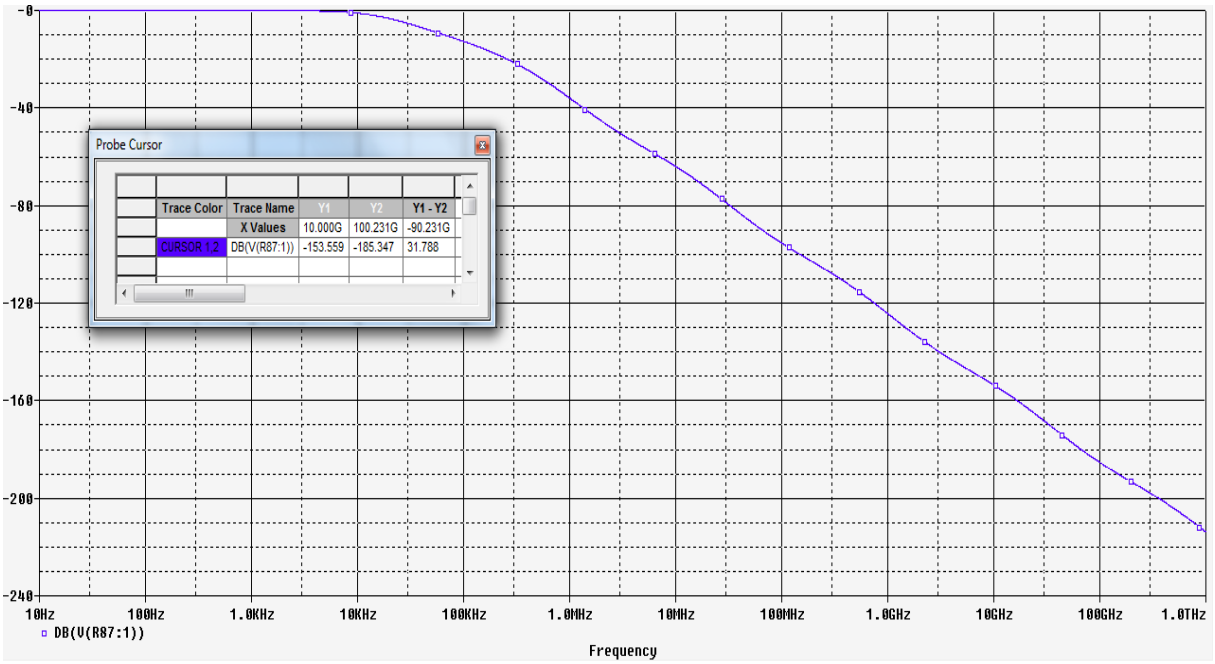


Figure IV.19 : Réponse en fréquence du filtre de boucle d'ordre 1.5

La figure (IV.20) illustre le régime transitoire obtenu, qui s'étend jusqu'à 150µs. Au-delà, commence le régime établi montrant le signal démodulé et mesuré presqu'à 47.97kHz durant un temps de simulation relativement court.

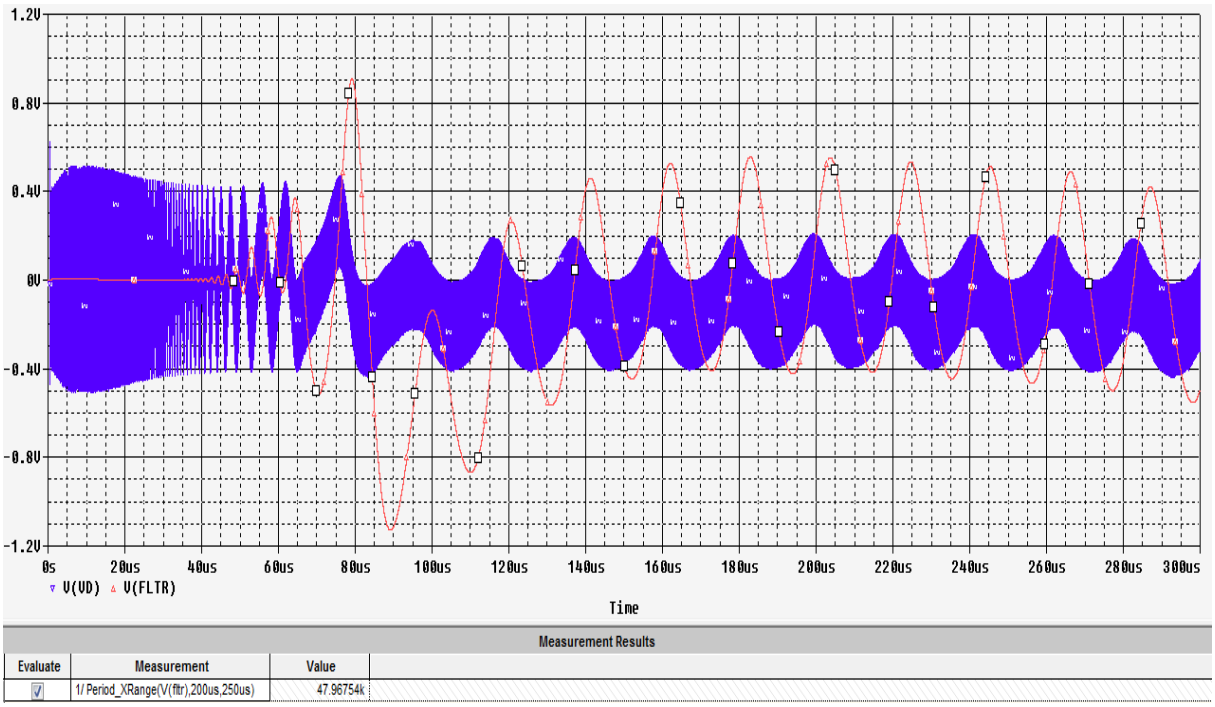


Figure IV.20 : Régime transitoire de la PLL d'ordre 2.5

IV.9 Conclusion :

Dans ce chapitre, la méthodologie de synthèse d'un filtre d'ordre fractionnaire a été démontrée. En suite, les diagrammes de Bode en boucle fermée sont tracés pour la PLL-VHF d'ordre entier et non entier. Ainsi, une analyse de bruit du circuit PLL-VHF est faite. Et enfin, une démodulation FM homodyne à base d'une PLL d'ordre 1.5 et 2.5 a été étudiée.

Conclusion générale

Le travail présenté dans cette thèse, rentre dans le cadre de recherche sur la mise en œuvre d'une discrimination FM homodyne à base d'une PLL d'ordre entier ou non.

Après avoir rappelé la technique de modulation FM et ses propriétés, un signal FM à bande étroite est initialement adopté comme signal d'entrée du futur démodulateur à PLL. Il s'agit donc d'un signal modulant d'information sinusoïdale à fréquence choisie exagérément élevée à 128kHz, afin de rendre l'indice de modulation inférieure à un et par conséquent, suivre plus aisément sa position spectrale relativement à celle de la porteuse VHF.

Arrivé à la PLL censée opérer en VHF, le choix ou la conception de ses constituants avec dimensionnement se sont effectués par étapes, maintes fois assistés par Pspice. Le premier composant est le détecteur de phase qui est choisi à deux reprises, comme circuit multiplieur UHF, AD834, ou son équivalent ABM (boîte noire mathématique, exprimant une multiplication à sortie en courant). Après filtrage du terme HF issu du détecteur de phase, sa caractéristique de phase est tracée afin d'en déduire la sensibilité ou gain du détecteur, −1.5V/rd. Un simple filtre RC passe-bas du premier ordre fait office de filtre de boucle, suivi d'un étage tampon pilotant simultanément l'ampli BF de sortie et le préamplificateur d'interfaçage au VCO interne à la PLL. Le VCO est le dernier composant de la PLL, calculé à base d'un oscillateur Hartley à diodes varicap et opérant à la fréquence médiane de la bande VHF allouée à la radio FM (98MHz sous 2.5V de polarisation des diodes varicap). Une attention particulière a été prêtée à ce circuit-oscillateur, afin de garantir une bonne stabilité et pureté fréquentielle de son signal de sortie dont la distorsion sur 10 harmoniques est évaluée à 1.6% seulement. L'oscillateur à quartz étant écarté à cause de la non-disponibilité de ce dernier à la fréquence de travail. La caractéristique tension-fréquence tracée du VCO est très linéaire dans la bande utile, et renseigne sur la sensibilité ou gain du VCO, 11.9 rd/μVs.

Plusieurs mesures en boucle ouverte et fermée de la PLL conçue, ont été entamées sur le plan temporel et fréquentiel. Certaines insuffisances constatées ont suscité une étude plus approfondie, établissant la fonction de transfert de la PLL réalisée dont les diagrammes de Bode ont montré sa réponse telle un passe-bas stable du deuxième ordre. Les retouches aux valeurs de certains composants, ont permis d'améliorer le comportement de la PLL dans son

régime transitoire avec un temps de réponse de 80µs, et dans son régime permanent avec une régulation de la tension de consigne 2.5V fixant la fréquence de repos du VCO à 98MHz. Cette régulation de la raie spectrale continue (qui rentre dans la bande passante de la PLL agissant comme un passe-bas), constitue au fait un contrôle automatique de fréquence (AFC) dont disposent certains récepteurs FM du marché.

Les propriétés de la PLL réalisée ont été optimisées par la suite, afin d'améliorer encore son comportement statique et dynamique en présence cette fois-ci, d'une fréquence modulante de 48kHz (égale à l'échantillonnage standard utilisé dans la numérisation d'un son Hi-Fi). L'optimisation a touché également au comportement de la PLL envers la présence d'une perturbation fréquentielle éventuelle, et un correcteur PI adéquat lui a été ajouté par conséquent. L'introduction de ce correcteur dans la PLL et malgré la très grande stabilité obtenue (marge de gain 60dB et marge de phase 180°), a malheureusement modifié la réponse de la PLL, du passe-bas vers le passe-bande. En d'autre terme, l'atout de régulation AFC vient d'être sacrifié au détriment de la capacité de correction en fréquence en cas de perturbation manifestée.

Dans tous les cas, la démodulation homodyne à zéro FI du signal FM reçu est toujours vérifiée même après un bruit fréquentiel fugitif. ou en présence d'un bruit permanent ne touchant pas à la valeur de la fréquence de repos du VCO (c-à-d, une tension continue de consigne gardée non modifiée).

L'aspect d'ordre fractionnaire de la PLL a été envisagé initialement, par remplacement du filtre de boucle avec son équivalent ABM (exprimant sa fonction de transfert élevée à l'ordre n quelconque). Les tracés de Bode obtenus par Pspice s'avèrent être une famille de courbes à mêmes formes paramétrées par l'ordre n, à valeurs entières et fractionnaires. En dehors des problèmes d'instabilité pouvant surgir avec l'accroissement de l'ordre de la PLL, l'aspect monotone des courbes obtenues décrit une sélectivité dans le diagramme d'amplitude proportionnelle à l'ordre n, accompagnée d'une rotation de phase de plus en plus forte.

L'implémentation dans la PLL de deux filtres de boucle à forme récursive de branche RC parallèle et d'ordre 1/2 et 3/2 respectivement, assure encore une fois la démodulation FM homodyne.

La PLL-VHF conçue est montrée pratiquement non bruyante, avec un bruit total de sortie mesuré par Pspice à 675 nV^2/Hz situé exclusivement à l'intérieur de sa bande passante (16Hz à 48kHz).

Ce travail de recherche a donc permis une meilleure compréhension des contraintes liées à l'utilisation de la boucle de verrouillage de phase, comme moyen de démodulation FM même à aspect homodyne. Il a également proposé une alternative innovante aux démodulations FM existantes, en assignant des valeurs fractionnaires à l'ordre du filtre de boucle.

Pspice utilisé comme outil CAO dans notre conception des différents circuits et montages, est précis dans la prise en compte des spécificités liées à chacun des composants utilisés. C'est aussi un moyen de mesure des différents aspects de fonctionnement des circuits, allant de leur polarisation vers leurs réponses temporelles et fréquentielles, sans oublier les différentes caractéristiques tracées pour certains composants comme celle de capacité-tension de la diode varicap, ou de certains montages comme celle de tension-fréquence du VCO.

Malgré les bons résultats obtenus à l'aide d'un outil CAO de renommée, beaucoup de travail reste cependant à faire dans le domaine d'étude et de simulation du récepteur FM homodyne à base de PLL. Par exemple, reprendre le classique prétraitement du signal FM par limitation d'amplitude avant démodulation, et étudier ses conséquences. Ou bien, élucider les retombées d'insertion d'une deuxième boucle de régulation de gain (ou CAG) ramené à l'ampli avant PLL, et ce, en vue de combattre le phénomène d'évanouissement éventuel du signal FM en cas de mal réception.

Liste des Acronymes

AFC	Automatic Frequency Control
AM	Amplitude Modulation
AWGN	Additive White Gaussian Noise
CAO	Conception Assistée par Ordinateur
CRONE	Commande Robuste d'ordre Non Entier
FI	Fréquence Intermédiaire
FM	Frequency Modulation
FMFB	Frequency Modulation Feedback
GSM	Global System for Mobile communication
HF	High Frequency
LF	Low Frequency
LNA	Low Noise Amplifier
OL	Oscillateur Local
PD	Phase Detector
PI	Phase Integration
PLL	Phase Locked Loop
PM	Phase Modulation
RDS	Radio Data System
RF	Radio-Frequency
TRF	Tuned Radio Frequency
SAW	Surface Acoustic Wave
VCO	Voltage Controlled Oscillator
UHF	Ultra High Frequency
UIT	Union International des Télécommunications
VHF	Very High Frequency

Liste des Symboles

A	L'amplitude du signal FM
B	La bande occupée
BW	La largeur de la bande passante d'un signal FM
C	La capacité
$\mathbf{C_D}$	La fonction de transfert de la diode Varicap
$\mathbf{C_{J0}}$	La capacité de jonction au repos
dB	décibel
dec	Décade
$\mathbf{D(P)}$	Dérivateur
E	L'entrée
f	La fréquence
$\mathbf{f_c}$	La fréquence de coupure
$\mathbf{f_{max}}$	La fréquence maximale du signal modulant émis
$\mathbf{f_p}$	La fréquence porteuse
F(P)	La fonction de transfert du filtre de boucle
f(t)	La fréquence instantanée du signal modulant
$\mathbf{H_{BF}(P)}$	La fonction de transfert en boucle fermée
$\mathbf{H_{BO}(P)}$	La fonction de transfert en boucle ouverte
$\mathbf{I_B}$	Le courant de base
$\mathbf{I_c}$	Le courant du collecteur
$\mathbf{J_n}$	Les fonctions de Bessel de 1ère espèce d'ordre n
$\mathbf{K_0}$	La sensibilité de l'oscillateur controlé par tension
$\mathbf{k_d}$	La sensibilité du détecteur de phase
L	La self inductance
M	Un exposant réel
n	L'ordre du filtre de boucle
P	L'opérateur laplacien
p	Le facteur récursif

$\mathbf{q}$	Le facteur récursif
$\mathbf{R}$	La résistance
$\mathbf{S}$	La sortie
$\mathbf{S/B}$	Signal sur bruit
$\mathbf{S_I}$	Le facteur de stabilité
$\mathbf{U_1}$	Le signal d'entrée de la boucle à verrouillage de phase
$\mathbf{U_2}$	Le signal de sortie de la boucle à verrouillage de phase
$\mathbf{U_d}$	Le signal de sortie de détecteur de phase
$\mathbf{u_f}$	Le signal de sortie du filtre de boucle
$\mathbf{V_0}$	L 'information BF
$\mathbf{V_B}$	La tension de base
$\mathbf{V_C}$	La tension de collecteur
$\mathbf{V_{CB}}$	La tension collecteur-base
$\mathbf{Vcc}$	La tension d'alimentation
$\mathbf{V_d}$	La tension de sortie du multiplieur
$\mathbf{v_{FM}(t)}$	Le signal modulé en fréquence
$\mathbf{V_j}$	La tension-seuil en direct de la jonction
$\mathbf{V_r}$	La tension de la polarisation inverse de la jonction
$\mathbf{W}$	La sortie en courant
$\mathbf{W'}$	La sortie en tension
$\mathbf{X}$	Entrée différentielle
$\mathbf{Y}$	Entrée différentielle
$\mathbf{Z_0}$	L'impédance d'entrée
$\mathbf{\Delta f_{max}}$	La déviation maximale du signal modulant
$\boldsymbol{\alpha}$	Le facteur récursif
$\boldsymbol{\beta}$	Le gain
$\boldsymbol{\delta}$	L'indice de modulation
$\boldsymbol{\delta\omega_{VCO}}$	La perturbation fréquentielle
$\boldsymbol{\varepsilon}$	Le facteur d'amortissement
$\boldsymbol{\eta}$	Le facteur récursif
$\boldsymbol{\omega_b}$	La fréquence basse
$\boldsymbol{\omega_c}$	La pulsation angulaire de la porteuse HF
$\boldsymbol{\omega_h}$	La fréquence haute

$\boldsymbol{\omega_m}$	La pulsation angulaire du signal modulant.
$\boldsymbol{\omega_n}$	La fréquence naturelle de la boucle à verrouillage de phase
$\boldsymbol{\Delta F}$	L'excursion en fréquence
$\Delta\varphi$	L'écart de phase

Bibliographie

[1] R. E. Best, « Phase-Locked Loops : Design, Simulation and Applications », 5th Edition, McGraw-Hill, 2003.

[2] Alain OUSTALOUP, « Systèmes Asservis Linéaires d'Ordre Fractionnaire », ISBN : 2225-78970-3, Masson, Paris, 1983.

[3] Koolen J.L.A. « Design of Simple and Robust Process Plants ». Wiley-VCH, New York, 2002.

[4] Hilfer R. « Applications of Fractional Calculus in Physics » World Scientific, 2000.

[5] Masoumeh N., Balochian S. « Robust Stabilization of Fractional-Order Uncertain Systems with Multiple Delays in State », Nonlinear Dynamics and Systems Theory, 2014.

[6] R. S. Carson, Radio communications concepts: analog, John Wiley & Sons, 1990.

[7] N. Marinescu, Radioreceptoare cu circuite integrate, Editura Tehnica, Bucarest, 1985.

[8] Murata Manufacturing Co., Ltd., "SAF130.000MC10X Series, IF SAW Filters for PDC Phones", Novembre 1996.

[9] J.M. Fournier, P.Senn, "2 GHz RF Circuits in BiCMOS Process", in Proceedings of the Workshop on Advances in Analog Circuit Design, April 1996, Lausanne.

[10] Philips Semiconductors RF Communications Products, "SA620, Low voltage LNA, mixer and VCO- 1 GHz", Décembre 1993.

[11] Mixed Silicon Structures, "Specification of the integrated circuit IR018 FM Receiver", Juin 1996.

[12] Recommandations UIT-R, Service de Radiodiffusion Sonore, Volume 1994 Série BS.

[13] Norme Européenne, Spécifications du système de radiodiffusion de données (RDS), Décembre 1990.

[14] G. Hamon, J-M Baer, Récepteurs radioélectriques. Caractéristiques et conception, Techniques de l'Ingénieur, traité Electronique, 9-1990.

[15] A. Nitescu-Henry, F. Op't Eynde, "Fully-Integrated FM Radio Receiver Topology- A Tutorial Overview", Proceedings oftheELTH'96 Symposium, Bucarest, Décembre 1996.

[16] Murata Manufacturing Co., Ltd., "LDA36 Series, Surface Mount Chip Monolithic Antennas", Mars 1997.

[17] R. S. Carson, Radio communications concepts: analog, John Wiley & Sons, 1990.

[18] M. Steyaert, et al., "RF CMOS: Sorne Untold Pitfals", Proceedings of the Workshop on Advances in Ana log Circuit Design, Lausanne, Avril 1996.

[19] H. Taub, D.L. Schilling, Princip/es of Communication Systems, McGraw-Hill, 1991.

[20] B.-S. Song, P.R. Gray, "Switched-Capacitor High-Q Bandpass Filters for IF Applications", IEEE Journal of Solid-State Circuits, Décembre 1986.

[21] C.-F. Chiou, R. Schaumann, "Design and Performance of a Fully Integrated Bipolar 10.7-MHz Analog Bandpass Filter", IEEE Journal ofSolid-State Circuits, Fevrier 1986.

[22] R.B. Merrill, et al., "Optimisation of High Q Integrated Inductors for Multi-Level Metal CMOS", Proceedings of the IEDM 95, pp. 983.

[23] B.-K. Kim, et al., "Monolithic Planar RF Inductor and Waveguide Structures on Silicon with Performance Comparable to those in GaAs MMIC", Proceedings of the IEDM 95,pp. 717.

[24] J.N. Burghartz, et al., "High-Q Inductors in Standard Silicon Interconnect Technology and its Application to an Integrated RF Power Amplifier", Proceedings of the IEDM 95, pp.1015.

[25] J.R. Long, M.A. Copeland, "The Modeling, Characterization, and Design of Monolithic Inductors for Silicon RF IC's", IEEE Journal ofSolid-State Circuits, Mars 1997.

[26] A.M. Niknejad, R.G. Meyer, "Analysis and Optimisation ofMonolithic Inductors and Transformers for RF ICs", Proceedings of the IEEE 1997 Custom Integrated Circuits Conference

[27] A. Rofourgan, et al., "A 1GHz CMOS RF Front-End IC with Wide Dynarnic Range", Proceedings of the ESSCIRC'95, Lille.

[28] J. Macedo, et al., "A 2.5GHz Monolithic Silicon Image Reject Filter", Proceedings of the IEEE 1996 Custom Integrated Circuits Conference.

[29] J. Macedo, et al., "A 1.9GHz Silicon Receiver with On-chip Image Filtering", Proceedings of the IEEE 1997 Custom Integrated Circuits Conference.

[30] W.B. Kuhn, et al., "A 200 MHz CMOS Q-Enhanced LC Bandpass Filter", IEEE Journal ofSolid-State Circuits, Août 1996.

[31] H. Taub, D.L. Schilling, Principles of Communication Systems, McGraw-Hill, 1991.

[32] A. Nitescu-Henry, F. Op't Eynde, "Fully-Integrated FM Radio Receiver Topology- A Tutorial Overview", Proceedings of the ELTH'96 Symposium, Bucarest, Décembre 1996.

[33] R. S. Carson, Radio communications concepts: analog, John Wiley & Sons, 1990.

[34] L.E. Frenzel, Communication electronics, Glencoe Macmillan/McGraw-Hill, 1994.

[35] A.M. Murphy, et al., "A Low-Power, Low-Cost Bipolar GPS Receiver Chip", IEEE Journal ofSolid-State Circuits, Avril 1997.

[36] M. Steyaert, et al., "RF CMOS: Sorne Untold Pitfals", Proceedings of the Workshop on Advances in Analog Circuit Design, Lausanne, Avril 1996.

[37] A.A. Abidi, "Direct-Conversion Radio Transceivers for Digital Communications", IEEE Journal ofSolid-State Circuits, Décembre 1995.

[38] J.M. Fournier, P. Senn, "2 GHz RF Circuits in BiCMOS Process", in Proceedings of the Workshop on Advances in Analog Circuit Design, April1996, Lausanne.

[39] D.K. Weaver, "A Third Method of Generation and Detection of Single-Sideband Signais", Proceedings IRE, Vol.44, pp.1703-1705, Décembre 1956.

[40] M. Steyaert, R. Roovers," A 1 GHz Single Chip Quadrature Modulator", IEEE Journal ofSolid-State Circuits, Août 1992.

[41] M.D. McDonald, "A 2.5 GHz BiCMOS Image Reject Front End", ISSCC 93, PAPER TP94, pp. 144-145.

[42] A. Nitescu-Henry, F. Op't Eynde, "Fully-Integrated FM Radio Receiver Topology - A Tutorial Overview", Proceedings oftheELTH'96 Symposium, Bucarest, Décembre 1996.

[43] M. Banu, et al., "A Bi CM OS Double-Low-IF Receiver for GSM", Proceedings of the IEEE 1997 Custom Integrated Circuits Conference.

[44] P. Codron, S. Le Ballois, « Automatique : systèmes linéaires et continus », Chapitre 5 « La correction », pp. 159-228, édition Dunod 1998.

[45] A. Oustaloup, « La commande CRONE », édition Hermès 1991.

[46] A. Oustaloup, « La dérivation non entière : théorie, synthèse et applications », Chapitre 5 « Récursivité et dérivation non entière », pp. 177-207, édition Hermès 1995.

[47] A. Oustaloup, « Systèmes asservis linéaires d'ordre fractionnaire : théorie et pratique », Chapitre 2 « Systèmes d'ordre fractionnaire a paramètres localises », pp. 37-63, édition Masson 1983.

[48] A. Oustaloup, O. Cois, P. Lanusse, P. Melchior, X. Moreau, J. Sabatier and J-L. Thomas « Fractional differentiation and its applications », chapitre 17, « A survey on the CRONE approach », pp. 735-780, partie 3 “Systems analysis, implementation and simulation, systems identification and control”, Ubooks Verlag Ed., Neusäß, November 2005.

[49] S. Manabe, « The non integer Integral and its Application to control systems », ETJ of Japan, Vol. 6, n°3-4, pp.83-87, 1961.

[50] A. Oustaloup, « Etude et réalisation d'un système d'asservissement d'ordre $3/2$ de la fréquence d'un laser à colorant continu », thèse, Université Bordeaux I, France, 1975.

[51] H. W. Bode, « Network analysis and feedback amplifier design », Van Nostrand, New York, 1945.

[52] I. M. Horowitz, « Quantitative feedback design theory », QFT Publications, Boulder, Colorado, 1993.

[53] A. Oustaloup, B. Mathieu « La commande CRONE : du scalaire au multivariable », Editions Hermès, Paris, 1999.

[54] A. Oustaloup, « La dérivation non entière : théorie, synthèse et applications », Chapitre 8 « Dérivateur non entier complexe borné en fréquence : caractérisation, synthèse et réalisation », pp. 289-325, édition Hermès 1995.

[55] V. Lagareste, P. Melchior, A. Oustaloup, Y. Deval, J. B. Begueret, F. Badets, D. Belot, « A PLL with a Non Integer Order Filter », IEEE International Conference on Systems, Signals and Devices, Proceedings, Mars 2005.

[56] V. Lagareste, P. Melchior, A. Oustaloup, Y. Deval, J. B. Begueret, F. Badets, D. Belot, « A PLL with a Non Integer Order Filter », proposed paper in Transaction on Systems, Signals and Devices Journal, 2006.

[57] V. Lagareste, P. Melchior, A. Oustaloup, Y. Deval, J. B. Begueret, F. Badets, D. Belot, « Phase Locked Loop Robustness Improvement using Non Integer Loop Filter », proposed in ISCAS 2006.

[58] OrCAD Pspise, User’s Guide, 9300 SW NimbusAve, Beaverton, OR 97008 USA, First edition 30 November 1998.

Annexes

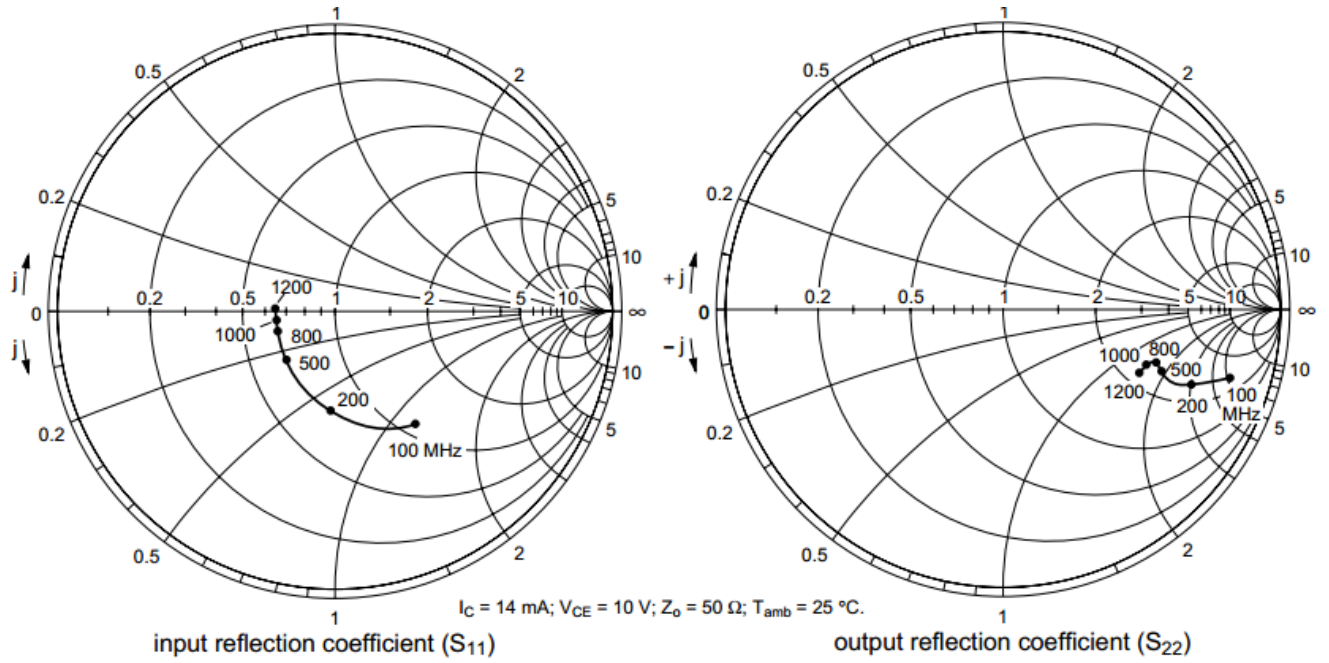


Figure A : Mesure sur abaque de Smith des paramètres S_{11} et S_{22} du transistor BFR92A monté en émetteur commun

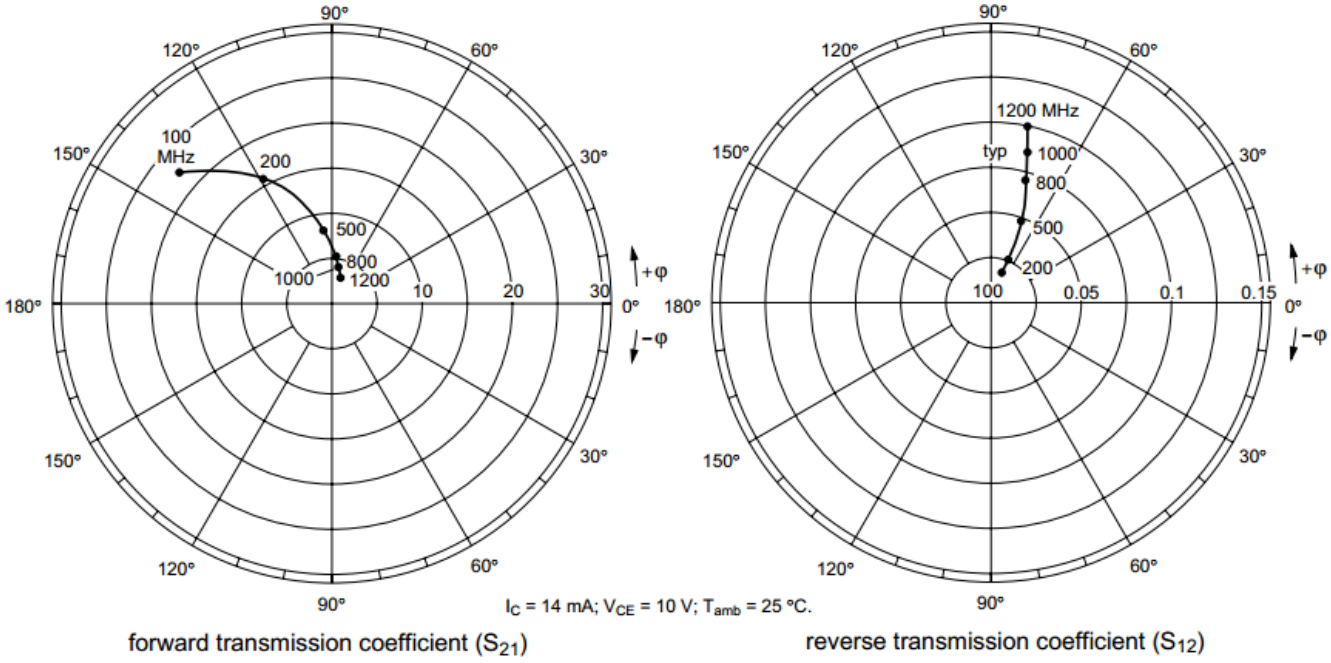


Figure B : Mesure en coordonnées polaires des paramètres S_{12} et S_{21} du transistor BFR92A monté en émetteur commun

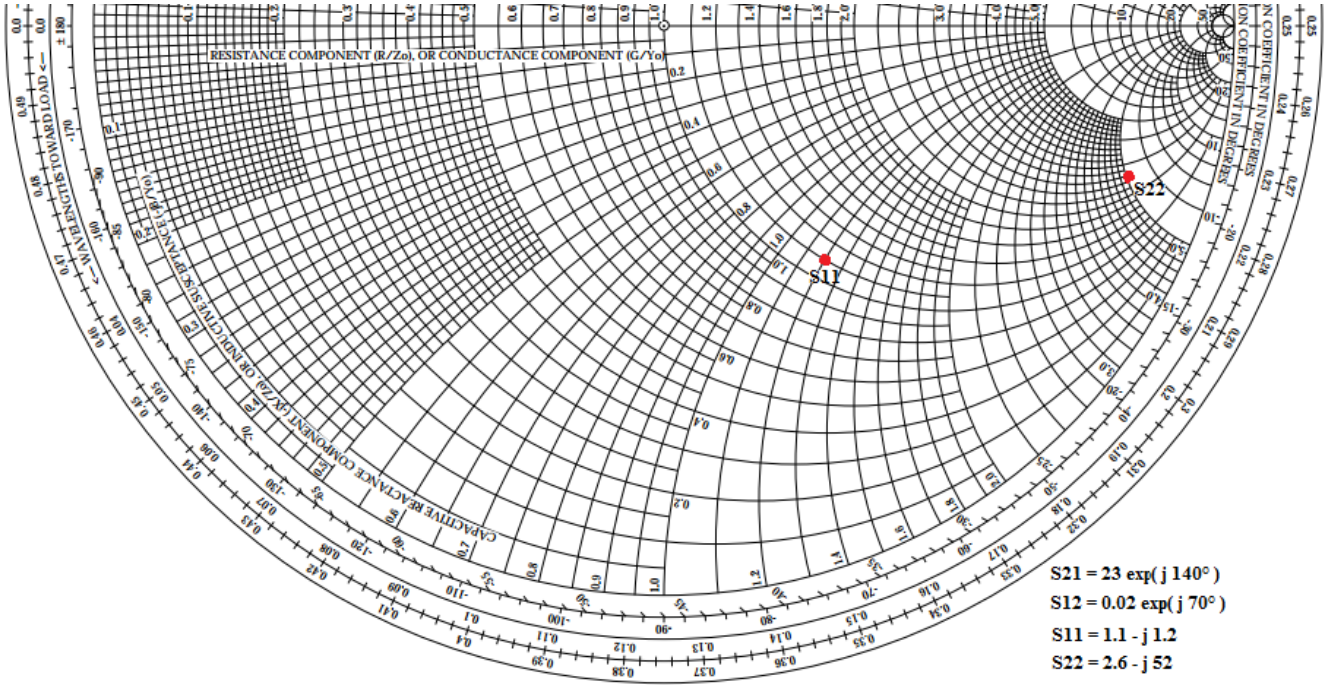


Figure C : Report sur un abaque complet de Smith des mesures à la fréquence 100MHz des paramètres de dispersion des figures A et B

Calcul des transmittances de circuit correcteur PI et ampli-filtre :

Précédé par le filtre d'ordre 1, le transformateur BF de la figure D présente trois coefficients d'inductance mutuelle M_i entre ses bobines, qui s'expriment en fonction des coefficients d'auto-inductance L_i des bobines et le coefficient de couplage magnétique α, comme :

$$M_1 = \alpha\sqrt{L_5 L_6} \quad M_{2=}\alpha\sqrt{L_5 L_7} \quad M_3 = \alpha\sqrt{L_6 L_7} \tag{1}$$

Le courant I_3 dans L_7 étant nul, informe que L_7 n'induit aucune tension dans L_5 ou L_6.

Le circuit de la figure D (sans le filtre) est régi par les systèmes d'équation suivants :

$$\begin{cases} V_1 = L_5 P I_1 + M_1 P I_2 = a_1 I_1 + a_2 I_2 \\ V_2 = L_6 P2 + M_1 P I_1 = b_1 I_1 + b_2 I_2 \\ V_3 = M_2 P I_1 + M_3 P I_2 = c_1 I_1 + c_2 I_2 \end{cases} \tag{2}$$

Et :

$$\begin{cases} I_2 = \frac{U_1}{R_{32}+\frac{1}{C_0 P}} = Y_1 U_1 = -\frac{V_2}{R_{31}} = Y_2 U_2 \\ \frac{R_{16} U_2}{R_{16}+R_{24}} - V_3 = R_{22} I_3 = 0 \rightarrow V_3 = Y_3 U_2 \end{cases} \tag{3}$$

D'où en combinant :

$$\begin{cases} V_1 = a_1 I_1 + a_2 Y_1 U_1 \rightarrow I_1 = \dfrac{V_1 - a_2 Y_1 U_1}{a_1} & (4) \\ Y_2^{-1} Y_1 U_1 = b_1 I_1 + b_2 Y_1 U_1 & (5) \\ Y_3 U_2 = c_1 I_1 + c_2 Y_1 U_1 & (6) \end{cases}$$

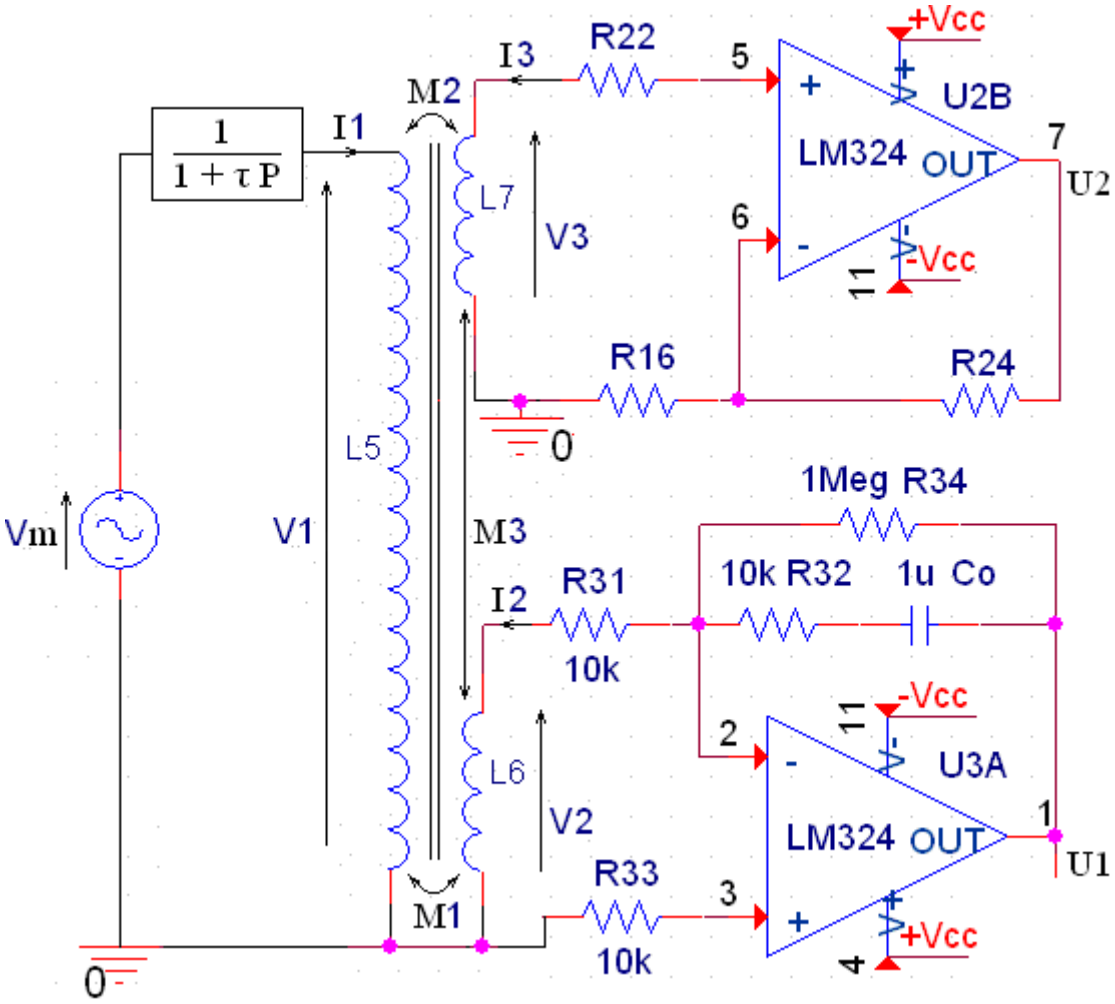


Figure D : Transformateur chargé par l'amplificateur BF du filtre et le correcteur PI

L'équation (4) dans (5) et (6), donne :

$$\begin{cases} Y_2^{-1} Y_1 U_1 = \dfrac{b_1}{a_1}(V_1 - a_2 Y_1 U_1) + b_2 Y_1 U_1 = \dfrac{b_1}{a_1} V_1 + \left(b_2 - \dfrac{a_2 b_1}{a_1}\right) Y_1 U_1 & (7) \\ Y_3 U_2 = \dfrac{c_1}{a_1}(V_1 - a_2 Y_1 U_1) + c_2 Y_1 U_1 = \dfrac{c_1}{a_1} V_1 + \left(c_2 - \dfrac{a_2 c_1}{a_1}\right) Y_1 U_1 & (8) \end{cases}$$

De l'équation (7), on tire la transmittance du correcteur PI :

$$(a_1 Y_2^{-1} + a_2 b_1 - a_1 b_2) Y_1 U_1 = b_1 V_1 \rightarrow \frac{U_1}{V_1} = \frac{b_1}{Y_1 (a_1 Y_2^{-1} + a_2 b_1 - a_1 b_2)}$$

$$= \frac{-M_2}{C_0 P} \cdot \frac{R_{32} C_0 P}{(L_5 L_6 - M_1^2) P + R_{31} L_5} \qquad (9)$$

De l'équation (8), on tire la transmittance de l'amplificateur BF (augmentée du gain $1 + R_{24}/R_{16}$) :

$$Y_3 a_1 U_2 = c_1 V_1 + (a_1 c_2 - a_2 c_1) Y_1 U_1 \rightarrow \frac{U_2}{V_1} = \frac{c_1 + Y_1(a_1 c_2 - a_2 c_1) \times \frac{U_1}{V_1}}{Y_3 a_1}$$

$$= \frac{(M_2 L_6 - M_1 M_3)P + R_{31} M_2}{(L_5 L_6 - M_1^2) + R_{31} L_5} \qquad (10)$$

Avec τ = 2.4µs et les valeurs choisies : α = 0.9, $L_5 = L_7 = 500\text{mH}$, $L_6 = 100\text{mH}$, les tracés de Bode de la transmittance U_1/V_m du correcteur PI ramenée à l'entrée du filtre (ou sortie V_m du multiplieur) sont dans la figure E.

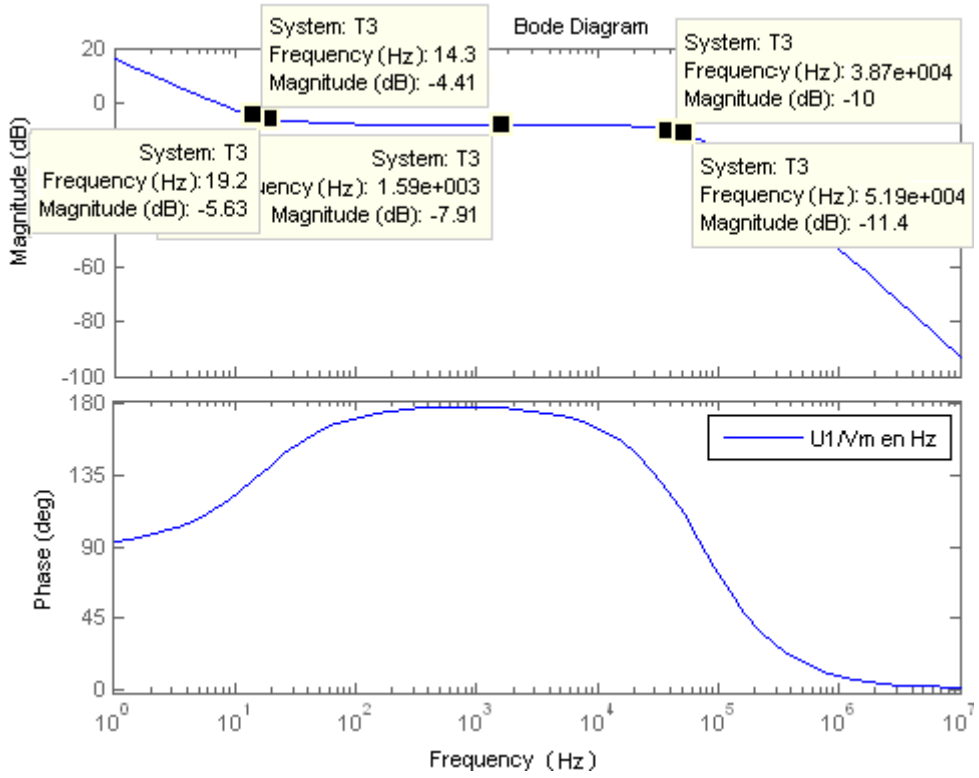


Figure E : Diagrammes de Bode du correcteur PI

Dans le diagramme d'amplitude et par manque de résolution, chaque fréquence de coupure est entourée de 2 points dont la moyenne pondérée donne :

- Fréquence de coupure basse = 16.3Hz, qui fixe celle basse de la PLL.
- Fréquence de coupure haute = 47.2kHz, qui fixe celle haute de la PLL.

En plus des valeurs précédentes, on fixe encore : $R_{16} = 22K\Omega$, $R_{22} = 10K\Omega$, $R_{24} = 100K\Omega$, les tracés de Bode de la transmittance U_2/V_m de l'amplificateur BF du filtre de boucle ramenée à son entrée (ou sortie V_m du multiplieur) sont dans la figure F.

Dans le diagramme d'amplitude en passe-bas, le gain de l'amplificateur est de 14dB et sa fréquence de coupure à −3dB est fixée à 48kHz par le filtre de boucle. Pratiquement égale à la bande passante de la PLL.

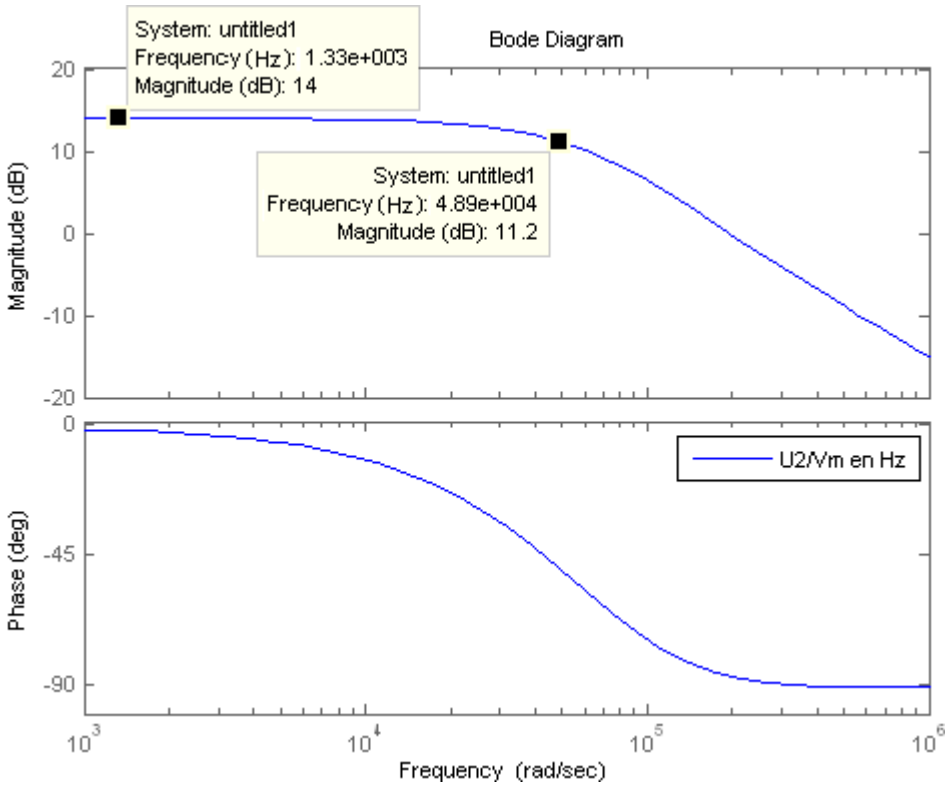


Figure F : Diagrammes de Bode de l'amplificateur BF du filtre